

法政大学学術機関リポジトリ

HOSEI UNIVERSITY REPOSITORY

PDF issue: 2024-05-30

スイッチングロス削減に向けたセグメントパ ルスシェーピング型デジタル直接駆動スピー カシステム

寧, 飛越 / Ning, Feiyue

(出版者 / Publisher)

法政大学大学院理工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学研究科編

(巻 / Volume)

64

(開始ページ / Start Page)

1

(終了ページ / End Page)

8

(発行年 / Year)

2023-03-24

(URL)

<https://doi.org/10.15002/00026368>

スイッチングロス削減に向けたセグメントパルスシェーピング型デジタル直接駆動スピーカシステム

Segmented Pulse Shaping Type Digital Direct Drive Speaker System for Switching Loss Reduction

寧飛越

Ning Feiyue

指導教員 安田彰

法政大学大学院理工学研究科電気電子工学専攻修士課程

Segmented pulse-shaping digital direct-drive loudspeaker technology with FIR filters has been proposed by applying segmented pulse-shaping techniques in a digital direct-drive loudspeaker (DDDSP) with a system connected to an FIR filter. However, since the FIR filter outputs all the pulses (0011, 0101, 0110, 1001, 1010, 1100), it increases the switching losses of the loudspeaker.

This paper proposes to reduce the switching loss of the loudspeaker by limiting and optimizing the type of output pulses of the FIR filter, and the simulation results are presented.

Key Words : Digital direct-drive speaker, Delta-Sigma modulator, Segmented pulse shaping technique, NSDEM, H-bridge circuits, switching losses

1. はじめに

近年、オーディオ機器の小型化と同時に、オーディオソースの高解像度化により、オーディオ機器の帯域と音質に対する要求が高まっている。

本研究で用いる FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動システム(FIR-DDDSP)は、アナログスピーカシステムのアナログ回路を排除することで、回路面積を削減し、複数のスピーカユニットを使用することで低電圧駆動のスピーカを実現している。さらに、FIR フィルタによる高域のノイズカットを実現しつつ、スピーカをスイッチング駆動する技術である。

FIR-DDDSP システムでは、ノイズを信号帯域外にシフトさせ、高域ノイズを FIR フィルターでカットすることにより、高品位かつ帯域外雑音の

低いスピーカシステムを実現する。しかし、FIR-DDDSP における FIR フィルタは出力パルス遷移が増加するため、電力消費が増加する欠点がある。そこで、動的パルス遷移低減法を提案する。これを適用することで FIR-DDDSP システムの出力パルス遷移頻度を低減させ、消費電力を削減させ、さらに高域のフィルタリング効果を向上させる。本研究では、これらの実現を目的とする。

2. 提案手法

2-1 従来手法

2-1-1 デジタル直接駆動スピーカシステム

デジタル直接駆動スピーカシステム (DDDSP) を図 1 に示す。CD や PC の入力からのデジタル信号をマルチビット $\Delta\Sigma$ 変調器に入力し、使用するスピーカユニットの数に応じた信号に再量子

化し、 M ユニット使用時には $\log_2 M$ bit 信号に変換する。この変換のビット長が短くなると量子化ノイズが増加するが、この量子化ノイズは変調器によって高域通過特性が与えられ、ノイズは高い周波数帯域にシフトされる。2 進数で表現された変調器の出力は、重み付けされていない M -bit の温度計コードに変換される。ここで、複数のスピーカを使用する場合、スピーカの製造誤差によるミスマッチで音質が劣化する。この対策として、NSDEM (Noise Shaping Dynamic Element Matching) [1]回路を挿入し、各スピーカの使用回数を均一化することで、このミスマッチによる影響を軽減している。

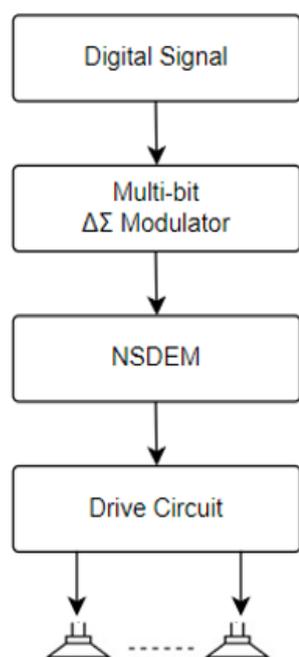


図1 DDDSP のシステムブロック図

・ $\Delta\Sigma$ 変調器

$\Delta\Sigma$ 変調器では、オーバーサンプリングとノイズシェーピング技術による信号帯域のノイズを低減する。

オーバーサンプリングは、入力周波数に対して非常に高い周波数でサンプリングし、量子化雑音電力を広い周波数範囲に均一に分布させ、信号帯域の量子化雑音を低減する方法である [2]。

ノイズシェーピング技術とは、量子化雑音にハイパスの周波数特性を持たせることで、信号帯域内の量子化雑音を低減させる技術である。

・NSDEM

NSDEM は、ループフィルタ、ソート回路、セクタで構成されている。ループフィルタはスピーカの使用回数を積分し、その積分値を参照して、使用回数の多い順にスピーカを並べ替える回路である。セクタは、使用するスピーカを使用順に選択するもので、ミスマッチによるノイズの影響を軽減するために使用される。

2-1-2 FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカ

FIR ローパスフィルタとセグメントパルスシェーピング技術を組み合わせた「FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカシステム」[3]を図2に示す。

FIR フィルタを DDDSP に接続することで、高周波信号を減衰させることができる (図3)。これにより、信号帯域外のノイズを低減し、EMI フィルターや LC フィルターのカットオフ周波数を高くすることができる。しかし、FIR フィルタを DDDSP システムに接続すると、FIR フィルタの出力が多レベルとなり、1bit でスピーカをドライブ (ON-OFF) できないという問題がある。

・セグメントパルスシェーピング技術

セグメントパルスシェーピング技術 (SPST) [4]を用いて、量子化レベルを上げることで量子化ノイズの総量を減らし、スピーカのサイズやコストを上げずに S/N 比を向上させることができる。この技術では、マルチビット変調器からの出力をパルス幅に変換することで、多レベルの信号を単一のスピーカで駆動することを実現する。これにより FIR フィルタをデジタルで直接駆動できない問題を解決している。

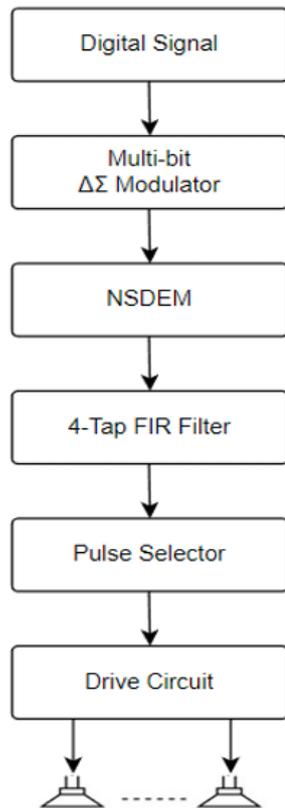


図2 FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカのシステムブロック図

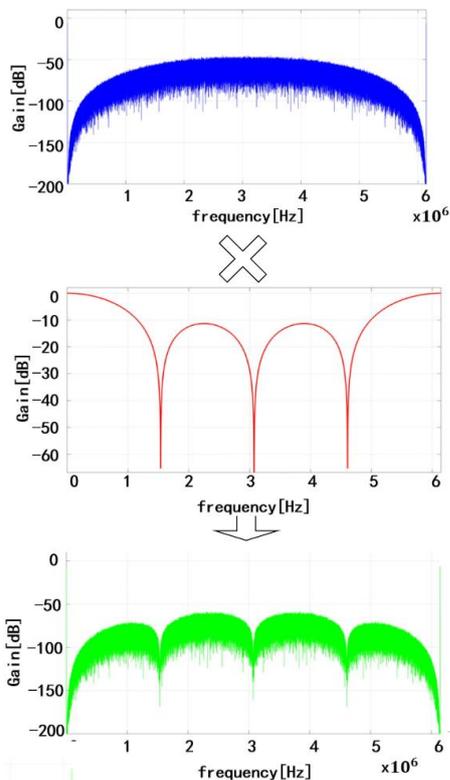


図3 FIR フィルター接続効果

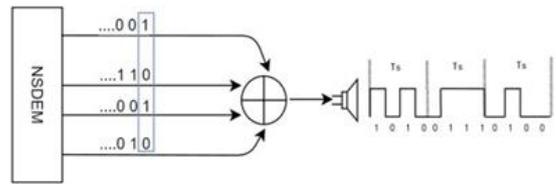


図4 セグメントパルスシェーピング技術の動作例

マルチビット変調器の出力は n -bit となるので変調器の周波数の n 倍で、パルス幅 $1/n$ 、時間遅れ T_s/n で n 個の分割パルスを生成し、変調器の n -bit 出力に対応する分割パルスをそれぞれ乗算して加算する。これにより、時間軸方向にパルスを揃えることができ、複数の振幅を1つのスピーカで表現することが可能になる。図4は、変調器の出力を4-bitでNSDEMに供給した場合の実装である。これにより、一つのスピーカを駆動することが可能になる。一方、デジタルダイレクトドライブ方式では、4ユニットが必要となる。

2-1-3 従来手法の問題点

FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカでは、前述のようにオーバーサンプリングやノイズシェーピングにより帯域内ノイズを高周波側にシフトさせ、FIR フィルタや SPST 技術により高周波領域のノイズを低減させる。しかし、FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカでは、現在可能な限りのパルス変化を使用しているため、サンプリング周波数（スイッチング周波数）は等価的に高くなる。これは最終的にスイッチング損失の増加、システムの消費電力の増加につながる。

3. 提案手法

3-1 コンセプト

本研究では、消費電力削減のためにスピーカのスイッチング遷移頻度を減らすために、駆動回路の2値駆動方式を3値駆動方式に変更し、FIR フィルタ出力パルスの変更を行う。従来研究のスピーカの2つの状態（図5）を3つの状態に変更

する (図 6). その後, 「1, -1」 のパルスの組み合わせを 「0, 0」 に変更ことで, スイッチング遷移の数を削減することができる.

3 値駆動の場合, 各サブユニットを 2bit(3 値) のデジタル信号で駆動することで, 3 種類の動作を行うことができる. 図 6 から分かるように, 3 値駆動ではスピーカの動作を止めることができるので低出力時における効率の改善が見込まれる.

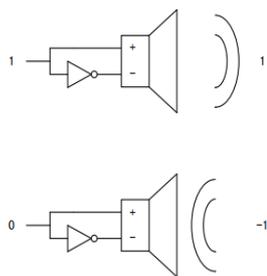


図 5 2 値駆動

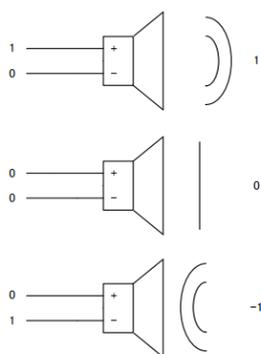


図 6 3 値駆動

3-2 システム構成

図 7 にスイッチングロス削減に向けた FIR フィルタを用いた SPST 型 DDDSP の全体構成を示す. FIR フィルタとスイッチングドライバーの間にパルス遷移削減回路を挿入した構成である. また, それ以外は, 従来の FIR-DDDSP システムと同様となっている.

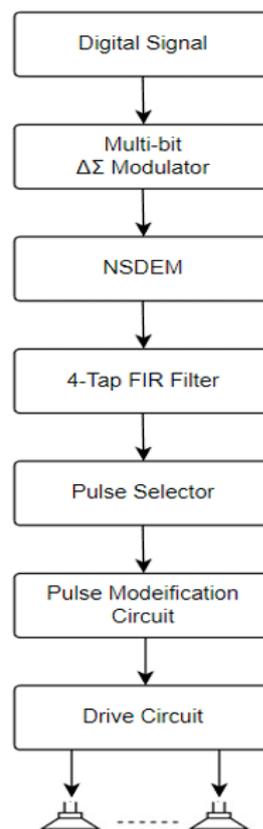


図 7 スイッチングロス削減に向けた FIR-DDDSP システムブロック図

また, 図 8 は FIR-DDDSP にパルス遷移削減回路を挿入した場合のブロック図を示す. FIR フィルタの出力は, パルス遷移削減回路を通し, パルス信号は変更回路でパルス遷移を削減される. FIR-DDDSP システムの出力パルス信号を最適化することで, NSDEM 効果を消失させずに新しい FIR-DDDSP システムを構築することができる. 従来の FIR-DDDSP システムでは, 出力パルス信号は 「1, -1」 の 2 種類のみ. しかし, 本論の手法では, スピーカのプラス極とマイナス極の入力信号を最適化することで, スピーカの 2 値駆動を 3 値駆動に変更し, 出力信号 「0」 を多くしている. スピーカーへのパルス列 「-1, 1」 または 「1, -1」 の状態を 「0, 0」 に変更する. これによる, 量子化ノイズのシェーピングの特性を悪化させることはない. 一方, スイッチング遷移の数が減少するため, 回路全体の消費電力を削減しながら, 帯域外ノイズの低減が可能である.

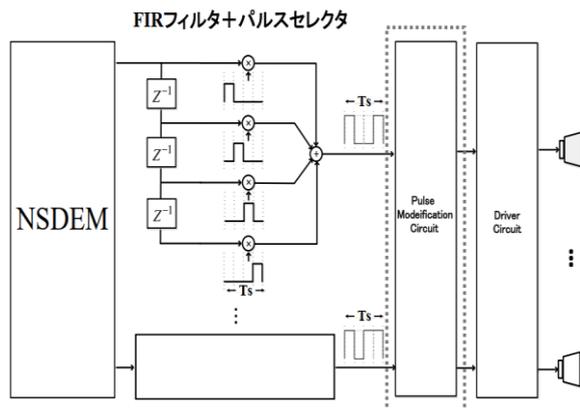


図 8 NSDEM の後段のブロック図

4. シミュレーション結果

本システムを MATLAB/Simulink を用いて、シミュレーションを行った。シミュレーション条件を表 2 に示す。シミュレーターは MATLAB R2022b で、パルスセレクタの動作クロック周波数は 24. 576MHz とし、 $\Delta\Sigma$ 変調器と NSDEM が動作する周波数は 6. 144MHz に分周したクロックにより動作する。今回のシステムでは、3 次 9 レベルの $\Delta\Sigma$ 変調器と NSDEM は、3 次のシェーピング特性とし、8 個のスピーカにを用いた FIR-DDDSP システムである。

表 1 シミュレーション条件

| | |
|--------------------|---------------|
| シミュレーター | MATLAB R2022b |
| 入力周波数 | 1[kHz] |
| 入力振幅 | -6[dB] |
| サンプリング周波数 | 48[kHz] |
| DDDSP クロック周数 | 6. 144[MHz] |
| FIRDDDSP クロック周数 | 24. 576 [MHz] |
| $\Delta\Sigma$ 変調器 | 3 次 9 レベル |
| NSDEM | 3 次 |
| サブスピーカ数 | 8 |

パルス遷移削減回路を接続した場合と FIR フィ

ルタ接続した場合の FFT 解析のシミュレーション結果を図 9 に示す。窓関数には、Hamming を用いた。パルス遷移削減回路を接続することにより、信号帯域外の 20 kHz 以上のノイズを削減していることが確認できる。

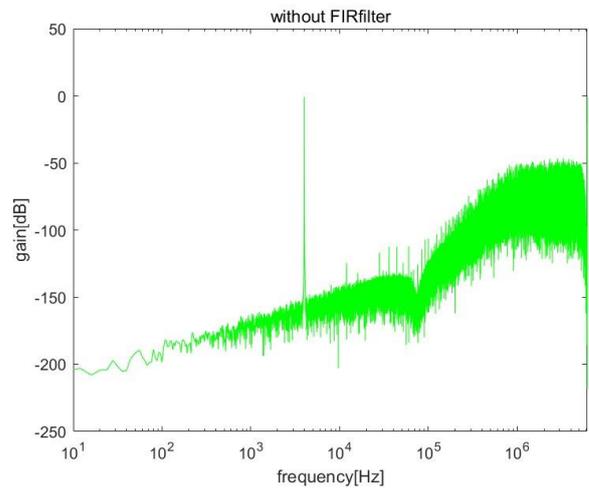


図 9 出力スペクトルのシミュレーション結果 (FIR フィルター無)

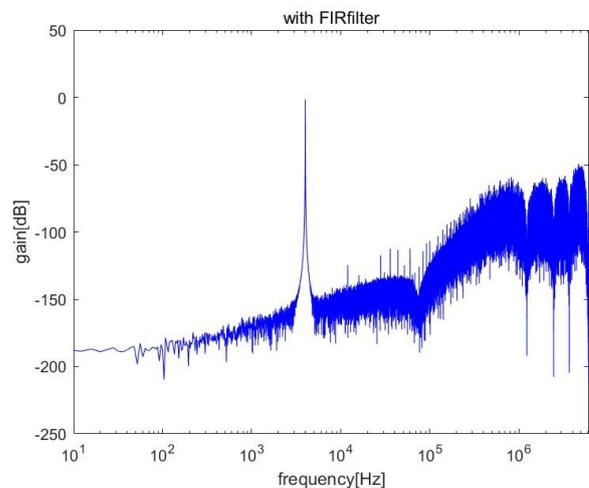


図 10 出力スペクトルのシミュレーション結果 (FIR フィルター有)

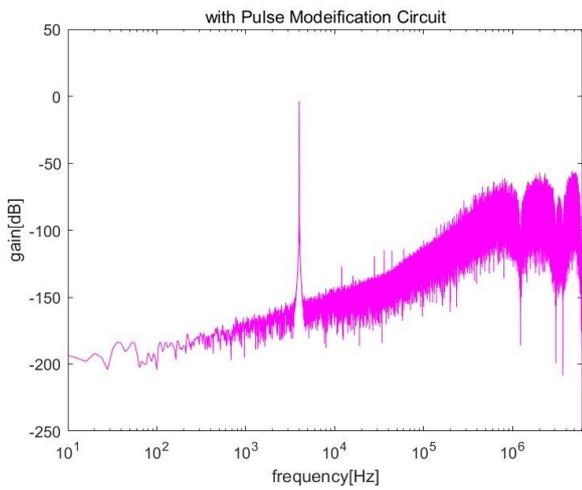


図 11 出力スペクトルのシミュレーション結果
(パルス遷移削減回路有)

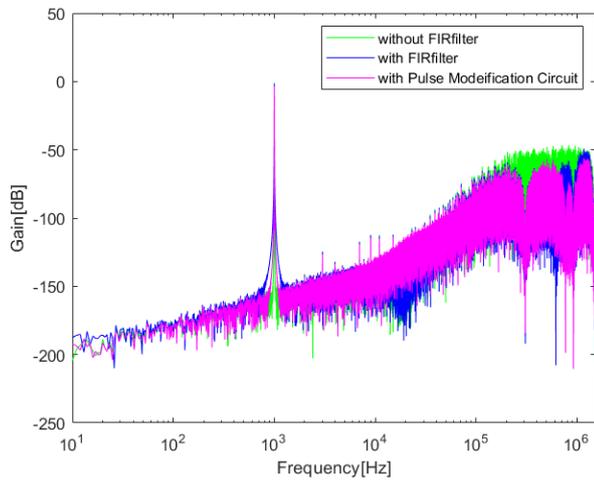
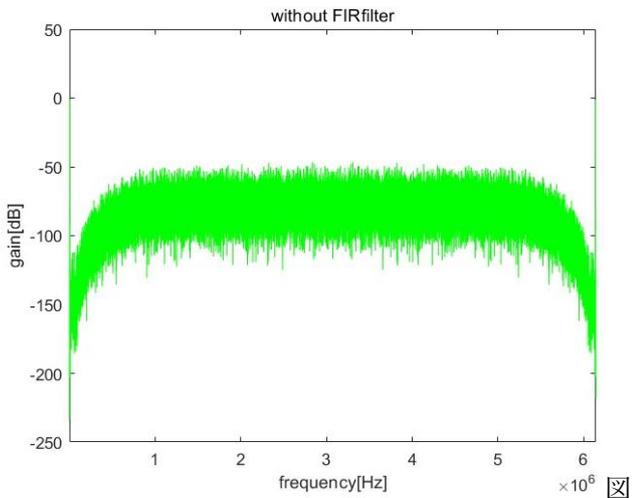


図 12 出力スペクトルのシミュレーション結果
(まとめ結果)



13 FFT のシミュレーション結果
(FIR フィルター無)

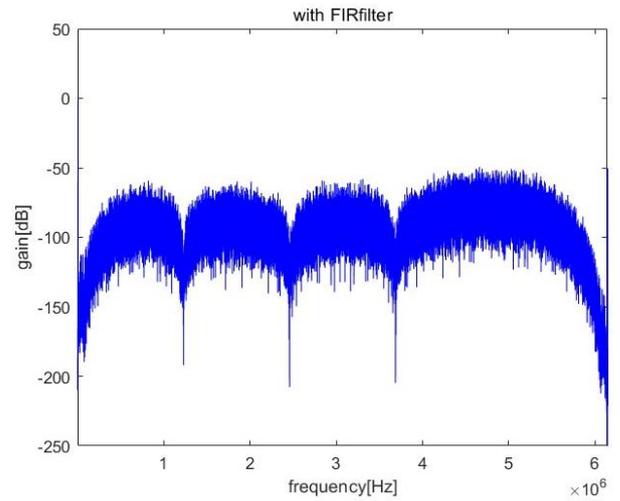


図 14 FFT のシミュレーション結果
(FIR フィルター有)

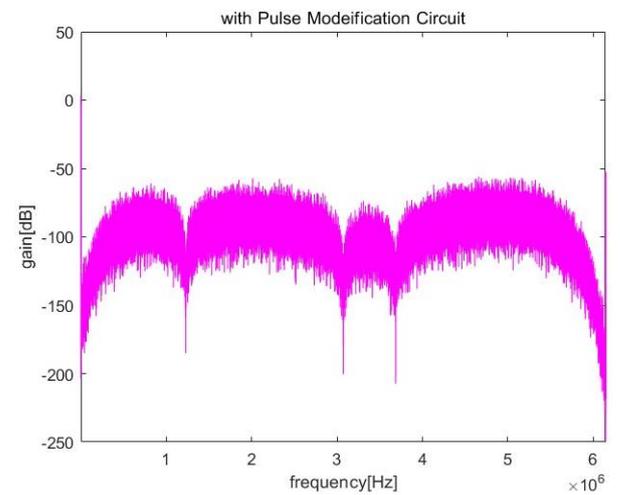


図 15 FFT のシミュレーション結果
(パルス遷移削減回路有)

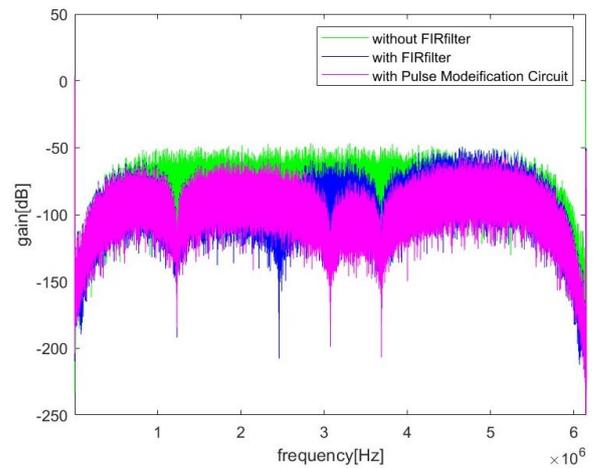


図 16 FFT のシミュレーション結果
(まとめ結果)

表 2 において、FIR フィルタがパルス「1」を出力しているとき、駆動回路のプラス端子とマイナス端子はそれぞれ「1」、「0」となり、パルスが「0」のとき、駆動回路のプラス端子とマイナス端子はそれぞれ「0」、「1」となる。スピーカの状態が「-1」と「1」が連続した場合、パルス遷移削減回路でスピーカ状態を「0」にする。これによりスピーカの状態遷移が低減されていることが確認できる。

| (正規化)時刻 | FIR 出力パルス | 2 値駆動 P 側 | 2 値駆動 N 側 | スピーカ状態 | 変更後のスピーカ状態 |
|---------|-----------|-----------|-----------|--------|------------|
| 1 | 1 | 1 | 0 | 1 | 0 |
| 2 | 0 | 0 | 1 | -1 | 0 |
| 3 | 1 | 1 | 0 | 1 | 1 |
| 4 | 1 | 1 | 0 | 1 | 1 |
| 5 | 0 | 0 | 1 | -1 | 0 |
| 6 | 1 | 1 | -1 | 1 | 0 |
| 7 | 0 | 0 | 1 | -1 | -1 |

表 2 従来のスピーカ 2 値駆動出力と提案する 3 値駆動出力

3-2 考察

FIR の出力パルスの遷移数を記憶し、判定する。パルス遷移削減回路を追加する前は、1 つのスピーカの 2 値駆動スイッチの遷移回数は 16821737 回であるが、パルス遷移削減回路を追加した後は、1 つのスピーカノ 3 値駆動スイッチの遷移回数は 11673076 回となり、30. 6%削減されていることが確認できる。

表 3 遷移回数の削減率

| | |
|-------------------|----------|
| 1 スピーカー 2 値駆動遷移回数 | 16821737 |
| 1 スピーカー 3 値駆動遷移回数 | 11673076 |
| 削減率 | 30. 6% |

4. おわりに

本研究では、3 値駆動パルス変化技術を FIR-DDDDSP システムに適用する方法を提案した。提案方式は、FIR-DDDSP 方式に基づき、 $\Delta\Sigma$ 変調器と NSDEM のビットを従来方式と同じレベルに維持しながら帯域外雑音を低減している。提案手法の有用性を示すため、MATLAB/Simulink を用いて帯域外ノイズ抑制特性をシミュレーションした。その結果、FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカと比較して、スイッチング遷移の数を 30. 6%削減できることが示された。

今後の課題として、FIR フィルタの係数を多くするか、 $\Delta\Sigma$ 変調器の量子化レベル数を大きくして、よりノイズを減らし、スイッチング遷移回数の削減を目指す。

謝辞

本稿の作成にあたって、多くのご指導と助言をいた。

いただきました法政大学理工学部安田彰教授に深く御礼申し上げます。また、様々な協力をいただいた同研究室の皆様 に厚く御礼申し上げます。

文献

- [1] A. Yasuda, H. Tanimoto, T. Iida, "A Third-Order $\Delta\Sigma$ Modulator Using Second-Order Noise - Shaping Dynamic Element Matching", IEEE J. Solid-State Circuits, vol. 33, pp. 1879 -1886, Dec. 1998.
- [2] Richard Schreier, Gabor C. Temes (2007) $\Delta\Sigma$ 型アナ

ログ/デジタル変換器入門, 和保 孝夫, 安田 彰監
訳, 丸善出版(株).

- [3] 植田 眞輝 “FIR フィルタを用いたセグメントパルスシェーピング型デジタル直接駆動スピーカ” 電子回路研究会, ECT-19-008 (2019 年) (in Japanese).
- [4] G. Harumi, S. Saikatsu, M. Yoshino, A. Yasuda, “Digital direct-driven speaker architecture using segmented pulse shaping technique, ” IEEE NEW Circuits And Systems Conf. , Vancouver, Canada, 2016.