法政大学学術機関リポジトリ

HOSEI UNIVERSITY REPOSITORY

PDF issue: 2024-12-27

RFマグネトロンコスパッタ法により形成した Ce0_2+Si複合酸化物の堆積と評価

山口, 航太 / YAMAGUCHI, Kota

(出版者 / Publisher)
法政大学大学院理工学研究科
(雑誌名 / Journal or Publication Title)
法政大学大学院紀要.理工学・工学研究科編
(巻 / Volume)
59
(開始ページ / Start Page)
1
(終了ページ / End Page)
5
(発行年 / Year)
2018-03-31
(URL)
https://doi.org/10.15002/00021577

RF マグネトロンコスパッタ法により形成した CeO₂+Si 複合酸化物の堆積と評価

DEPOSITION AND EVALUATION OF CEO₂ + SI MIXED COMPOUND OXIDES USING RF MAGNETRON CO-SPUTTERING

山口 航太

Kota YAMAGUCHI

指導教員 山本康博 教授

法政大学大学院理工学研究科電気電子工学専攻修士課程

Mixed compound oxide films of CeO₂ and Si with various composition ratios were deposited on p-type Si (100) substrates by RF magnetron co-sputtering system equipped with φ^{21} metal Si and sintered CeO₂ cathodes in Ar. The samples were annealed at 800 °C for 30 min in a O₂ atmosphere in order to recover the deposited films from damage caused by re-sputtering by O⁻ ions. The XPS depth profiled measurement revealed that Ce silicates and SiO₂ were formed in the middle of films and when the atomic concentration of Ce exceeded 35.1 % in the films, the formation of Ce silicates was promoted. Compared with the middle of films, Ce silicates was promoted in the vicinity of interfaces between the films and substrates. When the concentration of Ce exceeded 35.1 % in the films, Ce silicate, SiO₂ and CeO₂ existed. The samples with the atomic concentration of Ce exceeding 35.1 % in the films represented the dielectric constant close to bulk CeO₂ from C-V measurement.

Key Words : CeO2, Ce-silicate, high-k, sputter,

1. 序論

近年の電子機器の性能向上に伴い, MOS デバイスの微細化が進んでいる. MOS デバイスの微細化によりゲート 絶縁膜として用いられてきた SiO2 は薄膜化の限界を迎 え,トンネル効果によるリーク電流が問題となっており, SiO2 の代替となる材料として高誘電率(High-k)材料の研 究が盛んに行なわれきた[1]-[4]. High-k 材料を採用する 事でゲート絶縁膜の膜厚を保ちつつ,電気容量を確保す る事ができ,トンネル効果によるリーク電流の低減も期 待できる[5][6].

High-k材料である CeO2はバルク状態で比誘電率26と, SiO2の比誘電率3.9と比較して約7倍の比誘電率を持つ. また化学的安定性があり,Siとの格子不整合率は0.35% と小さいので Si との相性が良く,良好なエピタキシャル 成長をする絶縁膜の形成が期待できる[7].しかし,CeO2 は室温で多結晶化しやすく,堆積された膜は膜中の結晶 粒界がパスとなる事によるリーク電流の増大が懸念され る[8]-[10].Ceシリケート(Ce2Si2O7)は比誘電率が21と高 く,バンドギャップが6.1 eV であり,CeO2のバンドギャ ップである3.4 eV と比べても大きい値であることから, スケーリングを行うのに非常に魅力的な材料である[11]. Ceシリケートは3価のセリウムによって構成されるこ とから、本研究では、金属 Si ターゲットと焼結体 CeO2 ターゲット有した RF マグネトロンスパッタ法によって Si 基板上に CeO2 と Si の複合酸化物を堆積した. Ce と Si の存在比率が異なる試料を作製し、X 線光電子分光 (XPS)法によって各試料の膜中及び Si 基板との界面の化 学 結 合 状 態 を 評 価 し た . 電 気 的 特 性 を Capacitance-Voltage(C-V)測定を用いて調査し、各条件の 比誘電率を算出し比較検討を行った.

2. 実験方法

本研究で使用した RF マグネトロンスパッタ装置の概 略図を図1に示す. Si 基板は P型 Si (100) 基板を用い て, アセトン(C₃H₆O):5分, エタノール(C₂H₆O):5分, 純水リンス:5分,2%フッ化水素酸(HF):3分, 純水リ ンス:5分の行程で化学的に洗浄し,自然酸化膜の除去 及び水素終端処理を行った.表1に堆積条件を示す.タ ーゲットには焼結体 CeO₂と金属 Si を使用した.到達真 空度は 2.5×10⁴ [Pa],スパッタガスには Ar ガスを用い, 堆積圧力は 0.77 [Pa]とした.また, Si ターゲットの RF 電力を 50 W に固定して CeO₂ターゲットの RF 電力を 30~60 W まで, 10 W ずつ変化させて堆積を行った. 堆 積した薄膜の膜厚はエリプソメータで測定し, それぞれ の条件ごとに堆積レートを算出し, 膜厚を 50~60 nm に 統一した.また,堆積した試料にアニール処理を施した. 表 2 にアニール条件を示す.



図1 RFマグネトロンスパッタ装置概略図

表 1 堆積条件

燒結体 CeO2	
金属 Si	
CeO ₂ 30,40,50,60 [W]	
Si 50 [W]	
0.77 [Pa]	
R.T.	
Ar	
p-type Si (100)	
$50\sim 60 \ [nm]$	

表2 アニール条	:件
----------	----

アニール時間	30 [min]
雰囲気	O_2
アニール温度	800 [°C]

3. 結果および考察

(1) XPS による結合状態評価

表3にXPS 深さ方向分析から得られた各条件における O:Ce:Si の原子濃度比を示す. CeO₂ の RF パワーを 30W~60W まで変化させたとき, Ce の濃度は10%程度の 増加が確認された.

表3 各条件における O:Ce:Si の原子濃度比率

	原子濃度比率[%]			
	0	Ce	Si	
30W	53.0	27.4	19.6	
40W	51.2	30.9	17.7	
50W	51.0	35.1	13.9	
60W	47.7	37.5	14.7	

a) CeO₂: 60W,Si:50W における結合状態変化

RF パワーを CeO₂:60W, Si:50W 供給した時の CeO₂+Si 酸化膜における堆積直後および 800℃アニールを施した 試料の化学結合状態の変化を調査した. 膜中における Si 2p, O 1s スペクトルを図 2 および図 3 に示す. なお, 図 3 においてピークが重なっている事からいくつかの結 合が生じている事が分かるので, ピーク分離を行った.

図2のSi 2pスペクトルにおいて,結合エネルギーは 堆積直後ではCe-Si-O結合の102.5 eVの位置にピークが 存在していたが,800℃アニール後ではSi-O結合の104 eV付近へと高エネルギー側にピークがシフトした.

図3のOlsスペクトルにおいても同様にシフトしてい る事が分かる.堆積直後において,Ce-Si-O結合の531.5 eVとCe-O結合の530 eVの位置にピークは存在し,800℃ アニール後ではCe-Si-O結合とSi-O結合の533eVにピー クが存在した.すなわち,膜中における化学結合状態は 堆積直後においてCeシリケートおよびCeO2が混在し, 800℃アニールを施すことで,CeシリケートおよびSiO2 が膜中に生成したことを示している.

本研究では金属 Si と CeO₂ターゲットを使用したコス パッタによって堆積を行っている. CeO₂ターゲットを用 いてスパッタする事により実際には酸素分圧が存在し, CeO₂の一部は Ce₂O₃ として Si 基板上に堆積され,金属 Si が空間中の酸素と反応し SiO₂ として堆積されること で Ce³⁺を有する Ce₂O₃ と SiO₂ が反応し, Ce シリケート が形成されたと考えられる.



図 2 堆積直後および 800℃アニールした膜中における Si 2p スペクトル(CeO₂:60W, Si:50W)



図3 堆積直後および800℃アニールした膜中における O1sスペクトル(CeO2:60W, Si:50W)

界面付近における Si 2p, O 1s スペクトルを図 4 および 図5に示す.図5も図3と同様にピーク分離をおこなっ た. Si 2p スペクトルにおいて, 膜中と同様に堆積直後で は Ce-Si-O 結合の位置にピークが存在し, 800℃アニール を施すと Si-O 結合へのピークシフトが観測された. O1s スペクトルにおいても同様に高エネルギー側にシフトし ており、 堆積直後では Ce-Si-O 結合と Ce-O 結合のピーク が観測され, 800℃アニールによって, Si-O 結合ピーク ヘシフトした. すなわち, 界面付近においても膜中と同 様に堆積直後から Ceシリケートおよび CeO2を形成する が,800℃アニールを施すことで Ce シリケートと SiO2 と CeO2 が混在していることを示す. また, 界面付近に おいて Ce シリケートを生成する理由として、金属 Si タ ーゲットによるものではなく Si 基板からの影響が挙げ られる. Si 基板からの Si が堆積された CeO2 と反応する ことで酸素を還元し、Ce³⁺を生成する.これによって Ce シリケートを生成したのではないかと考えられる.



図 4 堆積直後および 800℃アニールした酸化膜と Si 基板の界面付近における Si 2p スペクトル (CeO2:60W, Si:50W)



図 5 堆積直後および 800℃アニールした酸化膜と Si 基板の界面付近における O 1s スペクトル (CeO2:60W, Si:50W)

b) 各条件で堆積したアニール 800℃における試料の 結合状態比較

CeO2の RF パワーが異なる条件で堆積した試料の膜中 における Si 2p スペクトルとO 1s スペクトルをそれぞれ 比較したものを図 6 および図 7 に示す.図 6 の Si 2p ス ペクトルにおいて,Si-O 結合のピークが支配的となり, 各試料間でのピークシフトは観測されなかった.図 7 の O 1s スペクトルでは CeO2 の RF パワーが 30W および 40W の試料は Si-O 結合のピークが支配的となり,RF パ ワーが 50W,60W と大きくなるにしたがって Ce-Si-O 結 合のピークも観測された.これは,Ce の原子濃度が 35.1% を越えると膜中における Ce シリケートの形成が促進さ れることを示す.



図 6 CeO₂+Si 酸化膜中における堆積条件別の Si 2p スペクトル



O1sスペクトル

膜中と同様に,各試料の界面付近における Si 2p スペ クトルとO 1s スペクトルをそれぞれ比較したものを図 8 および図 9 に示す.図 8 の Si 2p スペクトルでは,膜中 のスペクトルと比較して各試料において低エネルギー側 へのピークシフトが観測された.図 9 の O 1s スペクトル においても,低エネルギー側へとシフトし,50 W のピー クは 30W,40W に比べて半値幅が広くなっている.3.2.1 で述べたように 800℃アニールにおける 60 W の試料で Ce-O 結合が確認できることから,50W でも Ce-O 結合の ピークが生じていると考えられる.したがって,界面付 近では各試料において主に Ce シリケートと SiO2が存在 しているが 50W,60W の試料において CeO2 も加えて形成 されていることが分かる.



図8 界面付近における堆積条件別のSi 2p スペクトル



図9 界面付近における堆積条件別のOlsスペクトル

(2) C-V 測定による電気的特性評価

CeO₂ 薄膜および各条件で堆積した試料の電気特性 を正規化したものを図 10 に示した. なお, CeO₂ 薄膜は 本研究で使用したスパッタ装置で堆積し,800℃アニール を施したものである. CeO₂薄膜と比較して CeO₂+Si 複合 酸化膜は急峻なカーブを描いた. また,フラットバンド も CeO₂ 薄膜は負の方向にシフトしていたが,複合酸化 膜では0バイアス付近に落ち着いた.

表 4 に各試料の比誘電率を算出したものを示す. CeO2のRFパワーが 30W,40W の時と比較して 50W,60W では急激に誘電率が高くなり, CeO2のバルク値に近い値 をとった. 急激に大きくなった理由として, 界面付近の SiO2が減少し, CeO2が形成されたことが挙げられる.



図 10 800℃アニールにおける堆積条件別の C-V カーブ

表4 各堆積条件における比誘電率

CeO ₂ [W]	30	40	50	60
比誘電率ε	8.7	10.5	27.4	28.6

4. 結論

スパッタ法によって P 型 Si(100)基板上に堆積した CeO₂+Si 複合酸化物はダメージが著しく、欠陥を取り除 くために 800℃アニールを施した. CeO2の RF パワーが 60W である試料(O:Ce:Si=47.7%:37.5%:14.7%)において, 膜中および界面付近ともに堆積直後から Ce シリケート と CeO₂ が混在し, 800℃アニールによって膜中では Ce シリケートおよび SiO2を生成し,界面付近では Ce シリ ケートおよび SiO2, CeO2 が混在した. CeO2の RF パワー を 30W~60W まで変化させて堆積した試料において, 膜 中では SiO2 および Ce シリケートを形成した, 50W, 60W の試料(Ceの原子濃度が 35.1%を越える試料)は膜中にお いて Ce シリケートの形成が促進されることを示した. 界面付近では膜中と比べて Ce シリケートの形成が各試 料において促進され, 50W,60W の試料は, 加えて CeO2 を形成した. C-V 測定より, 50W および 60W における CeO₂+Si 複合酸化膜の誘電率は CeO₂のバルク値に近い 値を示した.

5. 謝辞

本研究を進めるにあたり,ご指導ご鞭撻を賜りました 山本康博教授をはじめ,ご協力やご助言を頂きました株 式会社コメットの鈴木摂様,石橋啓次様に深謝いたしま す.また,同研究グループである高澤健己氏をはじめと した山本研究室の皆様にも研究活動,私生活の両面に渡 り大変お世話になりました.心より御礼申し上げます. 私を支えてくださったすべての方々に心から感謝の気持 ちと御礼を申し上げまして,謝辞とさせて頂きます.

参考文献

- J.H. Lee, Y.H. Kwon, B.H. Kong, J.Y. Lee, H.K. Cho, Cryst. Growth Des. 12 (2012).
- [2] C.S. Oh, C.J. Youn, G.M. Yang, K.Y. Lim, J.W. Yang, Appl. Phys. Lett. 85 (2004).
- [3] H.C. Kang, S.H. Seo, H.W. Jang, D.H. Kim, D.Y. Noh, Appl. Phys. Lett. 83 (2003).
- [4] Y. Kakehi, S. Nakao, K. Satoh, T. Kusaka, J. Cryst. Growth 237 (2002).
- [5] G. D. Wilk, R. M. Wallace, J. M. Anthony, J. Appl. Phys. 89 5243 (2001).
- [6] A. I. Kingon, J. P. Maria, S. K. Streiffer, Nature (Lond.) 406 1032 (2000).
- [7] I. Iordanova, L. Popova, P. Aleksandrova, G. Beshkov, E. Vlahkov, R. Mirchev, B. Blagoev, Thin Solid Films 515 (2007) 8078-8081
- [8] H. Y. Lee, S. I. Kim, Y. P. Hong, Y. C. Lee, Y. H. Park, and K.H. Ko, Surface and Coatings Technology 173, 224 (2003).
- [9] H. Y. Lee, Y. C. Lee, Y. P. Hong, and K. H. Ko, Applied Surface Science 228, 164 (2004).
- [10] N. Yamada, Y. Oyama, T. Higuchi, and S. Yamaguchi, Solid State Ionics 172, 293 (2004).
- [11] K. Kakushima, K. Okamoto, T. Koyanagi, M. Kouda, K. Tachi, T. Kawanago, J. Song, P. Ahmet, K. Tsutsui, N. Sugii, T. Hattori, H. Iwai, MicroelectronicEngineering87(2010)1868–1871A