

セグメントパルスシェーピング技術を用いた デジタル直接駆動型スピーカの構成検討

晴海, 豪 / HARUMI, Go

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

58

(開始ページ / Start Page)

1

(終了ページ / End Page)

8

(発行年 / Year)

2017-03-31

(URL)

<https://doi.org/10.15002/00014189>

セグメントパルスシェーピング技術を用いた デジタル直接駆動型スピーカの構成検討

CONSIDERATION OF DIGITAL DIRECT-DRIVEN SPEAKER ARCHITECTURE
USING SEGMENTED PULSE SHAPING TECHNIQUE

春海 豪

Go Harumi

指導教員 安田 彰

法政大学大学院理工学研究科電気電子工学専攻修士課程

In this paper, we propose a novel digital-direct driven speaker architecture using segmented pulse shaping technique to reduce implementation area. The digital direct-driven speaker consists of a multi-bit delta-sigma modulator and a noise-shaping dynamic element matching circuit. Because the multi-bit outputs drive each of the driver circuits directly, the system can be driven at low voltage with high efficiency. However, it is necessary for the number of loudspeakers or voice coils and driver circuits to be same as the number of quantization levels. Therefore, increasing the number of quantization levels is not a straightforward process. The segmented pulse shaping technique has been proposed to overcome the problem of digital-direct driven speaker. The technique can increase the number of quantization levels without increasing the number of output units, thereby improving the signal-to-noise ratio and reducing out-of-band noise. However, there is a disadvantage that the internal signal processing circuit area is increased. The method proposed here can reduce the implementation area of the system using the segmented pulse shaping technique.

Key Words : digital direct-driven speaker, delta-sigma modulator,
segmented pulse shaping technique, NSDEM

1. はじめに

近年の微細プロセス発展によるポータブルアンプの普及によって、オーディオ機器の小型化と大規模なデジタル回路の実装が可能となっている。それに伴い低電圧で集積度の高いオーディオシステムの市場価値が高まっており、その条件を満たす 1-bit $\Delta\Sigma$ 変調器を用いた高効率クラス D アンプが現在広く普及している。しかし、このシステムは高い動作周波数を要求されることからクロックジッタの影響が大きくなりやすく、また内部変調器の変調効率の低さから、高出力には高い電源電圧が要求されるといった欠点がある。

上記の欠点を克服するシステムとしてデジタル直接駆動技術を用いたデジタルスピーカシステムが提案されている。このシステムでは内部にマルチビット $\Delta\Sigma$ 変調器を用いて複数のスピーカ、またはボイスコイルを並列駆動させる。これにより、低い OSR(オーバーサンプリング比)で目標の SNR(信号対雑音比)を達成でき、低電源電圧においても高出力が実現できるという特徴がある。し

かし、このシステムでは内部変調器と同数の出力ユニットが必要となるため、性能向上のために量子化レベルを上げた際にスピーカ数と出力ピン数が増加し、ドライバ回路や筐体規模、コストが増加するといった欠点がある。

この問題を解決する手法としてセグメントパルスシェーピング技術が存在する。この手法では変調器出力を複数に分割されたパルスに変換し、これを時間軸方向に並べた信号で単一スピーカユニットを駆動させる。この手法を用いた場合、出力振幅はパルスの幅で表せられるため、システムを実現するために必要なスピーカ数を減少させることが出来る。しかし、この手法では内部信号処理回路の規模増加が増加するため、システムの実装が困難になるという問題があった。

本稿では、セグメントパルスシェーピング技術を用いたデジタル直接駆動型スピーカにおいて回路規模削減を目標としたシステム構成案を 2 つ示し、それぞれのオーディオ特性、実装面積の比較を行うことで最適なシステム構成について検証する。

本稿では、セグメントパルスシェーピング技術を用いたデジタル直接駆動型スピーカにおいて回路規模削減を目標としたシステム構成案を2つ示し、それぞれのオーディオ特性、実装面積の比較を行うことで最適なシステム構成について検証した。オーディオ特性の評価にはMATLABによるシミュレーション、実装面積の評価には、VerilogHDLによって記述したシステムをISEによって論理合成した結果のLUT数、及びDesign Compiler, IC Compilerを用いた論理合成、配置配線した結果の回路面積の比較によって行った。33レベルの変調器、8つのスピーカを用いた場合において提案手法2つを従来手法と比較した時、SNRは従来手法の特性を維持し、LUT数はそれぞれ47.0%、27.2%の削減、回路面積はそれぞれ35.0%、22.7%の削減が実現された。

2. 従来手法

(1) デジタル直接駆動型スピーカ

従来Class-Dアンプを用いたオーディオシステムは、1bitのPWM信号を駆動しているため内部に高速なクロックが必要となり、オーディオ用DACとして多く使われている $\Delta\Sigma$ 変調器に非常に高いオーバーサンプリング比が要求される。また、発振器のジッタの総量はクロックの速さに依らず一定なので、高速なクロックを扱う場合はジッタの影響をより大きく受けることとなる。

このような問題を解決するために、デジタル直接駆動型スピーカが開発された[1]。内部にマルチビット $\Delta\Sigma$ 変調器を用いることで1bit $\Delta\Sigma$ 変調器と比べてクロックジッタの影響を低減し、マルチビット動作することでSNRを1bitごとに6dB上昇させることができるため、より低いOSRで目標のSNRを達成することが可能になる。また、それぞれの出力をマルチコイルもしくはマルチアレイスピーカを用いて合成をするため、低電源電圧で動作させることが可能となり、同等の出力電力のClass-Dと比べてEMIノイズが低いなどの特徴が得られる。

デジタル直接駆動型スピーカのシステム構成を図1に示す。デジタル信号を用いてスピーカを直接駆動するには、駆動しやすい形にデジタル信号を変換する必要がある。変調方法にはPWM方式などがあるが、必要な信号帯域幅の100倍程度のサンプリング周波数で高精度変換を実現できるマルチビット $\Delta\Sigma$ 変調器が用いられる。まず、CD等からのデジタルオーディオ信号はマルチビット $\Delta\Sigma$ 変調器によって、スピーカの数をM個とした場合に $\log_2 M$ ビットの信号に変換される。ここで、CDに記録されているオーディオ信号のデータは16bitの大きさを持っているが、ビット長の低減によって発生する量子化雑音は $\Delta\Sigma$ 変調器のノイズシェーピング特性により高周波帯域へとシフトされる。その後、 $\Delta\Sigma$ 変調器からの出力を2進数から重みの無いM-bitの温度計コードに変換する。この信号を用いてM個のスピーカを駆動させるのだが、このまま出力するとスピーカユニットの製造誤差

などに起因する mismatches があった場合、出力にノイズフロアの上昇として影響するため音質の劣化に繋がってしまう。この mismatches による影響を低減させるために mismatches シューパー(NSDEM)を温度計コード変換器とドライバ回路の間に配置する。これによりスピーカユニットの使用回数を均一化することで、高周波領域へ雑音がシフトされるため、音響特性の劣化を低減できる。

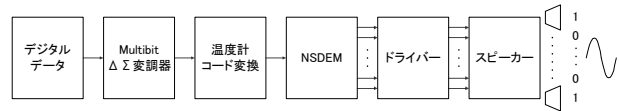


図1 デジタル直接駆動型スピーカ

(2) セグメントパルスシェーピング技術

a) 基本概念

デジタル直接駆動型スピーカにおいて性能を改善させる主な方法として、変調器のOSRを上げる、次数を上げる、量子化レベルを上げるという3つの手法が挙げられる。OSR又は次数を上げた場合、より高い周波数領域まで量子化ノイズが分散されるため、SNRが改善される。しかし、その分OBN(帯域外雑音)とEMI(電磁妨害)ノイズが増えるという問題がある。またOBNはクロックジッタや、EMIフィルタに用いられる強磁性材料の持つ非線形特性の影響を受けオーディオ帯域へとフォールダウンし、SNRを劣化させる原因となる。一方、量子化レベルを上げた場合は量子化ノイズの総量が減少するためSNRが改善されOBNが減少する。しかし、量子化レベルと同数の出力ユニットが必要となるためスピーカ数や出力ピン数が増え、筐体規模やコストが増加するという問題がある。

上記の量子化レベルを増加させた際の問題を解決する手法として、セグメントパルスシェーピング技術(SPST)が提案されている[2]。この手法ではマルチビット $\Delta\Sigma$ 変調器からの出力をパルス幅に変換することで、単一スピーカユニットに多レベルの信号を入力でき、出力に用いるドライバ回路とスピーカ数を削減する事が出来る。

デジタル直接駆動型スピーカシステムにおいて変調器の量子化レベルがMからNに増加した場合を考えてみる。この場合、通常手法ではシステムの実現にはN個のスピーカが必要になる。図2にSPSTを用いる場合における一般的なシステム構成を示す。今回の場合では、N/M種類のセグメントパルスが用いられる事になる。このパルス一つの幅は通常出力のM/Nであり、DSMのクロックのN/M倍の周波数を用いて生成される。これにより一つのスピーカからN/M個のパルスを時間軸方向に並べた信号を出力することが出来る。この時の量子化ノイズは $6\log_2(N/M)$ dB減少する。以上より、Nレベル量子化器に対してM個のスピーカのみでシステムを実現させることが出来る。

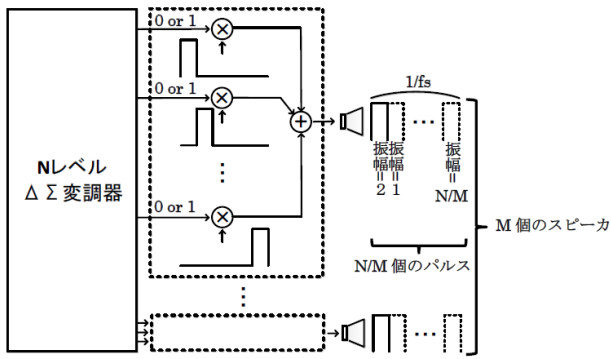


図2 SPSTを用いた出力システムの構成

b) 問題点

前項では SPST を用いる事によってスピーカ数やボイスコイル数、及びドライバ回路数を増加させずに量子化レベルを上げる事が出来る事を説明した。しかし、この手法を用いた場合、量子化レベルの増加に起因する NSDEM の回路規模が大きく増加するといった新たな問題が発生する。3 次 NSDEM のレベルに対する全体及び SORT 回路部分の LUT 数と、3 次 33 レベル変調器、パルスセクタ回路も含めた通常、SPST システム全体の LUT 数をそれぞれ表 1、2 に示す。この回路は VerilogHDL を用いて記述した。ここから NSDEM のレベル数が増大するにつれて LUT 数が大きく増加していくことが分かる。これは NSDEM 内のソート回路規模増加がレベルに対して指数関数的に増加する事が原因として挙げられる。表 2 からレベルが増加するにつれ、NSDEM におけるソート回路が占める割合が増加していることが分かる。そして表 3 から、この NSDEM の回路規模が全体に対して非常に大きな割合を占めていることが分かる。

こういった問題から、SPST を用いた場合に NSDEM の回路規模を削減する新たなシステム構成が求められている。

表 1 3 次 NSDEM の LUT 数

	全体	SORT回路
5レベル	700	151
9レベル	1927	689
17レベル	5400	2481
33レベル	13583	7857

表 2 システム全体の LUT 数

normal	2063
SPST	13770

3. 提案手法

ここで、第 2 章で説明した SPST の NSDEM の回路規模増大問題について解決する新規信号処理手法を 2 つ取り上げる。

(1) パルス選択 NSDEM と

スピーカ選択 NSDEM を分割する手法

SPST を用いた場合と通常のデジタル直接駆動型スピーカにおける出力素子の選択パターン例を図 3 に示す。今回の例では変調器の量子化レベルは 33、SPST では 4 パルス 8 スピーカを用いた場合を想定している。赤枠で囲われた部分は変調器のサンプルタイミングでのスピーカ出力を表している。通常手法及び従来の SPST では赤枠で囲われた部分の選択パターンをシャッフリングするため、33 レベルの NSDEM が用いられていた。

ここで SPST を用いた場合において選択パターンをシャッフリングする新規手法として、パルスの選択パターンとスピーカの選択パターンをシャッフリングする NSDEM を個別で用意し、段階的にそれぞれのシャッフリングを行う新規信号処理手法を紹介する。この手法を用いる事により ΔΣ 変調器-ドライバ回路間の信号処理部における回路規模を大幅に削減することが出来る。以後、この手法を提案手法 1 と呼ぶことにする。

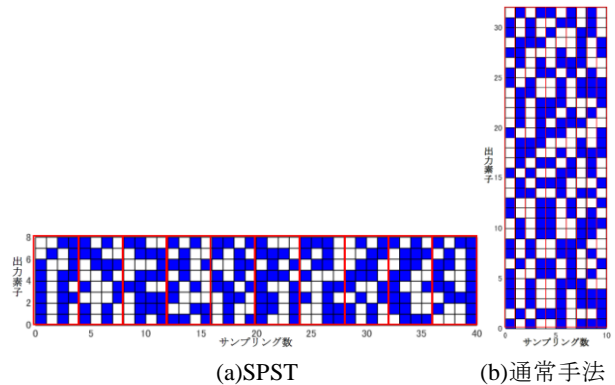


図 3 デジタル直接駆動型スピーカの出力素子選択パターン

a) 基本概念

提案手法 1 について説明するにあたり、まず SPST を用いたシステムにおいて、NSDEM とパルスセクタの位置を交換したシステムについて考えてみる。このシステムのブロック図を図 4 に示す。このシステムではセグメントパルスが NSDEM への入力信号となるので、NSDEM のレベルは 9 となり、従来 SPST と比較して 4 倍の周波数で動作することになる。NSDEM のレベル数が 1/4 に減少するため、このシステムの回路規模は従来と比較して大幅に減少する。しかし、このシステムでは振幅に対してパルスの波形パターンが一定となり、この影響によりノイズフロアが上昇するといった問題がある。このシステムの FFT 解析結果を図 5 に示す。この結果から信号帯域のノイズフロア上昇が著しい事が確認できるため、このシステムをそのまま信号処理部に適用させることは出来ない。

そこで、スピーカのシャッフリングと同様に出力として使用するパルスも NSDEM でシャッフリングする事

で、この問題を解決できると考えた。具体的な実現方法として、 $\Delta\Sigma$ 変調器とパルスセクタ間にパルスの選択パターンをシャッフリングするための NSDEM を挿入する。この NSDEM はスピーカ 1 つから出力されるパルスパターンをシャッフリングするため、スピーカ数と同じ数だけ必要となる。パルスセクタ以降は前述したシステムと同様、スピーカを選択パターンをシャッフリングする NSDEM をドライバ回路の手前に配置する。このように従来 SPST ではパルス選択とスピーカ選択を 1 つの大きな NSDEM で行っていたところを、個別の小さな NSDEM で別々にシャッフリングするという構成にする事で、前述した問題を解決した上で従来 SPST と同様のオーディオ特性を得る事ができ、その上で全体を見た時に NSDEM の回路規模を大幅に削減することが出来る。これが提案手法 1 の概要である。

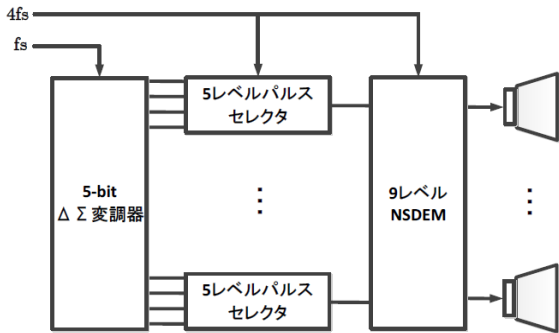


図 4 SPST で NSDEM とパルスセクタを入れ替えた場合のシステム構成

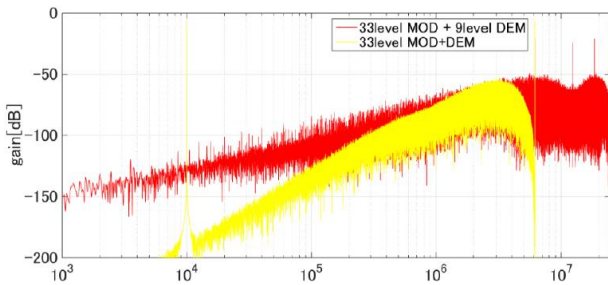


図 5 出力スペクトラム

(黄:通常の MOD+DEM 赤:図 4 に示したシステム)

b) システム構成

図 6 に提案手法 1 のシステム構成を示す。今回は例として、5-bit の量子化器と 8 個のスピーカを用いる場合を想定する。このシステムでは以下の流れで信号処理が行われる。

- (1)変調器から 33 レベルの信号が出力される。
- (2)変調器出力を 8 つの 5 レベル NSDEM に対して入力し、ここで出力に使用するセグメントパルスを選択する。
- (3)5 レベル NSDEM の各出力を 8 つの 5 レベルパルスセクタに入力し、セグメントパルスに変換する。ここでパルスセクタからの出力は温度計コードで

はないので、後段の NSDEM に入力できるように信号を温度計コードに変換する。

- (4)温度計コードに変換された信号を 9 レベル NSDEM に入力し、駆動させるスピーカを選択する。

例として、変調器出力が 20 であるサンプルにおける上記の信号処理過程を図 7 に示す。

このシステムでは信号のシャッフリングに 5 レベル NSDEM を 8 つ、9 レベル NSDEM を 1 つ使用する。今回の例を従来 SPST で実現しようとした場合は 33 レベル NSDEM を 1 つ使用することとなり、提案手法 1 はこれと比較して NSDEM の規模を大幅に削減できることが分かる。

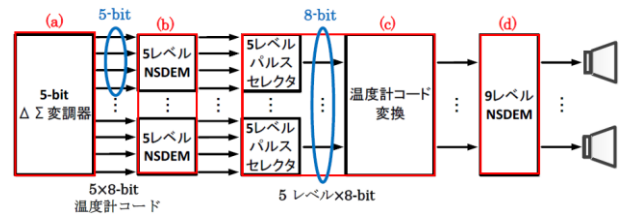


図 6 提案手法 1 のシステム構成

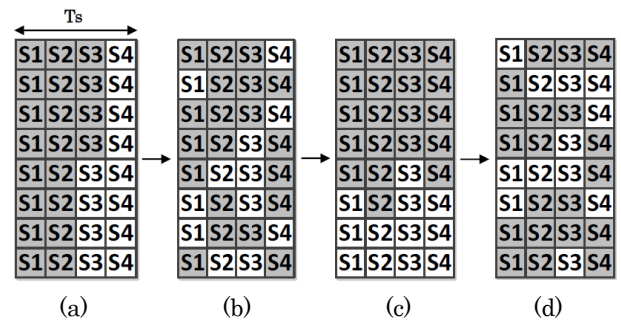


図 7 提案手法 1 の信号処理過程(変調器出力=20)

c) 問題点

提案手法 1 では従来 SPST と比較して大幅に回路規模を削減できることを説明したが、このシステムには小信号時に出力信号が劣化するという問題がある。5-bit の量子化器、8 個のスピーカを用いた提案手法 1 のシステムでパルス選択 NSDEM が 3 次、スピーカ選択 NSDEM が 2 次で入力周波数が 10kHz の場合、入力振幅が 0dB の時と -60dB の時における FFT 解析結果を図 8 に示す。この結果から、大信号時と比較して小信号時のノイズフロアが上昇し、また高周波帯に高いピークが存在していることが確認できる。このような信号劣化を招いた原因は、 $\Delta\Sigma$ 変調器からの入力が 8 つあるパルス選択の NSDEM に対して均等に配分されていなかった事である。提案手法 1 において $\Delta\Sigma$ 変調器の出力各 bit を NSDEM に対して分配する法則を表 3、また -60dB 入力時において 8 つの NSDEM へ 1 が入力される量の時間遷移を図 9 に示す。このように提案手法 1 では 8 つの NSDEM に対して $\Delta\Sigma$ 変調器の出力が可能な限り均等に分配されるようにシステムを構成しているが、それでも振幅に応じて

入力される信号量の変化が大きい NSDEM と少ない NSDEM が存在する。そして小信号時は大信号時と比較して変調器出力の変遷が小さくなり、ある一定の振幅が頻繁に出力されるようになる。変調器が 33 レベルの場合、小信号時は常に中心の振幅となる 16bit 前後が 1 を出力するが、その場合において入力信号量が変化するのは図 9 より NSDEM1, NSDEM2, NSDEM3 のみであり、頻繁に変化しているのは NSDEM1 のみである。ここから分かるように小信号時において NSDEM 間の入力信号量の差異より顕著に表れる事となるため、それに伴い上記のような問題が発生する。

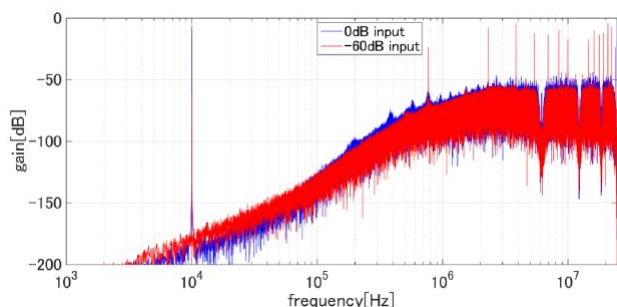


図 8 出力スペクトラム(青:0dB 入力 赤:-60dB 入力)

表 3 各パルス選択 NSDEM に対して
入力される変調器出力の bit

NSDEM	変調器出力の bit			
	1bit 目	16bit 目	17bit 目	32bit 目
NSDEM1	1bit 目	16bit 目	17bit 目	32bit 目
NSDEM2	2bit 目	15bit 目	18bit 目	31bit 目
NSDEM3	3bit 目	14bit 目	19bit 目	30bit 目
NSDEM4	4bit 目	13bit 目	20bit 目	29bit 目
NSDEM5	5bit 目	12bit 目	21bit 目	28bit 目
NSDEM6	6bit 目	11bit 目	22bit 目	27bit 目
NSDEM7	7bit 目	10bit 目	23bit 目	26bit 目
NSDEM8	8bit 目	9bit 目	24bit 目	25bit 目

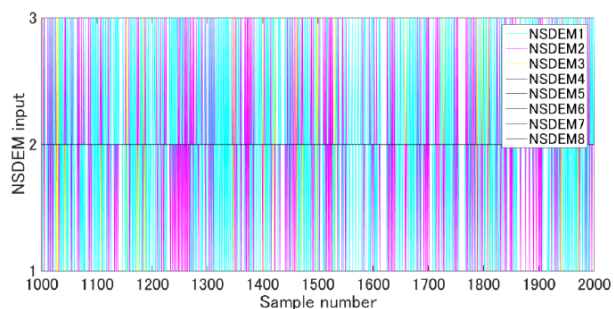


図 9 各パルス選択 NSDEM に対して 1 が入力される量
(青:NSDEM1 紫:NSDEM2
黄:NSDEM3 黒:NSDEM4~8)

(2) パルス選択 NSDEM, スピーカ選択 NSDEM に加え、

入力選択 NSDEM を用いる手法

前述した小信号問題を解決する手法として、 $\Delta\Sigma$ 変調器から、どの NSDEM に入力するかを決定する NSDEM

を新たに追加する手法を考えた。これにより入力信号量が NSDEM によって偏る現象を抑制し、それによって発生する影響を低減する事で小信号においてもオーディオ特性を保証するシステムが実現できる。以後、この手法を提案手法 2 と呼ぶことにする。

a) 基本概念

基本概念としては単純で、提案手法 1 の $\Delta\Sigma$ 変調器-パルス選択 NSDEM 間に入力パターンを選択する NSDEM を追加するだけである。この NSDEM のレベルはパルス選択 NSDEM の個数+1、つまりスピーカ選択 NSDEM と同じである。この NSDEM によって、各パルス選択 NSDEM への入力信号が変調器出力に依存せず均一になるように制御されるため、一部の NSDEM でのみ入力信号量が変化するという問題を抑えることができる。

b) システム構成

図 10 に提案手法 2 のシステム構成を示す。提案手法 1 と同様に、5-bit の量子化器と 8 個のスピーカを用いる場合を想定する。前述したとおり、今回の場合では 9 レベル NSDEM を提案手法 1 に加えるだけでシステムが実現できるが、実際にシステムが動作するように適用する場合にはいくつかの処理を加える必要がある。パルス選択 NSDEM への入力信号を生成するまでの信号処理過程を以下に示す。

(a) $\Delta\Sigma$ 変調器からの出力信号 32bit を 4bit ずつ取り出し 8 グループに分け、取り出した信号をそれぞれ足し合わせる事で、0~4 の値を持つ 8bit の信号にする。ここで 4bit を取り出すパターンは表 4 にある規則に基づいている。これにより 8bit の信号間の値の差は 1 以下となり、各 bit の値は必ず自身より下位の bit の値以下になる。

(b) 8bit 信号の最小値を取り、その値を 8bit の信号から減算する。これにより各 bit の値は 0 か 1 となるため先ほどの条件より、この 8bit 信号は温度計コードとなる。ここで、この温度計コードが表すものは 8 つのパルス選択 NSDEM に対して均等に入力できない余りであり、この成分を各パルス選択 NSDEM に対してサンプル毎に均等に配分する事が提案手法 2 で追加した部分の目的であり、そのために NSDEM を用いている。

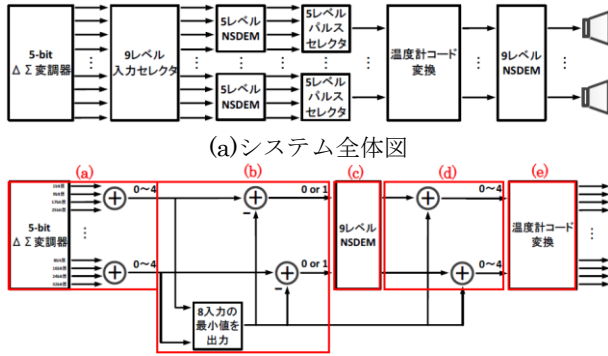
(c) 温度計コードとなった 8bit 信号を 9 レベル NSDEM に入力させ、余り分の信号を入力させるパルス選択 NSDEM を決定する。

(d) 9 レベル NSDEM の出力と、(b)の操作で計算された 8bit 信号の最小値を足し合わせる事で、出力振幅の整合を取り、再び 0~4 の値を持つ 8bit の信号にする。

(e) 8bit の各信号を温度計コードに変換し、パルス選択 NSDEM に入力できる形にする。

例として、変調器出力が 20 であるサンプルにおける上記の信号処理過程を図 11 に示す。

このシステムでは信号のシャッフリングに 5 レベル NSDEM を 8 つ, 9 レベル NSDEM を 2 つ使用することとなり, 提案手法 1 と比較すると 9 レベル NSDEM を 1 つ追加した形となっている. しかし従来 SPST と比較した場合では依然回路規模を削減大きく削減出来ており, それに加えて提案手法 1 にあった小信号時の影響を抑えられる構成となっている.



(a) システム全体図
(b) 9 レベル入力セレクタの内部構成
図 10 提案手法 2 のシステム構成

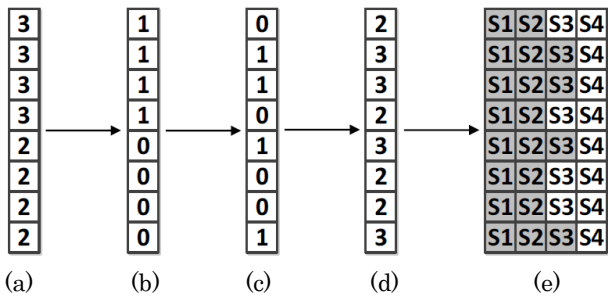


図 11 9 レベル入力セレクタの信号処理過程
(変調器出力=20)

表 4 足し合わされる変調器出力の bit

信号	変調器出力の bit			
	1bit目	9bit目	17bit目	25bit目
信号1	1bit目	9bit目	17bit目	25bit目
信号2	2bit目	10bit目	18bit目	26bit目
信号3	3bit目	11bit目	19bit目	27bit目
信号4	4bit目	12bit目	20bit目	28bit目
信号5	5bit目	13bit目	21bit目	29bit目
信号6	6bit目	14bit目	22bit目	30bit目
信号7	7bit目	15bit目	23bit目	31bit目
信号8	8bit目	16bit目	24bit目	32bit目

4. システムシミュレーション

今回提案したシステムの有効性を実証するため, Mathworks 社の MATLAB を用いたオーディオ特性の評価, Xilinx 社の ISE 及び Synopsys 社の Design Compiler(DC), IC Compiler(ICC)を用いた回路規模の検証を行った.

(1) MATLAB によるオーディオ特性の評価

デジタル直接駆動技術を用いた各システムを MATLAB/Simulink 上で設計し, それぞれのオーディオ特

性の比較を行った. この時のシミュレーション条件を表 5 に示す. 各システムは 33 レベルの変調器, SPST を用いたシステムのスピーカ数は 8 個を用いた場合を想定して設計された. また, 使用する変調器の構成及び, 3 次 NSDEM 内部のループフィルタの構成を, それぞれ図 12, 13 に示す. また, 特に断りがない場合において, 各ゲインの値は表 6 に示した通りに設定した. 図 13, において, min1, min2, min3 の値は各ループフィルタの初段, 二段目, 三段目の積分値の最小値を意味している. NSDEM ではループフィルタ内の積分器は入力された値を積分し続けるため, プラス, あるいはマイナスの値が連続で入力された場合において容易に飽和してしまう. そこで各段積分器出力の最小値をループフィルタの各パスから減算する事で, ソート回路で決定される素子の優先順位に影響を与えることなく積分器の飽和を防いでいる.

従来の SPST, 3 段 4 並列型ツリー構成 NSDEM を用いた SPST, 提案手法 1, 提案手法 2 の各システムに対して, 入力レベルを -6dB, 及び -20dB から -100dB まで 20dB ずつ変化させた時の FFT 解析と可聴領域(20Hz~20kHz)における SNR 計算の結果を, それぞれ図 14, 表 7 に示す. 今回のシミュレーションにおいて, スピーカ選択 3 次 NSDEM を用いた場合のゲインは表 8, TNSDEM の初段, 二段目の 2bit_SW_NSDEM に用いたゲインは表 9 に示す通りに設定した. 表 9 のゲインは Delta Sigma Toolbox で Hinf を 1.08, 1.05 に設定し, 可能な限り小信号時に積分器が飽和しないように調整した. シミュレーション結果より, 提案手法 1, 及び 2 においては信号帯域内のノイズは従来手法と同様に低減できていることが分かる. TNSDEM に関しては mismatches を十分にシェーピングできず, 信号帯域のノイズフロアが上昇している事が分かる. また提案手法 1 は 3 章 1 節(c)項で説明した問題点が原因で, 中信号以下の入力レベルにおいて高周波帯に高いピークが立っている事が確認できる. 提案手法 2 においてこの問題による影響はある程度緩和されているが, -40dB 以下の入力レベルにおいて徐々にピークが立ち始め, 信号レベルが小さくなるにつれてそれが高くなっていくことが分かる. こういったピークの上昇による影響として, クロックジッタに対して影響を受けやすくなる, EMI が増加するといった事が考えられる.

表 5 シミュレーション条件

入力周波数	10kHz
変調器動作周波数	6.144MHz
変調器次数	3次
量子化レベル	33レベル
スピーカ数	8
FFTプロット数	307200
ミスマッチ	10%

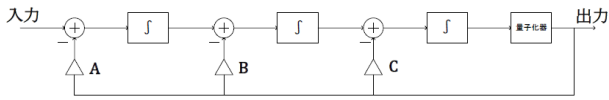


図 12 3次変調器の構成

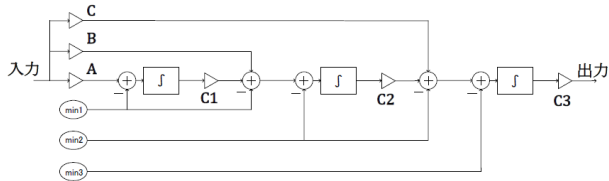


図 13 3次 NSDEM 内部のループフィルタの構成

表 6 変調器, NSDEM 内ループフィルタにおける各ゲインの値

	A	B	C	C1	C2	C3
$\Delta\Sigma$ 変調器	1	3	3			
3次NSDEM	1	8	32	1	1	1

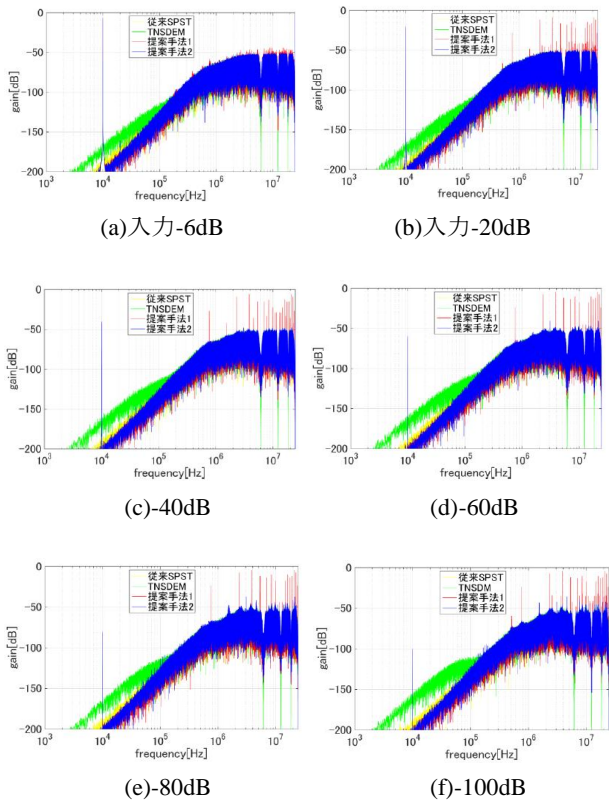


図 14 入力レベルを変化させた場合における出力スペクトラムの比較

(黄:従来 SPST 緑 TNSDEM 赤:提案手法 1 青:提案手法 2)

表 7 入力レベルを変化させた場合における SNR の比較

	入力レベル[dB]				
	-6	-20	-40	-60	-100
従来SPST	136.2	133.5	114.9	94.8	74.3
TNSDEM	126.4	115.2	89.1	67.7	50.7
提案手法1	136.7	135.7	122.0	101.7	82.1
提案手法2	136.7	135.8	122.4	102.1	82.4

表 8 スピーカ選択 NSDEM 内ループフィルタにおける各ゲインの値(Hinf=1.1)

A	B	C	C1	C2	C3
0.043	0.0898	0.4075	0.0928	0.4219	0.4674

表 9 TNSDEM の 2bit_SW_NSDEM 内のループフィルタにおける各ゲインの値

	A	B	C	C1	C2	C3
初段(Hinf=1.08)	0.0353	0.0733	0.4058	0.0753	0.4179	0.3791
二段目(Hinf=1.05)	0.022	0.0418	0.0495	0.0446	0.0571	1.969

(2) ISE による LUT 数の比較

前節にて MATLAB/Simulink で設計, シミュレーションした各システムを VerilogHDL で記述し, 各ハードウェア内部の LUT 数を比較した. 記述した従来 SPST のシステム構成を図 15 に示す. 今回は I2S 信号入力を想定して設計しており, 各モジュールの動作クロックには I2S のマスタークロック(MCLK)を分周して用いている. 3段4並列型 TNSDEM, 提案手法 1, 提案手法 2 のシステムも同様に記述し, 論理合成した各システム全体の LUT 数を表 10 に示す. 表より, 従来 SPST と比較して, TNSDEM は 73.7%, 提案手法 1 は 53.0%, 提案手法 2 は 72.8% の LUT 数でシステムを構成出来ている事が分かる.

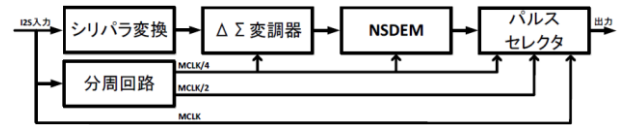


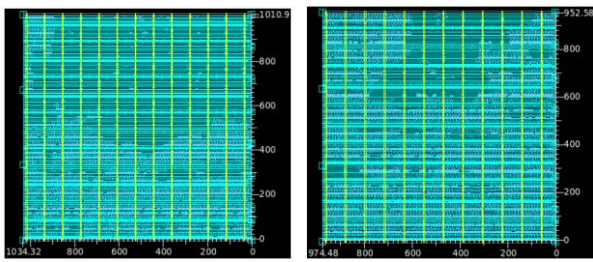
図 15 記述した従来 SPST のシステム構成

表 10 システム全体の LUT 数

従来SPST	13770
TNSDEM	10148
提案手法1	7298
提案手法2	10028

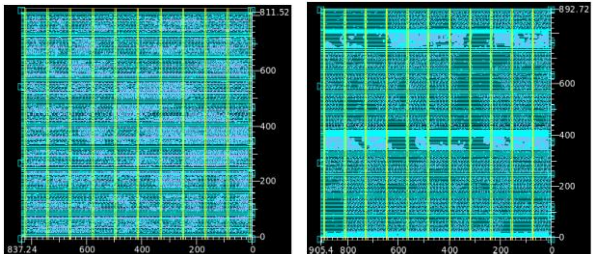
(3) Design Compiler, IC Compiler による回路規模の比較

前節にて記述した各システムを, DC を用いて論理合成, 及び ICC を用いて配置配線を行い, 各システムの回路規模を比較した. 今回検証するにあたり, 京都工芸繊維大学の小林和淑教授より提供されている ROHM 社 0.18um 京大版ライブラリを用いて LSI の設計を行った[3]. 従来 SPST, 3段4並列型 TNSDEM, 提案手法 1, 提案手法 2 の各システムの配置配線結果, 及びその面積の計算結果を, それぞれ図 16, 表 11 に示す. 設計した各システムにおいて, 変調器動作周波数は 6MHz, スタンドセルの充填率は 70%に設定した. 表より, 従来 SPST と比較して, TNSDEM は 88.8%, 提案手法 1 は 65.0%, 提案手法 2 は 77.3%の面積でシステムの実装が出来る事が分かる.



(a) 従来 SPST

(b) TNSDEM



(c) 提案手法 1

(d) 提案手法 2

図 16 ICC を用いて配置配線したシステムのレイアウト図

表 11 システム全体の実装面積

	面積[μm^2]
従来 SPST	1045594.1
TNSDEM	928270.2
提案手法 1	679437.0
提案手法 2	808268.7

5. まとめ

本論文ではセグメントパルスシェーピング技術を用いたデジタル直接駆動型スピーカにおける回路規模の削減手法を提示した。ドライバ回路やスピーカ数の削減を目的として SPST が用いられていたが、従来の SPST では高レベルの NSDEM を用いるために回路規模が増大するといった問題があった。

これに対し、ツリー構造 NSDEM を用いる手法、パルス選択 NSDEM とスピーカ選択 NSDEM を用いて信号処理手順を分割する手法、これに加えて入力選択

NSDEM を用いる手法の 3 種類の解決手法を示し、これら提案システムの有効性を MATLAB/Simulink によるオーディオ特性のシミュレーション、ISE、Design Compiler による論理合成の及び、IC Compiler による配置配線結果からの回路規模比較によって行われた。その結果、TNSDEM を用いた場合は実装面積が 11.2%削減できるが、SNR が従来手法と比較して -6dB 入力時に 9.8dB、-100dB 入力時に 32.6dB 悪化し、信号が大きく劣化する、提案手法 1 のシステム構成では実装面積が 35.0%削減され、SNR は従来手法と同等であるが、帯域外において最大で -5dB 程度までピークが立つ現象が見られる。提案手法 2 のシステム構成では実装面積が 22.7%削減され、SNR は従来手法と同等であり、提案手法 1 で見られたピークが最大 -36dB 程度まで抑えられる事が実証された。

今後の課題としては今回設計したシステムをチップ、もしくは FPGA に実装してアナログでの評価を行い、アナログノイズや帯域外ピークの影響や効率の測定をする必要がある。効率に関して、SPST を用いたシステムは通常システムと比較した時に出力段のスイッチング周波数は定数倍に増加するが、スピーカ数が同じだけ削減されているため、効率は通常システムと同等になると考えられる。

参考文献

- 1) M. Yoshino, M. Iwaide, D. Kuniyoshi, H. Ohtani, A. Yasuda, and J. Okamura, "A novel audio playback chip using digitally driven speaker architecture with 80% @ -10dBFS power efficiency, 5.5W@3.3V supply and 100dB SNR," IEEE Custom Integrated Circuit Conf., San Francisco, CA, USA, 2011.
- 2) G. Harumi, S. Saikatsu, M. Yoshino, A. Yasuda, "Digital direct-driven speaker architecture using segmented pulse shaping technique," IEEE NEW Circuits And Systems Conf., Vancouver, Canada, 2016.
- 3) P2Lib: スタンダードセルライブラリ自動生成システム 小野寺秀俊, 平田昭夫, 北村晃男, 小林和淑, 田丸啓吉, 情報処理学会論文誌, vol. 40, no. 4, pp. 1660-1669, 1999/04