

### 反応性 RF スパッタ法により形成した Pr+Ce 酸化膜の構造

熊谷, 健太 / Kumagai, Kenta

---

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

58

(開始ページ / Start Page)

1

(終了ページ / End Page)

4

(発行年 / Year)

2017-03-31

(URL)

<https://doi.org/10.15002/00014171>

# 反応性 RF スパッタ法により形成した Pr+Ce 酸化膜の構造

## STRUCTURE OF Pr+Ce OXIDE FILMS DEPOSITED BY REACTIVE RF SPUTTERING

熊谷健大

Kenta Kumagai

指導教員 山本康博

法政大学大学院理工学研究科電気電子工学専攻修士課程

Praseodymium+Cerium oxide films were fabricated on p-type Si (100) substrates by the reactive RF magnetron co-sputtering with a metal Pr target and a sintered CeO<sub>2</sub> target in Ar + 10 % O<sub>2</sub>. Deposited films were post-annealed in an ambient of N<sub>2</sub> for 30 minutes at temperatures of 300, 500 and 800°C. In the case of Pr oxide deposition, the films was not deposited on the substrate set at the centered position with respect to the sputtering cathode and the phase transition occurred from cubic PrO<sub>2</sub> to hexagonal Pr<sub>2</sub>O<sub>3</sub> after annealing at 800°C. In the contrary case of Pr+Ce oxide deposition, the films was deposited on the substrate set at the centered position with respect to the sputtering and the phase transition did not occur.

**Key Words** : praseodymium, cerium, high-k, sputter, silicate

### 1. 序論

近年、電子回路、デバイス、システム、材料工学における技術革新により、情報通信技術が急速に進歩している。この急速な進展は、微細トランジスタで構成される半導体集積回路の高性能化・高集積化によって支えられている。例えば、コンピュータの CPU では、1 インチの面積に 10 億個近いトランジスタが搭載されている。MOS 型電界効果トランジスタ(MOS-FET)は、コンピュータの中央処理回路および主記憶装置のような電子デバイスにおいて中心的な役割を果たしている。MOS-FET の性能向上と低消費電力化はスケージング則に基づく微細化技術によって達成されてきた。そして、トランジスタの寸法は 30 年以上繰り返された微細化の結果、ナノメートルの領域に突入している。ゲート絶縁膜の厚さは今や EOT 1 nm 以下に薄膜化され、絶縁膜を電子がトンネリングすることによる消費電力を悪化が大きな問題となっている。この解決策として、従来絶縁膜として使用されてきた SiO<sub>2</sub> よりも高い誘電率を有する、高誘電率材料 (high-k 材料) についての研究が行われている。高い誘電率は電気容量を維持しながら厚いゲート絶縁膜を使用することを可能にし、トンネル効果によるリーク電流の抑制につながる。

多くの high-k 材料では、絶縁膜と Si 基板の界面に界面反応により約 5 nm の Si 系酸化物が生成され、この存在は EOT のさらなる低減の実現を困難にしている。例えば、最も活発に研究されている Hf 系酸化物では、SiO<sub>2</sub> 界面層が形成され易く、EOT が増加してしまう。[1]

プラセオジウム酸化物(Pr<sub>2</sub>O<sub>3</sub>)は、界面 SiO<sub>2</sub> 層の形成を回避し、低リーク電流密度を実現する最も有望な high-k 材料の一つとして期待されている。[2][3][4] また、Pr<sub>2</sub>O<sub>3</sub> の誘電率は k=26~30 と SiO<sub>2</sub> の k=3.9 の約 7 倍という値となっていて、アニール処理を施すことによって Si 基板と反応し、k=約 12 の値を持つ SiO<sub>2</sub> と金属の合金である

シリケートを形成するという報告がある。[5] このシリケートを形成し界面 SiO<sub>2</sub> 層を除去することが出来れば、高誘電率を維持することができ、EOT のさらなる低減が達成される。以上のことから、Pr<sub>2</sub>O<sub>3</sub> は Si 基板上の最適な high-k 材料となり得る。

これまで我々は、この high-k 材料として Pr<sub>2</sub>O<sub>3</sub> に着目し研究を行ってきた。この研究ではターゲットに金属のプラセオジウムを用いて、酸素ガスを導入した反応性 RF スパッタ法によって Si 基板に Pr 酸化物を堆積した。堆積させる際、カソード正面にセットした基板を酸素の負イオンが re-sputtering し基板に膜が形成されないため、図 1 に示したように基板の位置をターゲット正面よりオフセットの配置にすることで薄膜の堆積を可能にした。

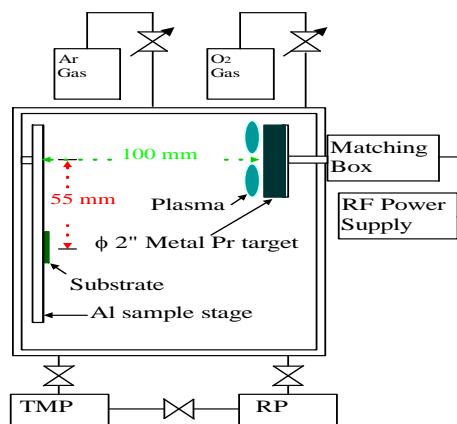


図 1 スパッタ装置概略図(Pr oxide)

この研究の結果、N<sub>2</sub> 雰囲気中で 800°C のアニール処理を施すと酸化物膜に大きな変化がみられた。図 2 に示すように 500°C アニールまでは立方晶の回折線が観測されたが、

800°Cアニール後には六方晶系の回折線が観測され、相変態が確認できた。そして、図3に示すように800°Cアニール後にSiO<sub>2</sub>層が消失しPrシリケート層が形成され、膜構造が非晶質シリケート層/多結晶粒層/柱状結晶層から成る多層構造となる事が判明した。一般的に多結晶粒界はリーク電流増大の原因になりうるため、結晶化の抑制が必要である。

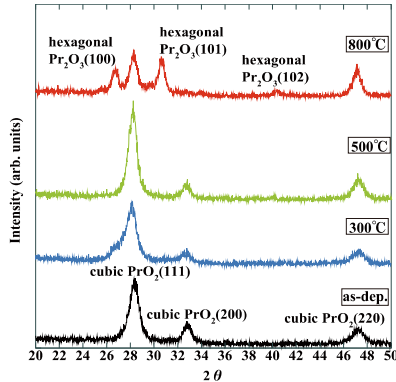


図2 アニール温度別 XRD スペクトル(Pr oxide)

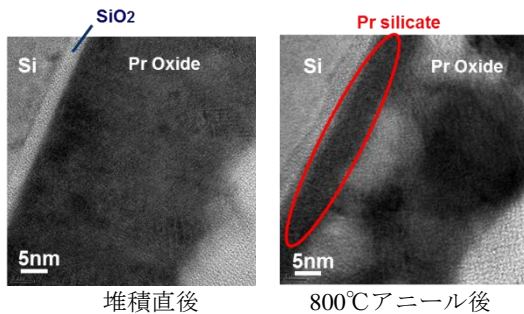


図3 XTEM 画像(Pr oxide)

そこで我々は、六方晶 Pr<sub>2</sub>O<sub>3</sub> と異なる結晶構造を持ち、比誘電率が約 26 と高く high-k 材料として着目されている二酸化セリウム(CeO<sub>2</sub>)を同時に堆積させ、断面透過型電子顕微鏡(XTEM)、X 線回折(XRD)法により膜中構造及び結晶性の評価を行い、相変態を防ぎ結晶化を抑制することを試みた。

## 2. 実験

本研究では、基板には p 型 Si(100)を使用し、堆積前の処理として Si 基板を濃度 2%のフッ化水素酸(HF)を用いて洗浄し、自然酸化膜の除去を行った。図4に本研究で使用したスパッタ装置の概略図を示す。ターゲットには金属 Pr と焼結体 CeO<sub>2</sub>を用いて、表1に示した条件で堆積した。基板は図5に示すように配置し堆積を行った。カソード正面の位置に相当する基板を No.1、一番下の基板を No.6 としている。作成した試料は表2に示した条件でアニール処理を施した。表3には各試料の X 線光電子分光(XPS)法によって測定した Pr 酸化物と Ce 酸化物の組成比を示す。

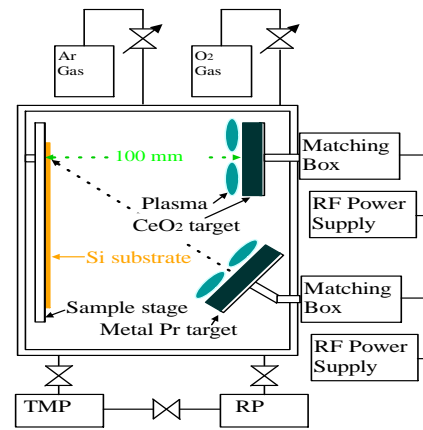


図4 スパッタ装置概略図(Pr+Ce oxide)

表1 堆積条件

基板	P 型 Si(100)
堆積圧力	1.5[Pa]
RF 電力	Pr:50[W] CeO <sub>2</sub> :50[W]
基板温度	R.T.
スパッタガス	O <sub>2</sub> , Ar
O <sub>2</sub> :Ar 分圧比	10[%]
ターゲット	φ2"

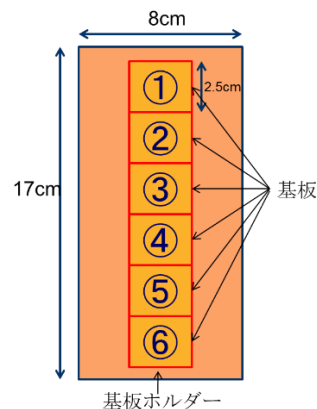


図5 基板の配置

表2 アニール条件

温度	300°C、500°C、800°C
時間	30[min]
雰囲気	N <sub>2</sub>

表3 各試料の組成比

	Pr oxide [%]	Ce oxide [%]
No.1	64	36
No.2	78	22
No.3	85	15
No.4	95	5
No.5	94	6
No.6	94	6

## 3. 結果および考察

### 3-1 O による re-sputtering の影響

我々の以前の研究では、Pr 酸化物はカソード正面の基板には堆積されないことが明らかになった。J.J.Cuomo らは、Au-希土類金属・二元系合金のスパッタリングにおける Au イオンによる基板のスパッタ(re-sputtering)を報告した。[6] D.J.Kester らは金属酸化物をスパッタリングによって堆積させる状況において、基板が O イオン

によってスパッタ(re-sputtering)される事を報告している。[7] プラズマ電位により加速された負イオンによる re-sputtering のために、カソードに対して正面の位置にある基板上に薄膜が堆積されなかった。いずれの報告においても、re-sputtering は負イオンの発生に起因するものであった。我々の以前の研究ではこれらの著者によって報告されたものと同様の減少が発生したと考えられる。

しかし、本研究で行った Pr+Ce 酸化物膜の堆積させることにおいては、カソード正面の位置に相当する No.1 の試料に薄膜が堆積されている事が判明した。これは、Pr 単独の酸化物を堆積した場合には Pr-O の結合力が小さく、O<sup>-</sup>イオンによって基板をたたかれた際に薄膜が re-sputtering されてしまうが、Pr+Ce 酸化物膜を堆積した場合には Pr-Ce や Pr-O-Ce といったように Ce 原子が関与することで結合力が大きくなり、O<sup>-</sup>イオンによって基板をたたかれても re-sputtering されにくくなったのではないかと考えられる。

### 3-2 XRD による結晶性評価

図 6 に堆積直後における Pr 酸化物、Ce 酸化物と Pr+Ce 酸化物(No.1・No.2)についての XRD スペクトルを比較したものを示す。Pr+Ce 酸化物を堆積した試料からは立方晶系の回折線が観測され結晶化していることが分かる。

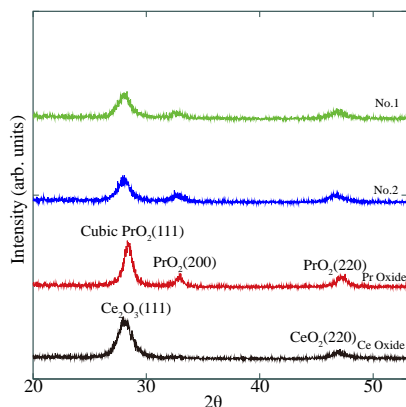


図 6 堆積直後における XRD スペクトル

図 7 に Pr+Ce 酸化物(No.1・No.2)の試料にアニール処理を施し XRD スペクトルを比較したものを示す。両試料ともアニール処理を施しても立方晶系を保持し続け、Pr 単独の酸化物膜を 800°Cアニールした時に観測されたような相変態が確認されなかった。

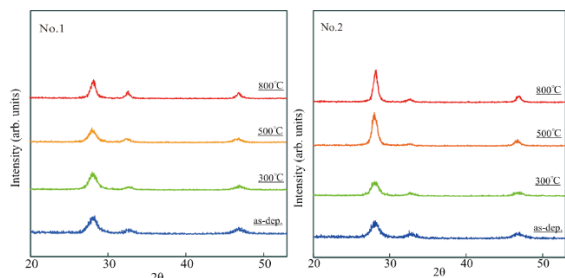


図 7 アニール温度別 XRD スペクトル

図 8 に 800°Cアニール処理後の試料についての濃度の比較をした XRD スペクトルを示す。一番下が Ce 単独の酸化物(Ce oxide:100%)についての XRD スペクトルとなっており、上に行くにつれて Pr oxide の濃度が増えていき、一番上は Pr 単独の酸化物(Pr oxide:100%)の試料についての XRD スペクトルとなっている。Pr 酸化物の濃度

が 95%を占める試料をはじめ、どの組成比の Pr+Ce 酸化物においても 800°Cアニール処理を施して Pr 単独の酸化物において観測された立方晶から六方晶への相変態が確認されなかった。

Ce 単独の酸化物において CeO<sub>2</sub>は堆積直後から立方晶として存在し、アニール処理を施しても立方晶系を保持続けた。つまり CeO<sub>2</sub>は立方晶系として非常に安定していると考えられる。Pr+Ce 酸化物膜中においてアニール中に立方晶 CeO<sub>2</sub>中の Ce 原子が Pr 原子で置換され立方晶 PrO<sub>2</sub>を形成した。その結果、PrO<sub>2</sub>は強固に存在する立方晶 CeO<sub>2</sub>の特性を引き継ぎ六方晶への相変態が起らなかったと考えられる。

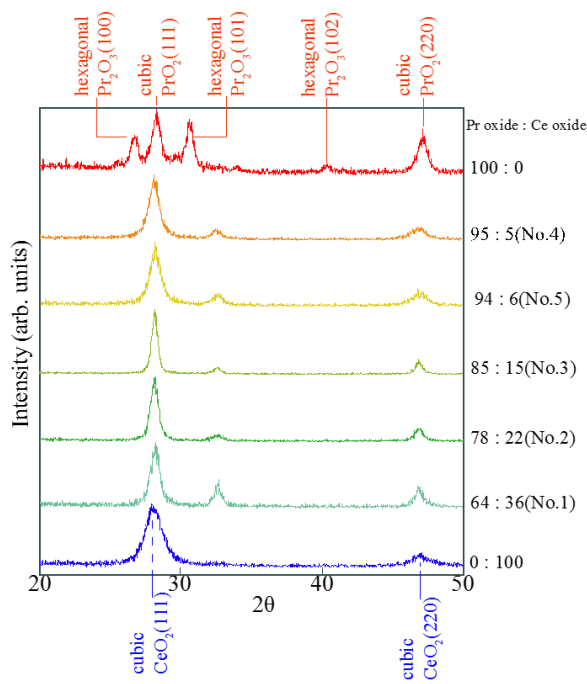
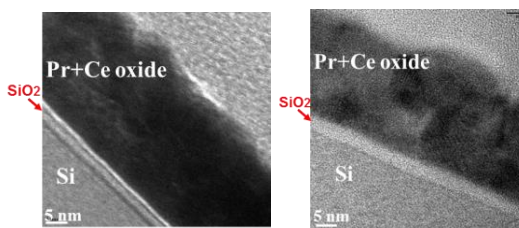


図 8 組成比別 XRD スペクトル

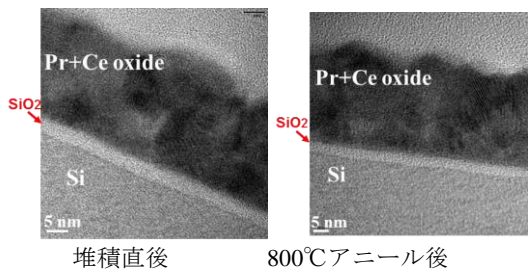
### 3-3 XTEM による膜中構造の評価

図 9、10 にそれぞれ Pr+Ce 酸化物を堆積した No.1 および No.2 の試料についての XTEM 画像を示す。両試料とも堆積直後から結晶化し、界面に SiO<sub>2</sub>層を形成していることが分かる。800°Cアニール処理を施しても SiO<sub>2</sub>層が形成されたままシリケート層が形成されていないことが判明した。これはアニール中に Pr 酸化物が安定な CeO<sub>2</sub>の特性を引き継いだことによって、立方晶 PrO<sub>2</sub>から六方晶 Pr<sub>2</sub>O<sub>3</sub>への相変態が起きず、そのため PrO<sub>2</sub>の持つシリケート形成の特性が現れず、結果界面 SiO<sub>2</sub>層が形成されたまま除去することが出来なかったのではないかと考えられる。



堆積直後 800°Cアニール後

図 9 XTEM 画像(試料 No.1)



堆積直後 800°Cアニール後  
図 10 XTEM 画像(試料 No.2)

#### 4. 結論

反応性 RF スパッタ法によって Pr+Ce 酸化物膜を p 型 Si(100) 基板上に堆積できた。Pr+Ce 酸化物膜は re-sputtering に対する耐性を有しており、アニール処理を施しても立方晶系を保ち続ける。また、相変態を防ぐことができるが、界面に SiO<sub>2</sub> 層を形成しシリケート層を形成しない。常に結晶化しているため Pr 酸化物と Ce 酸化物を同時に堆積させることによる結晶化抑制の効果は少ない。

#### 謝辞

本研究を進めるにあたり、ご指導ご鞭撻を賜りました山本康博教授をはじめ、ご協力やご助言を頂きました株式会社コメットの鈴木摂様、石橋啓次様、法政大学精密分析室の原田善之様に深く感謝いたします。また、同じ研究グループの山口航太氏をはじめとした山本研究室の皆様にも研究活動、学生生活の両面に渡り大変お世話になりました。心より御礼申し上げます。私を支えてくださったすべての方々から感謝の気持ちと御礼を申し上げまして、謝辞とさせていただきます。

#### 参考文献

- 1) G. D. Wilk, R. M. Wallace, J. M. Anthony, *J. Appl. Phys.* **89** 5243 (2001).
- 2) H. J. Osten, J. P. Liu, P. Gaworzewski, E. Bugiel, P. Zaumseil, *Tech. Dig. Int. Electron Devices Meet. IEEE, Piscataway, NJ*, 2000, p. 653.
- 3) H.J. Osten, E. Bugiel, A. Fissel, *Solid-State Electron.* **47** 2161(2003).
- 4.) A. Fissel, H.J. Osten, E. Bugiel, *J. Vac. Sci. Technol. B* **21** 1765(2003).
- 5) A.U. Mane, Ch. Wenger, G. Lupina, T. Schroeder, G. Lippert, R. Sorge, P.Zaumseil, G. Weidner, J. Dabrowski, H.-J. Mussig, *Microelectronic Engineering* **82** (2005) 148-153
- 6) J. J. Cuomo, R. J. Gambino, J. M. E. Harper, J. D. Kuptsis, *IBM Journal of Research and Development*, 580 583 (1977).
- 7) D. J. Kester, R. Messier, *J. Vac. Sci. Technol. A* **4**, 496 (1986)