

イオン注入GaN電界効果トランジスタの高耐圧化の検討

木村, 純 / KIMURA, Jun

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

57

(開始ページ / Start Page)

1

(終了ページ / End Page)

4

(発行年 / Year)

2016-03-24

(URL)

<https://doi.org/10.15002/00013029>

イオン注入 GaN 電界効果トランジスタの高耐圧化の検討

HIGH BREAKDOWN VOLTAGE OF SELF-ALIGNED ON IMPLANTED GAN MISFET

木村 純

Jun Kimura

指導教員 中村徹

法政大学大学院理工学研究科電気工学専攻修士課程

We demonstrate high breakdown voltage GaN MISFETs made by utilizing self-alignment process using ion implantation and precisely controlled Mo gate metal. The fabrication technology is based on MISFET process, but specific refined GaN device fabrication technology has been developed. The self-aligned structures enable us to reduce source and drain parasitic resistance, which expect to improve in device characteristics. Nitrogen ion implantation isolation processes were adopted to fabricate isolation regions in GaN MISFETs. MISFET including Resurf region ($5 \times 10^{13}/\text{cm}^2$) has maximum break down voltage of 91 V, and I_{dss} of 0.21 mA/mm. We confirmed results that indicate availability of Resurf region to increasing of break down voltage.

Key Words : GaN, MISFET, Self-Aligned, RESURF, Breakdown Voltage

1.序論

ワイドバンドギャップ半導体である窒化ガリウム (GaN) のバンドギャップは 3.4eV であり、シリコンでは 150°C 程度とされる電子デバイスの動作上限温度を GaN 系材料では、600°C 程度とすることが可能である[1]。また、GaN の絶縁破壊電界強度は $3.3 \times 10^6 \text{V/cm}$ 、飽和電子速度は $2.7 \times 10^7 \text{cm/s}$ と高い値であることから、高出力・高周波用電子デバイス用材料[2]として期待されている。

従来のデバイス構造ではゲート絶縁膜のドレイン端に電界が集中するため、トランジスタの耐圧が絶縁膜の耐圧に律則する。そこで、ゲートとドレイン間に表面電解緩和層(Resurf 層)を挿入し、 n^+ 層との間のポテンシャル(電位)を傾け、電界集中箇所を意図的に作る。それにより高電圧下での動作が可能となる。[3]本研究では、イオン注入によって GaN へ選択的な不純物ドーピングを行い、高濃度 n^+ 領域と低濃度な RESURF 層を形成することでコンタクト抵抗とシート抵抗の低減及び相互コンダクタンスの向上と高電圧化での動作が可能な GaN MISFET の作製を試みた。

2.自己整合 RESURF MISFET

2.1 実験条件

図 1 に、作製した GaN Resurf MISFET の断面図を示す。基板には、サファイア基板上に成長させた $3\mu\text{m}$ の

undoped-GaN 上に、さらに Mg をドーピングした $1\mu\text{m}$ の GaN を成長させた基板を用いた。Mg 濃度は $1 \times 10^{18}/\text{cm}^3$ である。その上に、ゲート絶縁膜および保護膜として、マグネトロンスパッタリング装置にて SiNx を 40nm の厚さで堆積した。その後厚さ 200nm の Mo を、E-GUN 真空蒸着装置によって堆積し、リフトオフによってゲートパターンを形成した。このゲートパターンをチャネル領域部分のイオン注入マスクとして用い、中電流イオン注入装置にてイオン注入を行った。イオン注入は、はじめに RESURF 領域を形成するために ^{28}Si イオンを 50keV の加速エネルギーにてドーズ量 $5 \times 10^{13}/\text{cm}^2, 1 \times 10^{14}/\text{cm}^2$ それぞれを室温で注入した。次に、 ^{28}Si イオンを 50keV の加速エネルギーにてドーズ量 $1 \times 10^{15}/\text{cm}^2$ を室温で注入し、低抵抗 n^+ 領域を形成した。活性化熱処理は、窒素雰囲気中において 1100°C で 2 分間行った。保護膜にはマグネトロンスパッタリング装置にて堆積した 50nm の厚さの SiO_2 膜を用いた。

活性化熱処理後にバッファードフッ酸(BHF)によって SiO_2 のウェットエッチングを行い、除去した。その後、窒素イオンを 80keV の加速エネルギーにてドーズ量 $1 \times 10^{15}/\text{cm}^2$ を室温にて注入し、素子分離を形成した。[8]最後にソース・ドレイン電極形成を行った。E-GUN 真空蒸着装置に低抵抗 Ti/Al を 30nm/200nm の厚さで堆積し、窒素雰囲気中にて 550°C で 1 分間熱処理を行い、ソース、ドレイン電極を形成した。[4-8]完成したデバイスの光学写真を図 2 に示す

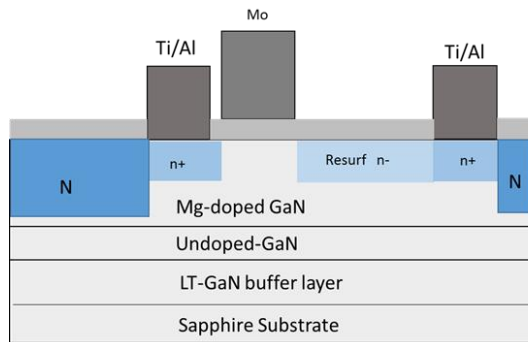


図 1 MISFET の断面図



図 2 MISFET の断面図

2.2. 実験結果と考察

隣り合うデバイス間のリーク電流を窒素イオン注入の有無で比較した結果を図 3 に示す。図 3 が示すように N イオンを注入することで、デバイス間のリーク電流を大幅に低減できていることが分かる。これは窒素イオン注入を行うことで非結晶を形成し、高抵抗化とすることでリーク電流が低減できたと考えられ、イオン注入の有効性を確認できた。

作製したデバイスのドレイン電流-ドレイン電圧特性を図 4, 5 に、ドレイン電流-ゲート電圧および相互コンダクタンス-ゲート電圧の伝達特性を図 6, 7 に示す。これらの特性はいずれもゲート長が $2\mu\text{m}$ 、ゲート幅が $50\mu\text{m}$ 、リサーチ長は $10\mu\text{m}$ のものである。これらのグラフから、作製したデバイスは Resurf 層を有する GaN MISFET はトランジスタとして機能していることがわかる。このことから自己整合プロセスにより Resurf 層の形成に成功したことがわかる。Resurf 層へのドーズ量が $5 \times 10^{13}/\text{cm}^2$ または $1 \times 10^{14}/\text{cm}^2$ のとき、最大ドレイン電流はゲート電圧 3V、ドレイン電圧 5V でそれぞれ $0.21\text{mA}/\text{mm}$ 、 $0.19\text{mA}/\text{mm}$ が得られた。ドーズ量 $5 \times 10^{13}/\text{cm}^2$ または $1 \times 10^{14}/\text{cm}^2$ において最大相互コンダクタンスはドレイン電圧 5V で $0.01\text{mS}/\text{mm}$ 、 $0.07\text{mS}/\text{mm}$ が得られた。また閾値はどちらも $-3.5\text{V} \sim -4\text{V}$ と大きく負の値をとっている。リーク電流が存在していることがわかる。ドーズ量を $5 \times 10^{13}/\text{cm}^2$ と $1 \times 10^{14}/\text{cm}^2$ で行った結果ドーズ量の違いによる I-V 特性の大きな変化が見られなかった。飽和電流は従来のトランジスタに比べ極めて低く、活性化熱処理が不十分である

ため、Resurf 層が高抵抗化していると考えられる。よって、より高い熱処理を行うことで高い活性化率や真性領域内の低い抵抗を得られると考えられる。また、素子間のリーク電流低減に成功したが、基板内のバッファ層を介したリークがあると考えられるため基板の高結晶化が求められる。

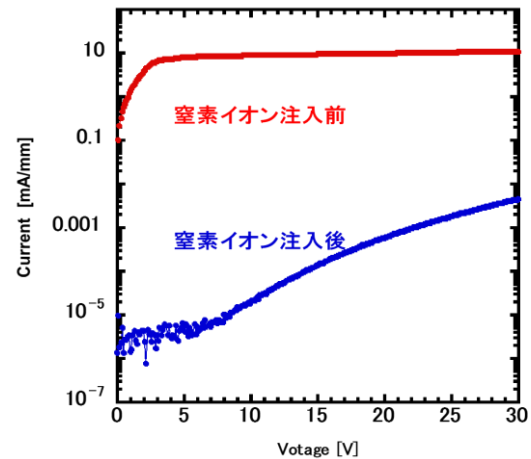


図 3 デバイス間リーク電流測定

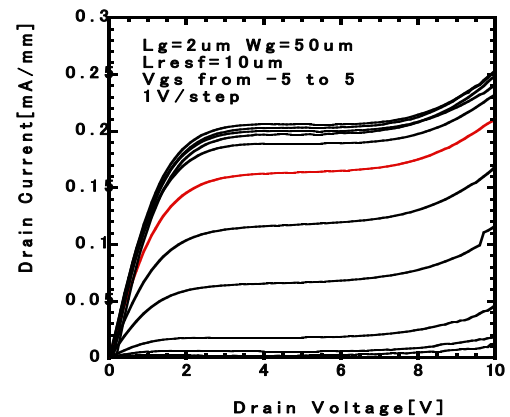


図 4 ドレイン電圧-ドレイン電流特性 ($5 \times 10^{13}/\text{cm}^2$)

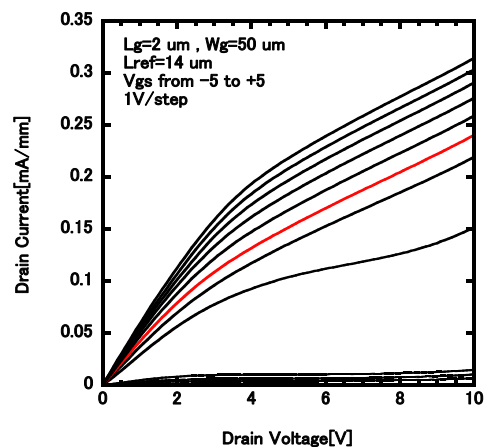


図 5 ドレイン電圧-ドレイン電流特性 ($1 \times 10^{14}/\text{cm}^2$)

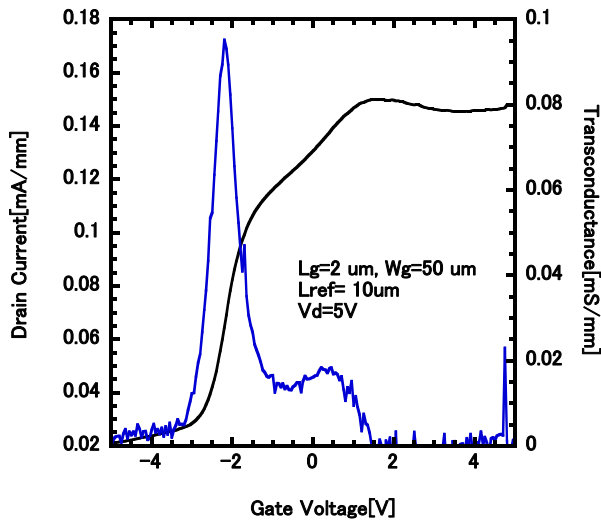


図6 ゲート電圧-ドレイン電流特性 ($5 \times 10^{13}/\text{cm}^2$)

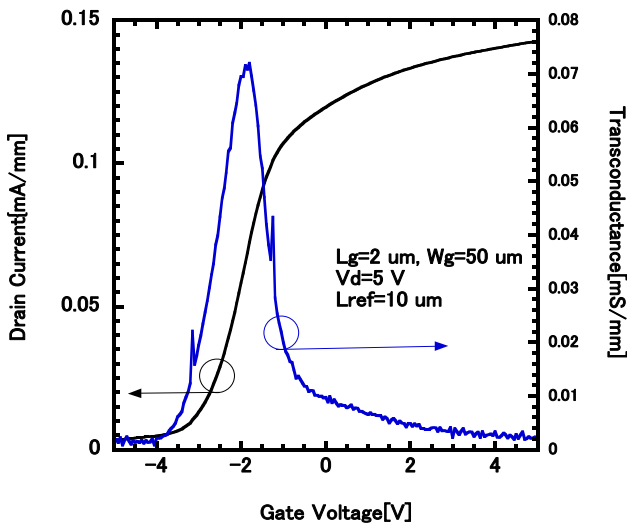


図7 ゲート電圧-ドレイン電流特性 ($1 \times 10^{14}/\text{cm}^2$)

図8にドーズ量 $5 \times 10^{13}/\text{cm}^2$ と $1 \times 10^{14}/\text{cm}^2$ それぞれの耐電圧を Resurf 長にまとめた。ドーズ量 $5 \times 10^{13}/\text{cm}^2$ において RESurf 長 40 μm のとき、耐電圧 91V を確認できた。また図8から $5 \times 10^{13}/\text{cm}^2$ 、 $1 \times 10^{14}/\text{cm}^2$ 共に耐圧は Resurf 長に依存していることがわかり、 $1 \times 10^{14}/\text{cm}^2$ に比べ $5 \times 10^{13}/\text{cm}^2$ の方が比較的耐圧は高いと言える。

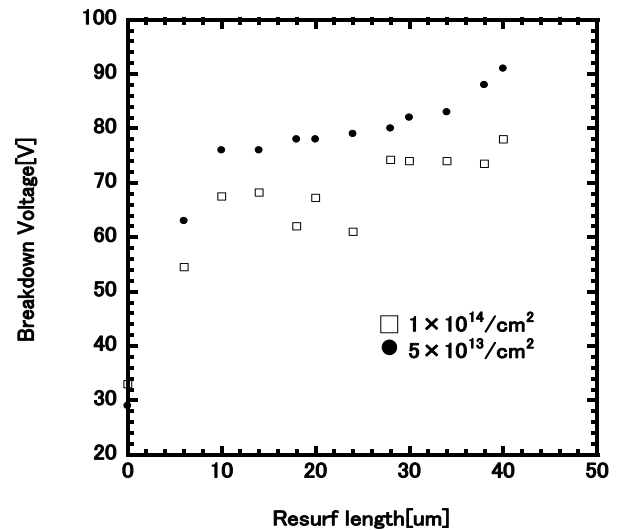


図8 リサーフ長依存性

3. 結論

自己整合型イオン注入法を用いて RESurf GaN MISFET を作製し、最大ドレイン電流 0.21 mA/mm 相互コンダクタンス 0.07 mS/mm を得た。RESurf 層を設けることで耐圧の向上を確認できた。しかし、性能の劣化を防ぐことはできなかった。フィールド領域に窒素イオン注入を行うことで、比較的低いデバイス間リーク電流を得ることができた。

謝辞：本研究を進めるにあたってご指導頂きました中村徹教授に心から感謝致します。また研究において的確なご指導、ご助言並びに基板の提供をして頂いた日立金属株式会社金田直樹氏、日立製作所中央研究所 土屋朋信氏、寺野昭久氏、に深く感謝いたします。本研究を遂行するにあたり、ご支援いただいたケミトロニクス葛西武氏、日立金属株式会社堀切文正氏、法政大学三島友義教授、法政大学イオンビーム工学研究所西村智朗准教授、そして日頃から様々な助言を頂きました、株式会社東芝小川弘貴氏、葛西駿氏、法政大学中村徹研究室の皆様へ感謝致します。簡単ではありますが、これを謝辞とさせていただきます。

参考文献

- 1) 中村徹・三島友義 共著、『超高速エレクトロニクス』、コロナ社
- 2) S・M・ジー 著 『半導体デバイス（第2版）』、産業図書
- 3) A.Wakejima, T.Nakayama, K.Ota, Y.Okamoto, Y.Ando, M.Tanomura, K.Matsunaga, and H.Miyamoto, Electron.Lett.42.1349-1350(2006)
- 4) Kazuki Nomoto et al., "Remarkable Reducation of On-Resistance by Ion Implantation in GaN/AlGaIn/GaN HEMTs With Low Gate Leakage Current", IEEE

Electron Device vol.28, no.11, pp.939-941, 2007.

- 5) Kazuki Nomoto et al., "Integrated GaN/AlGaIn/GaN HEMTs with Precisely Controlled Resistance on Silicon Substrate Fabricated by Ion Implantation", *Material Research Society Proceedings*, vol.1068, C03-06, 2008.
- 6) K. Nomoto, T. Tajima, T. Mishima, M. Satoh, and T. Nakamura, *IEEE Electron Device Lett*, vol. 28, no. 11, Nov. 2007.
- 7) 小川 弘貴 他：「金属ゲートイオン注入 GaNMISFETに関する研究」、第60回春季応用物理学会,28p-G11-5(2013)
- 8) Hayao Kasai et al.:[Nitrogen Ion Implantation Isolation Technology for Normally off GaN MISFETs on p-GaN Substrate], *phys. Status Solidi C*, 11, No.3-4, 914-917(2014)