

FIRフィルタ型DSMとジッタシェーパを用いた $\Delta\Sigma$ DACの高精度化に関する研究

川部, 嵩永 / KAWABE, Takahisa

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

57

(開始ページ / Start Page)

1

(終了ページ / End Page)

4

(発行年 / Year)

2016-03-24

(URL)

<https://doi.org/10.15002/00013028>

FIR フィルタ型 DSM とジッタシェーパーを用いた $\Delta \Sigma$ DAC の高精度化に関する研究

A STUDY ON THE ACCURACY OF $\Delta \Sigma$ DAC WITH FIR-FILTER DSM AND JITTER SHAPER

川部 嵩永
Takahisa KAWABE
指導教員 安田彰

法政大学大学院理工学研究科電気電子工学専攻修士課程

In recent years, system-on-chip (SoC) to integrate analog and digital circuits on the same chip is proceeding with the development of CMOS miniaturization technology. A digital-to-analog Converter (DAC) used in audio equipment, etc. which are demanded higher accuracy. In this paper a delta-sigma modulator with FIR-filter using Jitter Shaper (JS) is proposed to realize highly accurate DAC. Disadvantages of the conventional approaches, and theoretical effectiveness of proposed method is shown using the MATLAB / Simulink simulation.

Key Words : FIR-filter, Digital to Analog Converter, Delta-sigma DSM, Jitter Shaper

1. 研究背景

近年, CMOS 微細化技術の進展によりアナログ回路とデジタル回路を同一チップ上に集積するシステムオンチップ (System on Chip = SoC) 化が進んでいる. SoC の中でも, デジタル信号を自然界の音, 光, 圧力, 電波といったアナログ信号に変換するデジタルアナログ変換器 (Digital to Analog Converter = DAC) が用いられている. オーディオ機器, 撮像機器, 計測機器, 通信機器等において, DAC には今後もより一層の高精度化が求められている.

高精度 DAC の構成法として $\Delta \Sigma$ DAC が挙げられる. この $\Delta \Sigma$ DAC はノイズシェーピング技術, オーバーサンプリング技術を用いることで高い信号対雑音比 (Signal-to-Noise and Ratio = SNR) を得ることが出来るため, オーディオ用等の高精度なデジタル-アナログ変換器 (DAC) には $\Delta \Sigma$ DAC が一般的に広く用いられている.

この $\Delta \Sigma$ DAC の高精度化手法として, 内部 $\Delta \Sigma$ 変調器 (DSM) に FIR フィルタ型 DSM を用いる手法が提案されている [1]. また, アナログ信号出力時にクロックジッタと高域の量子化ノイズとの位相変調作用により, ホワイトノイズやスプリアストーンが発生し, 特性が悪化する. この対策法の一つとして, DSM の後段にジッタシェーパー (JS) を接続する方法が提案されている [2].

FIR フィルタ技術を用いた場合には, 域外のノイズが増加するため, 後段の内部 DAC においてクロックジッタの影響を受けた際に, 通常の DSM よりも帯域内のノイズ

フロアが上昇するデメリットがある. このクロックジッタによる影響への対策として, 上記で記載した JS を内部 DAC に用いることが有用であると考えられる. 本論文では, この FIR 型 DSM と JS の両技術を用いて, $\Delta \Sigma$ DAC の高精度化を提案する.

2. 従来手法

(1) 一般的な $\Delta \Sigma$ DAC

図 1 に一般的な $\Delta \Sigma$ DAC のシステム図を示す. この図からわかるように $\Delta \Sigma$ DAC はデジタル $\Delta \Sigma$ 変調器 (DSM), ミスマッチシェーパー, 内部 DAC から構成される.

DSM は入力信号を内部 DAC のビット数に再量子化し, この際生じた量子化雑音にノイズシェーピングをかけ, 信号帯域内の雑音を低減するために必要である. 内部量子化器をマルチビット化した場合では, DAC の素子ばらつきが変換精度に影響を及ぼす. そのため, 通常は Data Weighted Averaging (DWA) や Noise Shaping Dynamic Element Matching (NSDEM) などの, ミスマッチシェーパーを用いることで影響の軽減を行っている. 高精度の DA 変換はこれらの方法によって実現させる.

図 1 に一般的な $\Delta \Sigma$ DAC の構成図を示す.

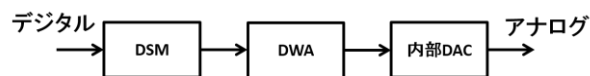


図 1 一般的な $\Delta \Sigma$ DAC の構成

図 2 には MATLAB シミュレーションに使用した 3 次 DSM の構成である.

また, そのシステムの入力スペクトラムを図 3 に示す

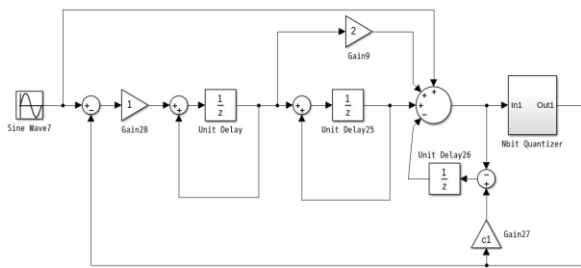


図2 3次DSMのシステム図

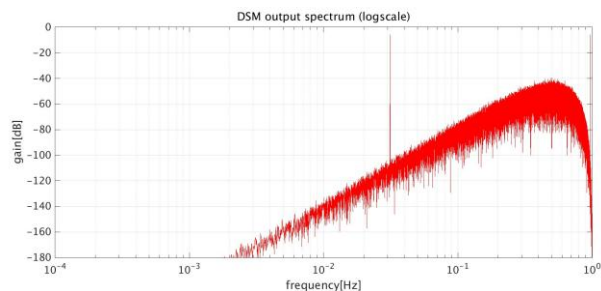


図3 出力スペクトラム

(3) ジッタシェーパー

内部 DAC のクロックジッタの影響による精度劣化を低減する手法として、ジッタシェーパー技術が提案されている[2]。

このJSを用いることで、通常内部 DAC へのクロックジッタにより起きるノイズの影響が低減され、出力におけるノイズフロアの上昇を抑えることが出来る。

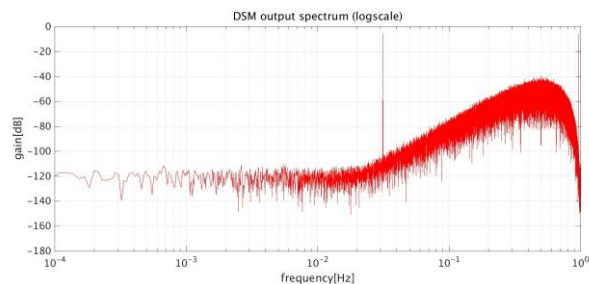


図6 3次DSM (クロックジッタ 0. 1%)

(2) FIR フィルタ型 $\Delta \Sigma$ 変調器

DSM の高精度化手法として FIR フィルタ技術を用いる FIR フィルタ型 DSM が提案されている[1]。

FIR フィルタ型 DSM の構成では、伝達関数の特性を変化させることで、次数を上げることなく通常の DSM よりも帯域内のノイズをより帯域外にシフトすること出来、帯域内雑音を低減出来る利点がある。

図4に今回使用した3次FIRフィルタ型DSMのシステム図を示す。

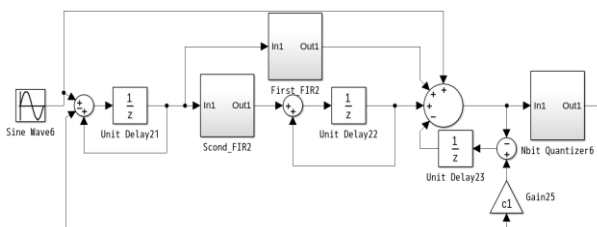


図4 3次FIRフィルタ型DSMのシステム図

図5に3次DSMと3次FIRフィルタ型DSMの効果比較結果を示す。図6から、FIRフィルタを用いることでSNRが80. 6dBから90. 6dBへ10dB雑音レベルが低減されていることがわかる。

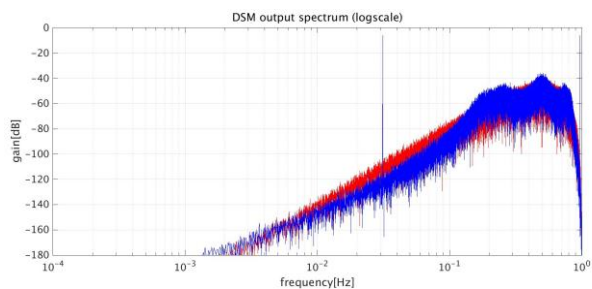


図5 3次DSM (赤)と3次FIRフィルタ型DSM (青)の効果比較

図2の3次DSMにクロックジッタ0. 1%を加えた出力スペクトルを図6に示す。図6からわかるようにクロックジッタにより、低周波のノイズフロアの上昇が起きている、ここで用いたジッタモデルを図7に示す。

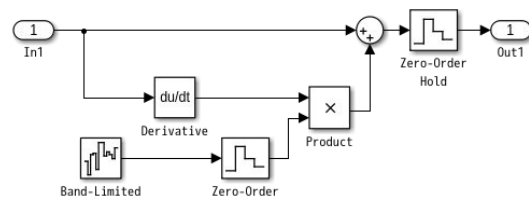


図7 ジッタモデル

図8に今回使用した3次DSM+JS構成のシステム図を示す。

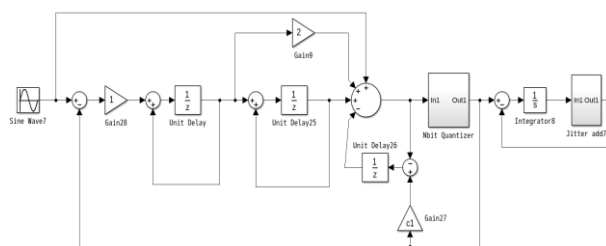


図8 3次DSM+JSのシステム図

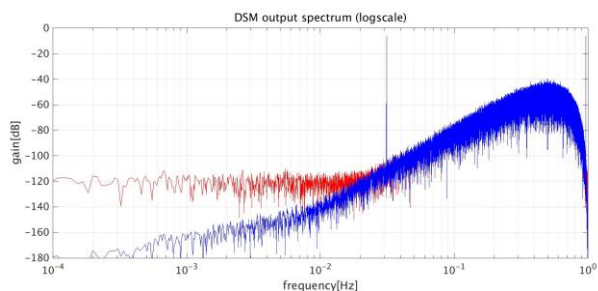


図9 3次DSM (赤)と3次DSM+JS (青)の効果比較

図9に3次DSMと3次DSM+JSの効果比較結果を示す。共にクロックジッタを付与した。図9より、JSによって低周波成分に20dB/decadeの1次ノイズシェーピングがかかっていることがわかる。これにより、クロックジッタの影響による低周波の雑音成分を低減していることがわかる。

3. 提案手法

(1) アイディア

$\Delta\Sigma$ DAC の高精度化手法として、従来では内部のDSMにFIRフィルタ技術を応用した手法によって行われていた[1]。

通常の高次化手法では、内部積分器の段数を増やすことで次数を上げるため、回路面積の増大がデメリットであった。このFIRフィルタ技術を用いることで、内部積分器を増やすことなく、次数を上げて、帯域内のノイズをより帯域外にシフトすることが出来る。これにより、通常の高次化に相当する高精度化が可能である。

しかし、このFIRフィルタ型DSMを用いた際に内部DACがクロックジッタの影響を受けると、通常のDSMよりもノイズフロアの上昇が起りやすい。そのため、このデメリットを補完する必要があると考えた。

このクロックジッタへの対策手法にはいくつか手法があるが、その中でも従来のアナログFIRフィルタなどのクロックジッタ対策に比べて回路面積の面で優秀なジッタシェーパー技術[2]を用いることにした。この技術を用いることで、図6のような、クロックジッタによる低周波におけるノイズフロアの上昇を図9で示すように低減することが出来る。これのJS技術を用いることで、従来型よりも影響が懸念される、クロックジッタによる精度劣化への対策を行っている。この二つの技術を用いることで、回路面積増大を最低限に抑えた上で、高精度化を行うと共に、クロックジッタによる精度劣化への対策を実現する。

図10に上記で述べたFIRフィルタ型DSMとJSの両技術を用いた提案手法の構成図を示す。

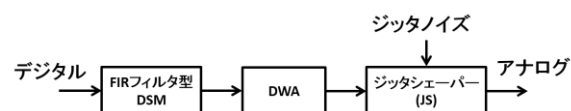


図10 提案手法の構成

図10の構成により $\Delta\Sigma$ DACの精度向上を行う。通常ではDSMが入る部分にFIRフィルタ型のDSMを挿入する。また、クロックジッタによるジッタノイズは内部DACに対して影響するため、この内部DAC部にジッタシェーパーを用いる。次章で上記構成のシミュレーション結果について示す。

4. シミュレーション結果

MATLAB/ Simulink を使用して、提案したFIRフィルタ型DSMとジッタシェーパーを用いた $\Delta\Sigma$ DACのシミュレーションを行う。

印加するクロックジッタは、図7に示した振幅変換モデルを使用する。このときのジッタは周波数に対して十分に小さいランダムであるとする。

シミュレーション条件を表1に示す。 F_s は正規化周波数とし、オーバーサンプリングレシオ(OSR)は、サンプリング周波数と信号帯域幅の2倍との比である。また、シミュレーションを行う際に注入するクロックジッタはクロック周期の0.1%のランダムジッタとした。

表1

Input	F_s	OSR	Quantized Level	Plot
-6 dBFs	1	16	15	2^{16}

次に、今回使用する提案手法のシステム図を図11に示す。

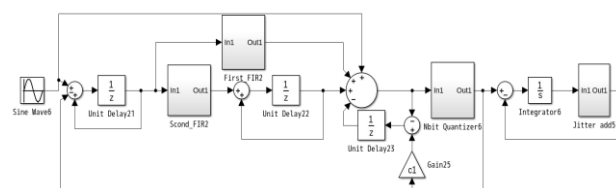


図11 3次FIR型DSM+JSのシステム図

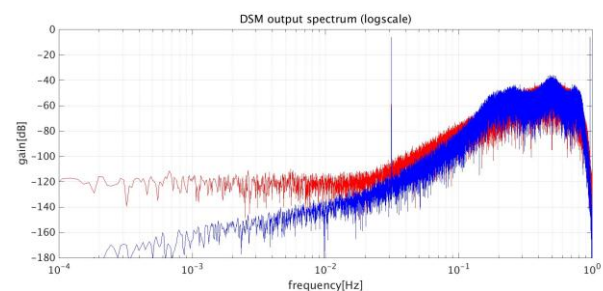


図12 通常の $\Delta\Sigma$ DAC (赤)と提案手法 (青)の効果比較

図 1 2 に通常の $\Delta \Sigma$ DAC と提案手法の出力スペクトラムを示す。図 1 1 より、SNR はそれぞれ、従来型 $\Delta \Sigma$ DAC が 77dB、提案手法が 90dB となっていることがわかる。このことから、SNR で比較した際に、約 13dB 精度が向上していることがわかる。

5. まとめ

本論文では FIR フィルタ型 DSM とジッタシェーパーを使用した $\Delta \Sigma$ DAC の高精度化の方法を提案した。MATLAB/Simulink シミュレーションを利用して、従来手法のデメリットを補完し、メリットのみを用いることで一般的な $\Delta \Sigma$ DAC と比較した際の有効性をシミュレーションを行い、実証した。本論文の構成を用いることで、高性能 DAC システムを実現出来ることを示した。

6. 謝辞

この論文は、ケイデンス・デザイン・システムズ社、サンノゼ、カリフォルニア州、U.S.A.と共同で大規模集積システム設計教育研究センター (VDEC)、東京大学、によってサポートされていました。

参考文献

- 1) Satoshi Saikatsu, Michitaka Yoshino, Akira Yasuda: A Delta-Sigma Modulator with a FIR Filter Reducing Quantization Noise in Signal-band, Analog Integrated Circuits and Signal Processing, ALOG-D-14-00102R1, 2013.
- 2) Yuki Watanabe, Satoshi Saikatsu, Michitaka Yoshino, Akira Yasuda: Delta-sigma DAC with jitter-shaper reducing jitter noise, Analog Integrated Circuits and Signal Processing, Volume 85, Issue 2, pp 243-251, November 2015.