

イオン注入GaN-MISFETの高性能化に関する研究

KASAI, Hayao / 葛西, 駿

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

56

(開始ページ / Start Page)

1

(終了ページ / End Page)

4

(発行年 / Year)

2015-03-24

(URL)

<https://doi.org/10.15002/00011125>

イオン注入 GaN MISFET の高性能化に関する研究

THE CHARACTERISTICS IMPROVEMENT OF ION-IMPLANTED GAN MISFETS

葛西駿

Hayao KASAI

指導教員 中村徹 教授

法政大学大学院理工学研究科電気電子工学専攻修士課程

This paper demonstrates the impact of tilted Mg ion implantation for the threshold voltage control of GaN MISFETs for the first time. The threshold voltage of the MISFETs by using Mg implantation shifts up to 1.5 V, whereas that without Mg ion implantation is about -5 V. The GaN MISFET achieved maximum drain current of 165 mA/mm and an extrinsic transconductance of 30 mS/mm. These results indicate a definite availability of our process in normally-off GaN MISFETs for power switching device applications

Key Words : GaN, Mg, FET, MOSFET, MISFET, Threshold Voltage, Ion Implantation

1. はじめに

近年、ワイドバンドギャップ半導体と呼ばれる GaN(窒化ガリウム)は次世代の半導体材料として注目されている。GaN のバンドギャップは Si と比べて約 3 倍の 3.4eV であり、シリコンでは 200℃程度とされる電子デバイスの動作上限温度を GaN 系材料では、600℃程度に上昇させることが可能である[1]。また、GaN の絶縁破壊電界強度は 3.3×10^6 V/cm、飽和電子速度は 2.7×10^7 cm/s と高い値であることから、高出力・高周波用電子デバイス用材料[2]として期待されている。GaN を用いたトランジスタの多くは、AlGaIn/GaN のヘテロ構造を有した HEMT であるが、ゲート電圧を印加しない状態でもチャネルに 2-DEG が存在するため、ノーマリーオン型デバイスである。しかしながら、回路設計の簡素化や消費電力などの問題から、ノーマリーオフ型デバイスが求められる。ノーマリーオフ型を達成するにはリセス構造を用いた HEMT や p 型エピタキシャル層を用いることなどが挙げられるが、プロセスが難しい、性能の劣化などの問題点が挙げられる。近年、イオン注入を用いて GaN に p 型層の形成が多く報告されている[3]ことから、本研究では Mg を斜めからイオン注入を行うことで一部 p 型層を形成し、性能の劣化を防ぎつつ、しきい値の制御を目指した。

2. 実験条件

エピタキシャル結晶はサファイア基板上に有機金属気相成長法(MOVPE)によって成長させた undoped-GaN を 2 μ m を使用した。次にリソグラフィでソース・ドレインのパターンを形成し、Mg を 60 keV、 2×10^{13} /cm² と 4×10^{13} /cm² の条件で斜め 45 度の角度からゲート直下側に向かってイオン注入を行った。その後、n 型層を形成するために Si を 1×10^{15} /cm² イオン注入し、1200 °C で 2 分間、窒素雰囲気中で活性化熱処理を行った[4-5]。また、GaN の表面は熱処理により発生する窒素空孔などの影響により n 型化するという報告がある[6]。隣り合うデバイス間のリーク電流をためにフィールド領域に窒素を 1×10^{15} /cm² イオン注入を行い、非結晶層を形成することで素子分離を行った[7]。各種イオン注入を行っている断面図とそれらの注入プロファイルを図 1、図 2 に示す。ソース・ドレイン電極には Ti/Al を 50/300 nm 蒸着し、550 °C で 1 分間の合金化熱処理を窒素雰囲気中で行った。最後にゲート電極として Ni/Al を 50/200 nm 蒸着した。作製した GaN MISFET の完成断面図を図 3 に示す。

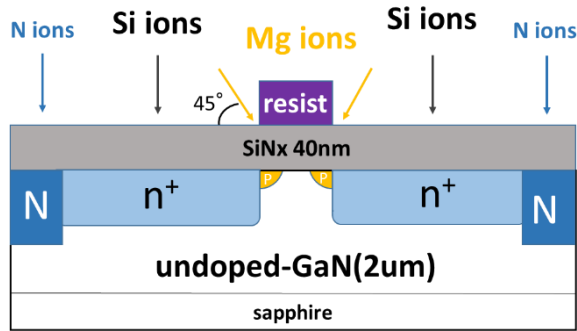


図 1 各種イオン注入断面図

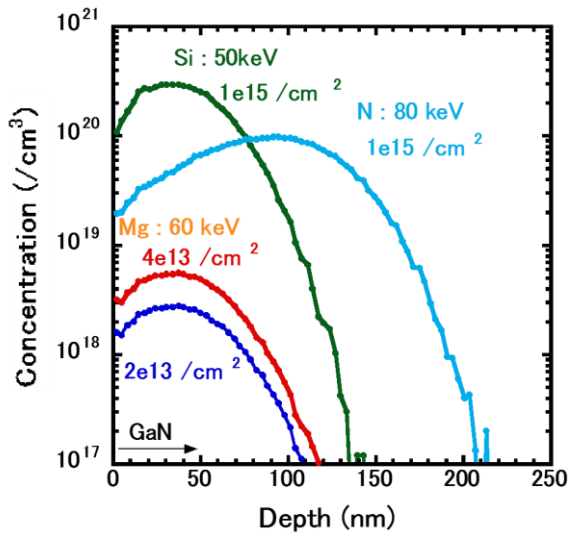


図 2 注入プロファイル

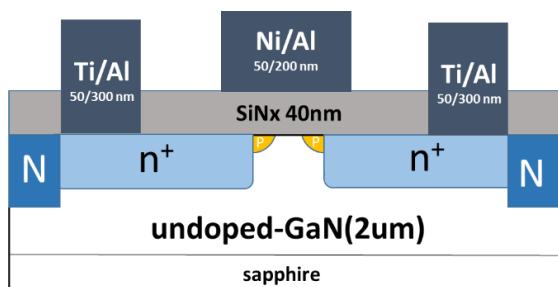


図 3 デバイス断面図

3. 実験結果

隣り合うデバイス間のリーク電流を窒素イオン注入の有無で比較したものを図 4 に示す。図 4 を見ての通り、窒素イオン注入を行うことで大幅にリーク電流が低減していることがわかる。これは窒素イオン注入を行うことで非結晶層を形成し、高抵抗化させることでリーク電流が低減できたと考えられ、窒素イオン注入の有効性が確認できた。

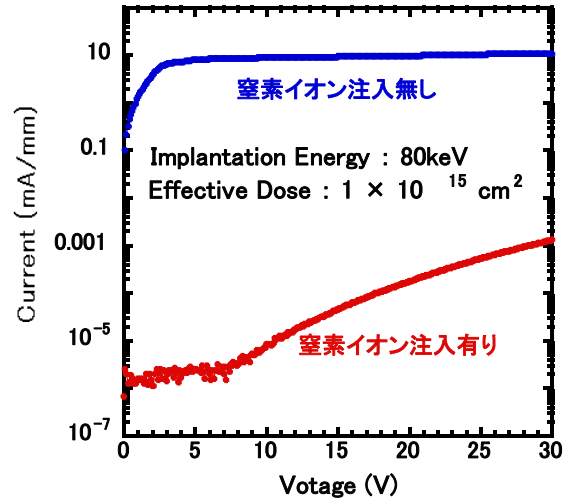
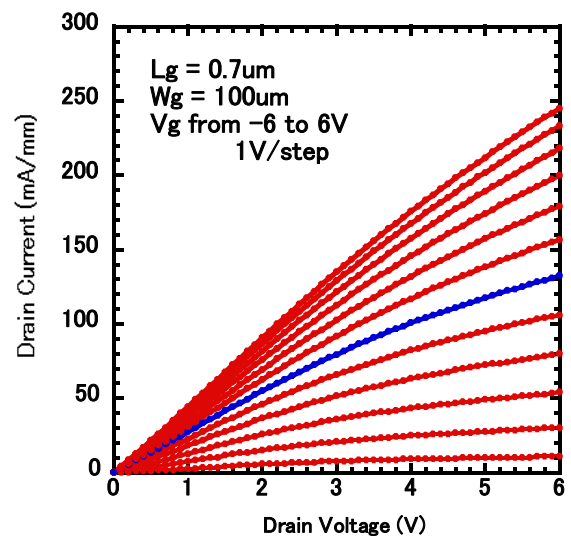


図 4 デバイス間のリーク電流

次に、図 5 に作製した MISFET の Mg イオン注入無しの場合の I_d - V_d 特性(a)と I_d - V_g 特性(b)を示す。ゲート電圧は-6 V から 6 V まで 1 V ステップで印加した。図 5 が示すように最大ドレイン電流 I_{ds} が 245 mA/mm、最大相互コンダクタンス g_{mmax} が 25 mS/mm という値が得られた。また図 5(b)が示すとおり、 I_d の立ち上がりの電圧が-5 V であり、デプレッション動作であることがわかる。



(a)

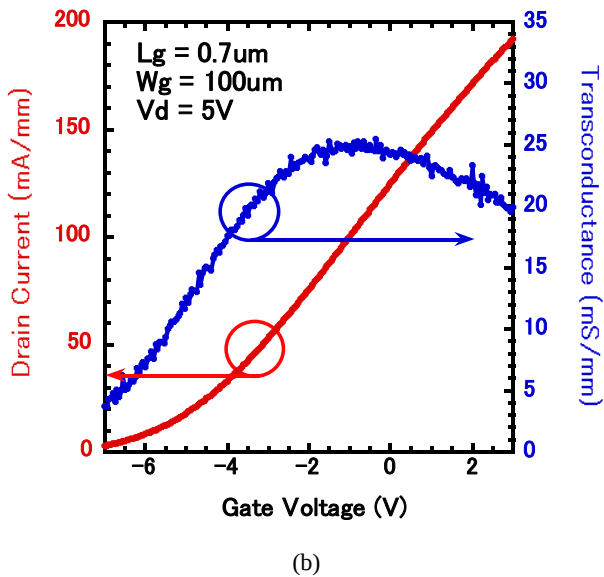


図5 I_d - V_d 特性(a)、 I_d - V_g 特性(b)

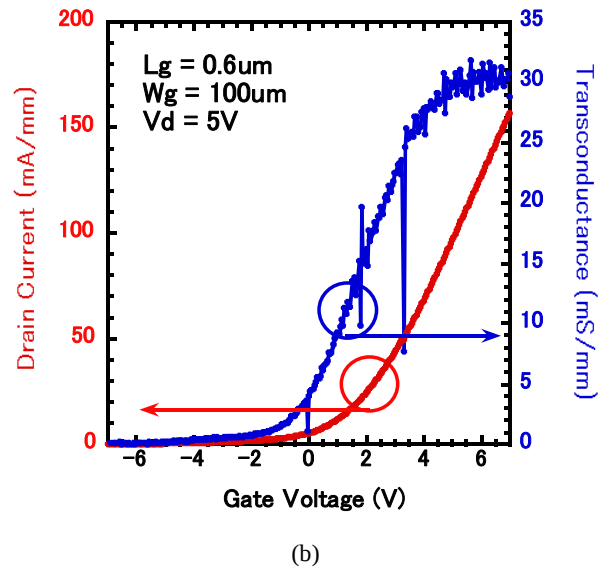


図6 I_d - V_d 特性(a)、 I_d - V_g 特性(b)

次に斜めから Mg を $4 \times 10^{13} / \text{cm}^2$ でイオン注入した試料の I_d - V_d 特性(a)と I_d - V_g 特性(b)を図6に示す。

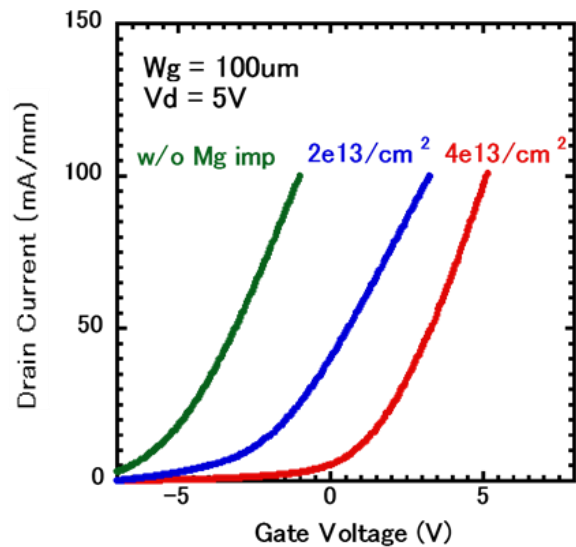
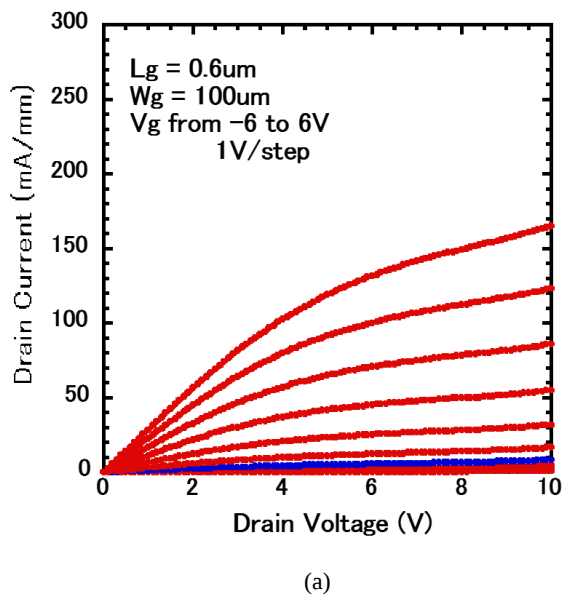


図7 しきい値の Mg ドーズ量の比較

図6が示すように、最大ドレイン電流 I_{dss} が 165 mA/mm、最大相互コンダクタンス g_{mmax} が 30 mS/mm という値が得られた。また図7では I_d - V_g 特性において Mg イオン注入のドーズ量の違いを比較したものである。 I_d の立ち上がりの電圧が Mg のドーズ量を増やすことでプラス側にシフトしていることが確認でき、-5V から 1.5V までシフトしていることがわかる。これらの結果より、Mg イオン注入の有効性が確認できる。我々は以前にサファイア基板上に成長させた p 型エピタキシャル GaN 上に同様な MISFET を作製した[8]。その p-GaN 上の MISFET と本研究の斜め Mg イオン注入を用いた MISFET を比較すると、しきい値が同程度でありながら、デバイスの性能が大幅に改善していることが見て取れる。p-GaN 上に MISFET を作成した場合、チャネル領域はす

べて p 型であることから MISFET の性能が劣化してしまうが、Mg イオンを斜めから注入を行うことで一部 p 型層を形成し、その他のチャネル領域の移動度を高いままに保つことができたことが要因として考えられる

次に $Mg4 \times 10^{13} / cm^2$ でイオン注入した試料の I_g-V_g 特性を図 7 に示す。図 7 より、ゲートリークは $10^{-10} A$ 以下であり、非常に小さい値であることがわかる。これはゲート絶縁膜である SiN を 40 nm とかなり厚く堆積させたことが要因として考えられる。ただし、絶縁膜を薄くすることでデバイスがより高性能になることが期待できるので、薄く、かつ良質な絶縁膜を堆積させることが今後の課題と言える。

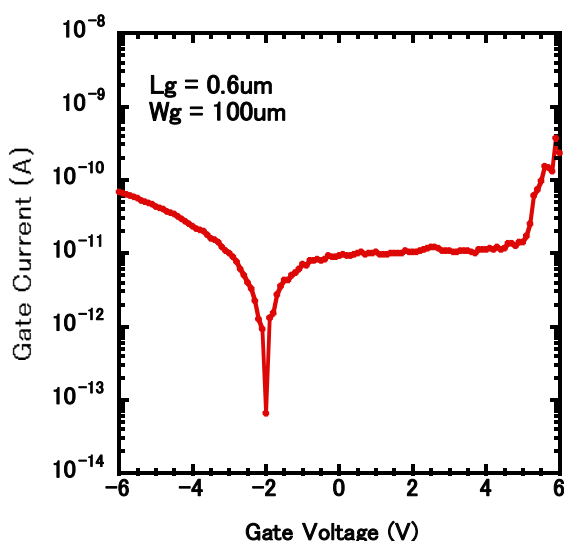


図 7 I_g-V_g 特性

4. 結論

斜め Mg イオン注入(Dose : $4e13 / cm^2$)を用いて作製した GaN MISFET は最大ドレイン電流 165 mA/mm、最大相互コンダクタンス 30 mS/mm が得られた。Mg のドーズ量を増やすことで、しきい値がプラスにシフトすることが確認できた。また、斜めから Mg イオン注入を行うことで、しきい値をプラスにシフトさせつつ性能の劣化を防ぐことに成功した。またフィールド領域に窒素イオン注入を行うことで、比較的低いデバイス間のリーク電流が得られた。

参考文献

- 1) 中村徹・三島友義 共著 : 「超高速エレクトロニクス」, コロナ社(2003)
- 2) Yamada, Y. et al. : Plastic stress-strain matrix and its application for the solution of elasto-plastic problems by a finite element method, Int. J. of Mechanical Science, Vol.10, pp.343-354, (2008)
- 3) 及川拓弥 他 : 「GaN 基板への Mg イオン注入の基礎検討」, 第 74 回秋季応用物理学会, 20p-D7-1 (2013)
- 4) Kazuki Nomoto et al. : 「Remarkable Reducation of On-Resistance by Ion Implantation in GaN/AlGaIn/GaN HEMTs With Low Gate Leakage Current」, IEEE Electron Device Vol.28, No.11, pp.939-941, (2007)
- 5) Kazuki Nomoto et al. : 「Integrated GaN/AlGaIn/GaN HEMTs with Precisely Controlled Resistance on Silicon Substrate Fabricated by Ion Implantation」, Material Research Society Proceedings, Vol.1068, C03-06, (2008).
- 6) Yow-Jon Lin et al. : 「Schottky barrier height and nitrogen-vacancy-related defects in Ti alloyed Ohmic contacts to n-GaN」 J. Appl. Phys. Vol.95, No.2 pp.571-575, (2004)
- 7) Hayao Kasai et al. : 「Nitrogen Ion Implantation Isolation Technology for Normally-off GaN MISFETs on p-GaN Substrate」, Phys. Status Solidi C, 11, No. 3-4, 914-917 (2014).
- 8) 小川弘貴 他 : 「金属ゲートイオン注入 GaN MISFET に関する研究」, 第 60 回春季応用物理学会, 28p-G11-5 (2013)