

デジタル直接駆動モータシステムの大出力化に関する研究

原島, 昇 / HARASHIMA, Noboru

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

55

(開始ページ / Start Page)

1

(終了ページ / End Page)

6

(発行年 / Year)

2014-03-24

(URL)

<https://doi.org/10.15002/00010414>

デジタル直接駆動モータシステムの大出力化に関する研究

A STUDY ON HIGH OUTPUT POWER FOR DIGITALLY DIRECT DRIVEN MOTOR SYSTEM

原島昇

Noboru Harashima

指導教員 安田彰

法政大学大学院理工学研究科電気工学専攻修士課程

A digitally direct driven speaker system can realize high fidelity and high power efficiency. Applying the multi-coil drive technology in speaker to the three-phase motor driver in order to achieve high accuracy, low power consumption, high output power motor driving system. However, an output power saturation and increasing of hardware size problems occur when driving the multi-coil in the motor. In this paper, a multi-coil motor system for high output power improving an output power and hardware size is proposed.

Key Words : *digitally direct driven, three-phase synchronous motor, multi-coil motor, high output power*

1. はじめに

近年,世界的なエネルギー需要の増加・エネルギー供給源の変化に伴い,省エネルギー政策への取り組みが重要視されている.国内の総電力使用量 9,996kWh の内,モータが占める割合は約 6 割にもなる[1].そのため,モータの消費電力を低減することは大きな課題である.

デジタル直接駆動型スピーカはマルチコイル駆動技術により低電圧駆動,高効率を実現している.その技術をモータ駆動に応用することで高精度,低消費電力かつ大出力が可能で新しいモータ駆動システムの実現が期待される.しかし,マルチビット駆動をモータシステムに適応するとスピーカ駆動システムとは異なる様々な問題がでる.本論文では,モータ駆動システムにおけるマルチコイル駆動技術の問題点を検討し,モータ出力の大出力化に適した手法を提案する.

2. 従来手法

一般的な駆動方式として PWM(Pulse Width Modulation)制御による正弦波駆動方式がある(図 1) [2][3].モータ内部のホール素子で位置検出を行い,その結果を基に三相交流制御信号を作成する.制御信号は 1 ビット PWM 信号に変換され,インバータ回路のスイッチング動作で U 相, V 相, W 相を駆動する.そのため,出力値を増幅するためには,インバータ回路の電源電圧をあげなければいけない.しかし,駆動電圧を大きくすると MOSFET のオン抵抗 R_{on} , ゲート寄生容量 C_g , 電源ラインの配線抵抗 R_p などの寄生素子の影響で非線形性が現れる.また,電流を流すために負荷インピーダンスを下げると,寄生抵抗 R_{on} , R_p での消費電力が増えるため効率の劣化の原因

となる.寄生容量 C_g における消費電力は次式で表せられる[4].

$$P \propto fC_pV^2 \tag{1}$$

(1)式より, C_g での消費電力は駆動電圧だけでなく駆動周波数にも依存する. PWM 制御ではデューティ比によって出力値を表すため,出力信号の大小に関わらずスイッチング回数が一定である.つまり,小信号時においても駆動周波数が変わらないため効率特性が悪化する.

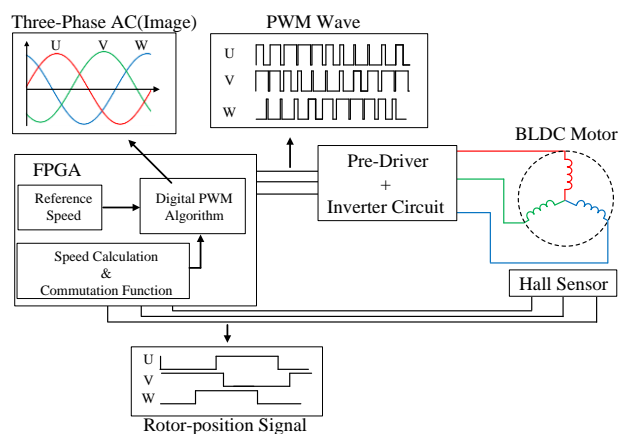


図 1 従来のモータ駆動システム

3. 提案手法

(1) デジタル直接駆動技術

図 2, 3 にデジタル直接駆動技術に適応したモータの機構と三相同期モータ駆動のシステム図を示す.本システムでは,各相のコイルを複数に分割したマルチコイルで

構成し、マルチビット PDM(Pulse Density Modulation)信号で制御する。そして、出力値の大きさに応じて駆動させるコイルの数を最適化している(図4)。複数のドライバ回路によって並列してコイルに電流を流すため、電源電圧を低く抑えながら大きな出力を得られる。また、出力値に応じてスイッチング回数が適切な回数に制御されるため、小信号時における効率の改善を期待できる。マルチコイルモータを駆動するためには、入力制御信号のビット数をコイル数に合わせる必要がある。そこで、 $\Delta\Sigma$ 変調器を用いて変調を行う。また、マルチコイルの使用回数を均一にするため、ミスマッチシェーパの一つである NSDEM(Noise Shaping Dynamic Element Matching)[5]を用いる。

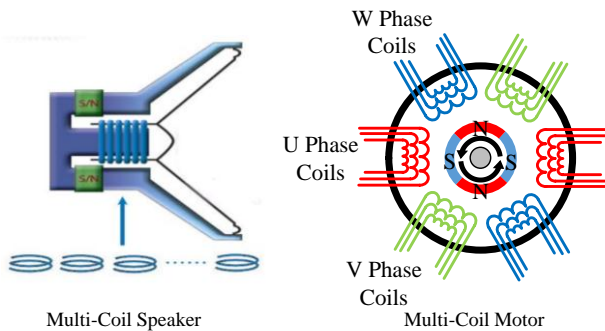


図2 デジタル直接駆動技術に適した機構

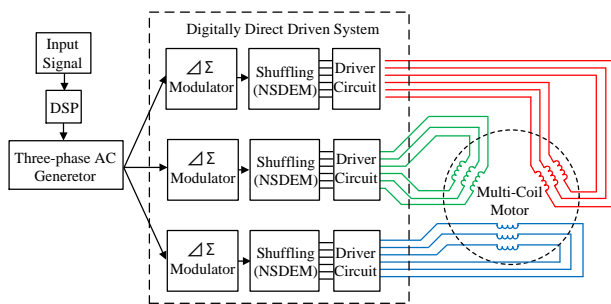


図3 デジタル直接駆動モータシステム

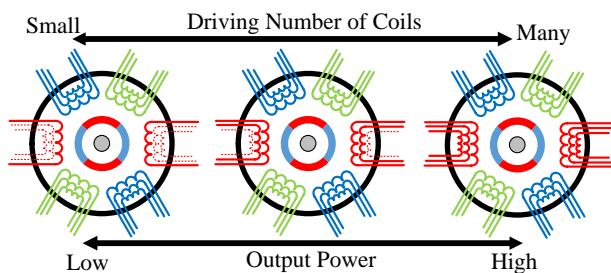


図4 マルチコイルモータの動作

(2) $\Delta\Sigma$ 変調器

$\Delta\Sigma$ 変調器は積分器で構成されたループフィルタ $H(z)$ と量子化器を用いたフィードバック回路で構成されている(図5, 6)。入力信号 X はループフィルタを通り、量子化器によってコイルの数と同数のビット数に変調される。また、量子化器では、ループフィルタの積分値に応じて駆

動させるコイルの数を決定している。N 次の $\Delta\Sigma$ 変調器の伝達関数は次式で表現できる[6]。

$$Y(z) = Z^{-n}X(z) + (1 - Z^{-1})^n E(z) \quad (2)$$

(2)式より、量子化器で発生した雑音 E が $(1-Z^{-1})^n$ 倍になることがわかる。周波数領域で表現すると信号帯域外に雑音を押上げる事ができる。この技法をノイズシェーピングと呼び、ループフィルタの次数が高いほどシェーピング特性の傾きが急激になる。

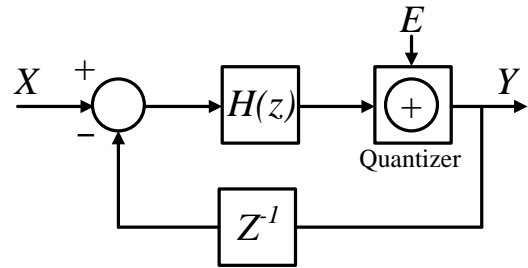


図5 $\Delta\Sigma$ 変調器のブロック図

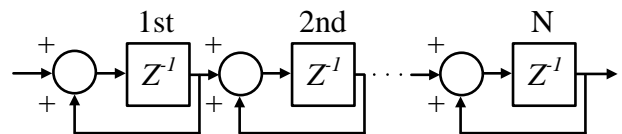


図6 ループフィルタ $H(z)$ のブロック図

(3) NSDEM

アクチュエータ内部のそれぞれのコイルは、製造の際に生まれる形状のバラツキによって特性が必ずしも一致しない。そのため、入力信号の大きさに合わせて順番にコイルを選択するだけでは、出力値の特性が非線形となる(図7)。そこで、コイルの使用頻度を均一に保つため、NSDEMを導入する。

図8にNSDEMの構成を示す。NSDEMでは、コイルの使用回数をループフィルタ内部の積分器でカウントする。積分値と入力信号の値をソート回路で比較を行い、使用頻度の低いコイルから優先的に選択するようにコイルの選択パターンにシャッフリングをかける。シャッフリングを行うと、それぞれのコイルの使用回数が平均化されて、出力電力は線形性を取り戻す[7]。MATLAB/Simulinkにおいて、コイルのバラツキを3%とした際のNSDEMの有無による出力特性の比較結果を図9に示す。バラツキによる雑音はNSDEMによって低減されているのが確認できる。つまり、コイルのバラツキに対して補正をかけることで、従来のモータと同様にスムーズな回転をすることができる。

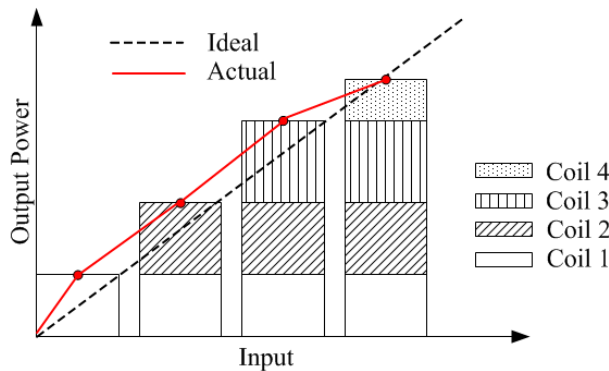


図7 コイルのバラツキによる出力の非線形性

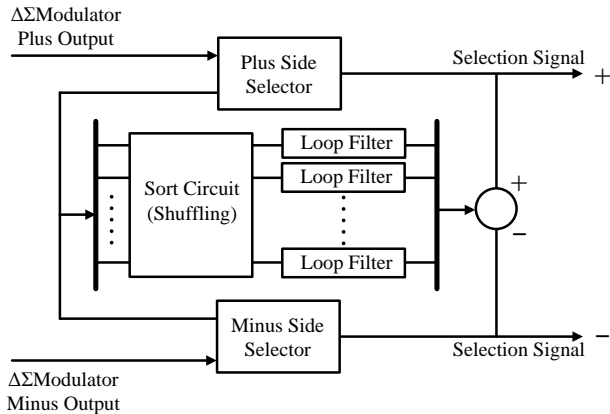


図8 NSDEMのブロック図

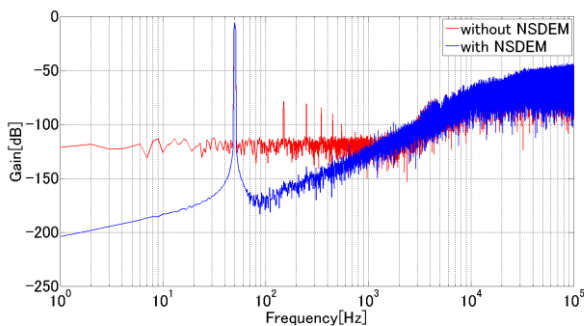


図9 NSDEMの有無による周波数スペクトラムの違い

4. マルチビット駆動の懸念点

デジタル直接駆動技術では各出力の合成によって元の信号を再現する特徴がある。そこで、マルチコイルの数を増やすことにより出力値を増幅させることが可能である。しかし、モータシステムにおいては以下の問題が懸念される。

- 配線抵抗 R_p での消費電力の増加（負荷インピーダンスが並列接続され、全体の負荷インピーダンスが下がり負荷電流が増大する）
- 並列駆動におけるハードウェア規模の増大

(1) 配線抵抗の影響

図10にドライバ回路のモデルを示す。マルチコイルを

駆動するため、コイル数に応じた複数のH-ブリッジ型のインバータ回路で構成している。入力信号の駆動ビット数に合わせてスイッチング増幅を行い、各コイルに電流を流してアクチュエータを駆動させる。この時、マルチコイルの負荷抵抗 R_{load} 、負荷インダクタンス L_{load} と寄生抵抗 R_{on} 、 R_p との関係性は図11のように表現できる。 R_{load} 、 L_{load} との等価負荷インピーダンスの値は駆動ビット数低くなる。また、オン抵抗 R_{on} も同様に低くなる。しかし、配線抵抗 R_p はビット数に依存しない。そのため、マルチコイルの数を増やすほど全体の負荷インピーダンスが下がり、大きな電流を電源から流し入れるため、 R_p での消費電力が増える。

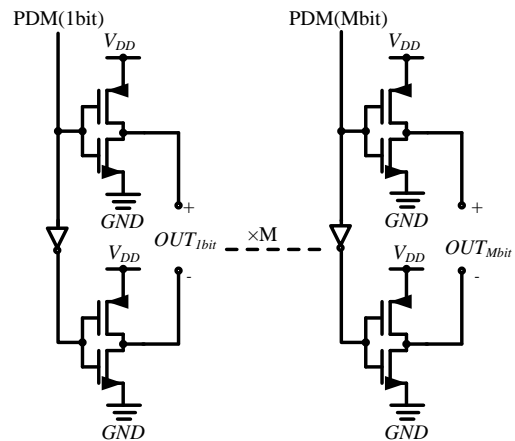


図10 ドライバ回路のモデル図

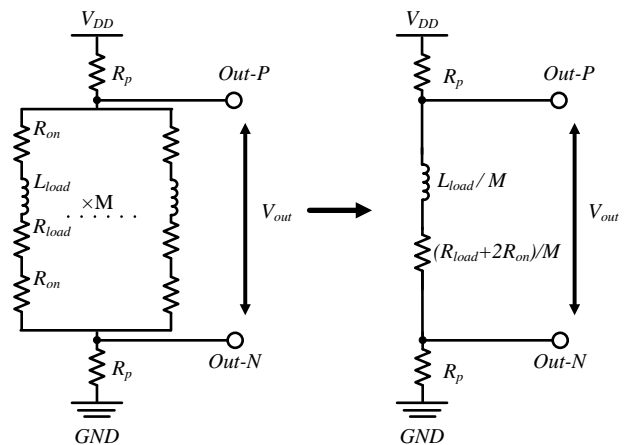


図11 ドライバ回路の等価回路

ここで、 V_{DD} を10V、 R_p を50m Ω 、 $R_{on(max)}$ を20m Ω とした際のスピーカ駆動とモータ駆動の最大出力電力の比較を図12、 R_p での消費電力を図13に示す。スピーカ駆動では配線抵抗の影響で出力特性が非線形性を帯びるものの、ビット数を上げる毎に出力値が増加する。しかし、モータ駆動においてはあるビット数を境に最大出力電力が低下する。モータは巻線抵抗が極めて小さく、駆動周波数も低い。そのため、スピーカと比べて負荷インピーダンスが低い。並列駆動を行うと、更に低くなるため配線抵抗での消

費電力が支配的になる。このため、ビット数が少ないと出力増加に効果があるが、多くなるにつれて電力が飽和して、 R_p での消費電力が増えることが確認できる。

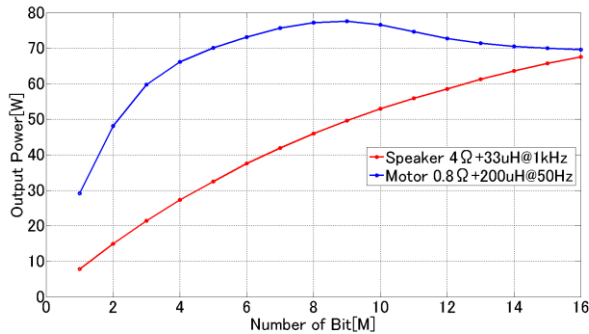


図 12 ビット数の増加と最大出力電力

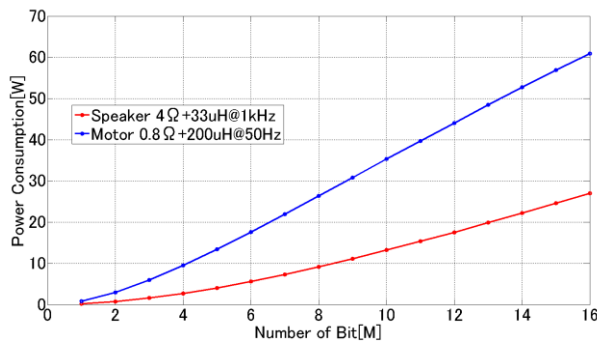


図 13 配線抵抗での消費電力

(2) ハードウェア規模の増大

デジタル直接駆動技術ではマルチコイルの数を増やすほど出力値を上げることができるが、マルチビット制御で各コイルを並列駆動しているためコイルの数だけドライバ回路が必要となってしまふ。また、コイルの数を増やすほど素子のバラツキが大きくなるため、NSDEM でシャッフリングを行う回数が増える。NSDEM のソート回路を構成する要素であるコンパレータの数は次式で求まる。

$$Mc(M) = \frac{1}{4}M(\log_2 M + 1)\log_2 M \quad (3)$$

(3)式より、ソート回路は M ビットの入力に対して、階差数列で増加していき回路規模が膨大となる。三相同期モータ駆動システムの場合、制御信号を処理するための回路を三相分必要となるため、回路規模の増大がより顕著に現れる。モータ駆動では、ホール素子を用いてコイルで発生する磁束から回転数を検出し、フィードバック制御を行うことがある。ホール素子はモータの内部に組み込まれることが多く、コイルの数を増やすと集積化が強られる。さらに、ホール素子への配線数が増えるため、スロット当たりのコイル分割数の限界がある。このため、マルチコイル数の増加には限度がある。

5. 大出力化に向けた構成

(1) ハードウェア構成

デジタル直接駆動技術を適応した従来のモータシステム[8]ではスピーカシステムを流用しただけで、4章で述べた問題を考慮していなかった。そこで、大出力化に向けて新しく設計した基板回路を図 14、システムの使用を表 1 に示す。従来型に比べて、消費電力の低減、ハードウェア規模の削減を行うため、マルチコイルの数を半分の 3 コイルにした。また、出力値を上げるため、より耐圧、許容電流が確保できるドライバ回路構成にした。メインのシステムとなるデジタル制御回路は Verilog-HDL を用いて FPGA 内臓の論理素子で合成した。44.1kHz のサンプリング周波数に対して 128 倍のオーバーサンプリングを行い、3 次 $\Delta\Sigma$ 変調器、3 次 NSDEM を駆動している。FPGA を含むロジック回路には USB パスパワーを利用して 3.3V を供給し、ドライバ回路には 5V~38V の電源を使用する。

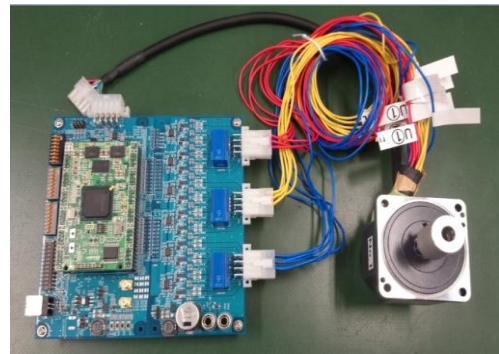


図 14 設計した基板回路

表 1 システム指標

駆動ビット数	3bit
1 相の最大電圧	38V
1 相の最大電流	24A
ロジック電源	3.3V
FPGA	Spartan-6
記述言語	Verilog-HDL
入力信号のサンプリング周波数	44.1kHz
OSR	128
$\Delta\Sigma$ 変調器, NSDEM の次数	3rd

(2) 使用したマルチコイルモータ

本論文の検証で使用したマルチコイルモータを図 15 に示す。通常、1 スロットにコイルを 60 ターン巻くところを、マルチコイルではコイルを 3 束まとめて 20 ターン巻きにし、合計で 60 ターンの巻き数で構成している。ロータの界磁の極数は、N, S 極 5 個ずつの 10 極、スロットは U, V, W 相それぞれ 3 スロットの合計 12 スロットで構成している。各スロットのコイルはモータ内部で結線されており、3 ビットマルチコイルモータとして動作する。

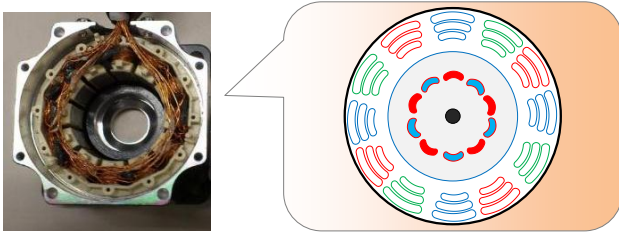


図 15 3 ビットマルチコイルモータ

(3) ドライバ回路構成

ドライバ回路の構成を図 16 に示す. N-MOSFET とプリドライバで構成した H-ブリッジ回路でモータを駆動する. 駆動電圧, 許容電流, 駆動周波数を考慮して N-MOSFET に”FDMQ86530L”(Fairchild Semiconductor), プリドライバに”LTC4449”(Linear Technology)を用いた. FPGA から出力される 0, 1 の論理値を基に, N-MOSFET の ON, OFF を切り替えてコイルに電流を流す. 表 2 に示すように, 4 パターンの入力により H-ブリッジ回路のスイッチングを制御し, コイルへ流す電流を制御して磁極を変える.

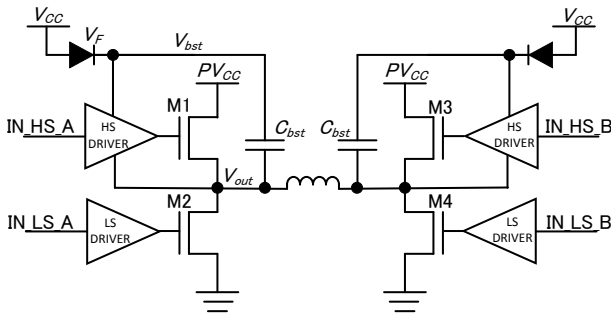


図 16 ドライバ回路の構成

表 2 H-ブリッジ回路のスイッチングパターン

Logical Value	Magnetic Pole	M1	M2	M3	M4
(1, 0)	N(forward)	ON	OFF	OFF	ON
(0, 1)	S(backward)	OFF	ON	ON	OFF
(0, 0)	None	OFF	ON	OFF	ON
(1, 1)	None	ON	OFF	ON	OFF

N-MOSFET で構成した H-ブリッジ回路において, M1, M3 を完全に駆動させるには, ハイサイドゲートドライバは PV_{CC} より高い電圧を出力しなければならない. そこで, ブートストラップ回路でフローティング電源を作り M1, M3 を駆動している. PV_{CC} はモータへ印加させるハイレベル出力電圧となる電源電圧である. この回路では V_{bst} 電圧をブートストラップコンデンサとダイオードで制御し, ハイサイドゲートドライバを駆動できるようにしている. 出力電圧 V_{out} がローレベル出力電圧の場合, ダイオードはブートストラップコンデンサに電荷を貯める働きを行う. すると V_{bst} 電圧は $V_{CC} - V_F$ (V_F :ダイオード降下電圧)

となる. 一方, 出力電圧 V_{out} がハイレベル出力の場合はダイオードの整流作用でコンデンサに溜まった電荷が変化しないため, V_{bst} 電圧は $V_{CC} + PV_{CC} - V_F$ まで上昇する. すなわち, ハイサイド N-MOSFET のゲート・ソース間電圧は出力電圧の変化に合わせて 0 か $V_{CC} - V_F$ に保つことができる. ブートストラップコンデンサの最小容量値は次式で求まる[9].

$$C \geq \frac{2[2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{cbst(Leak)}}{f}]}{V_{CC} - V_F - V_{LS}} \quad (4)$$

Q_g はハイサイド N-MOSFET のゲート容量, $I_{qbs(max)}$ は最大消費電流, f は駆動周波数, $I_{cbst(Leak)}$ はブートストラップコンデンサリーク, Q_{ls} はレベルシフトチャージ, V_{LS} はローサイド N-MOSFET での降下電圧である. (4)式からブートストラップコンデンサの容量値 $C_{bst} = 0.68\mu F$ とした.

6. 検証結果

(1) 回転数測定結果

NSDEM のコイルのバラツキの低減を確認するため, 無負荷にて入力周波数に対しての回転数の測定を行った. その結果を図 17 に示す. 三相同期制御における回転数 $N[\text{rpm}]$ の理論値は次式で求まる.

$$N = 120 \times \frac{f}{P} \quad (5)$$

f は入力周波数, P はモータの極数である. 測定結果より, マルチビット駆動を行ってもコイルのバラツキを抑えることでモータが脱調しない限りは理論通りの回転ができることが確認できる.

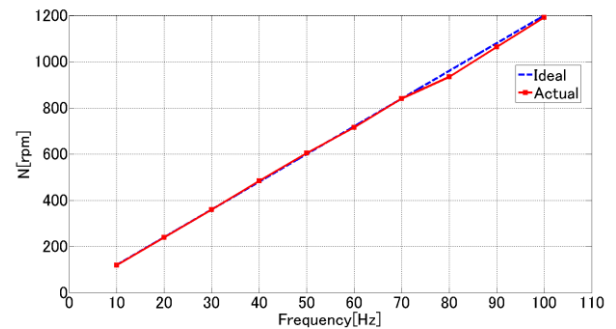


図 17 入力周波数 対 回転数

(2) 従来型との比較結果

a) 出力電流の測定

表 3 に無負荷 10Hz 駆動における 1 相あたり出力電流の比較結果を示す. 従来型はスピーカシステムから流用しているため, 高電圧, 大電流で駆動することができない. 提案型ではモータシステムに適したドライバ回路

を設計することで、従来型に比べて多くの電流をモータに流すことができる(図 18)。提案型は 5.7 倍の電圧、10.9 倍の電流で駆動ができるため、ビット数を半分にしてもより大きな出力を実現することができる。

表 3 出力電流比較結果

項目	従来型	提案型
ビット数 M	6	3
電源電圧 PV _{CC} [V]	3.5	20
出力電流実効値 I _{OUT} [A]	0.92	10.1

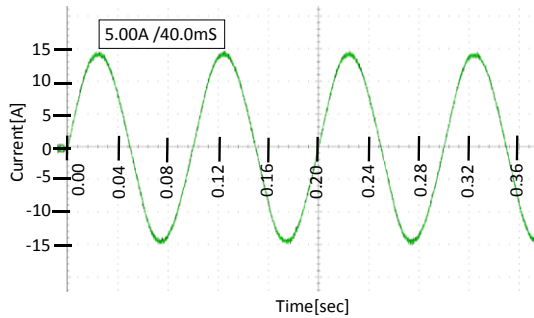


図 18 1 相当りの出力電流

b) ハードウェア規模の比較

ハードウェア規模の比較結果を表 4 に示す。FPGA のゲート数は、Verilog-HDL で記述した論理回路を合成して確認した。モータでは三相分のデジタル信号処理回路が必要となるので、ビット数を低減することで従来型に比べて 62% も削減することができた。回路基板に従来型には無かった電流センサとフィードバック回路を取り付けたが、回路面積を 31% の削減することができた (図 19)。

表 4 ハードウェア規模の比較結果

項目	従来型	提案型
FPGA ゲート数	11,343	4,262
回路基板面積[mm ²]	180×180	150×150

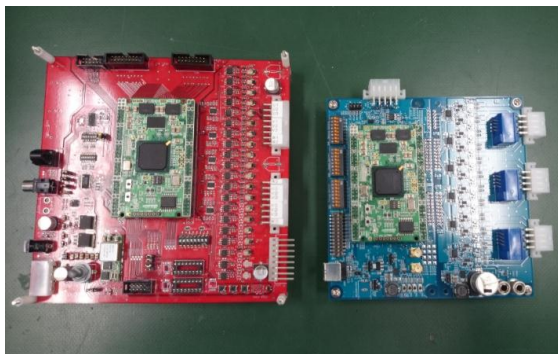


図 19 回路基板の比較

7. むすび

本論文では、モータ駆動におけるデジタル直接駆動技術によるマルチビット駆動においての問題点を検討し、

大出力化に向けてのデジタル直接駆動モータシステムの実装と検証をおこなった。デジタル直接駆動モータシステムはマルチコイルを並列駆動させることで、従来の PWM 制御に比べて低電圧駆動かつ大出力を実現できる。マルチコイルのバラツキの影響は、シミュレーション結果と回転数の測定により、NSDEM で低減されることを確認できた。

従来型のデジタル直接駆動モータシステムでは、ドライバ回路構成、マルチコイルの数が適切では無かった。そこで、配線抵抗の消費電力、ハードウェア規模の増大の観点から駆動ビット数は 3 ビットにし、モータに流れ込む電流・印加する電圧を考慮した回路基板を試作した。試作結果より、ビット数を半分にしながらもコイルにより多くの電流を流し入れる事が可能なため、出力電力は増加している。また、FPGA で論理合成したデジタル回路の規模は約 6 割、電子回路基板の規模は約 3 割減少することができた。これにより、大出力化に向けたデジタル直接駆動モータシステムを実現することができたと言える。

謝辞：本研究を行うにあたり、多大なるご指導、助言をして頂いた安田彰教授に深く感謝します。また、この場をお借りしまして、様々な協力を頂いた科学技術振興事業団(JST)、株式会社オリエンタルモータ、研究室の仲間

に厚く御礼申し上げます。

参考文献

- 財団法人新機能素子研究開発協会：電力使用機器の消費電力に関する現状と近未来の動向調査, 2009
- 東芝セミコンダクター&ストレージ社: ブラシレス DC モータ駆動技術,
http://www.semicon.toshiba.co.jp/event/elearning/brushless_motor/index.html
- N. Milivojevic et al : Stability Analysis of FPGA-Based Control of Brushless DC Motors and Generators Using Digital PWM Technique, IEEE Transactions on, vol.59, pp.343-351, 2012
- International Rectifier : Application Note AN-1071 Class D Audio Amplifier Basics,
www.irf.com/technical-info/appnotes/an-1071.pdf
- A. Yasuda, H. Tanimoto, T. Iida : A Third-order Modulator using second-order nose-shaping dynamic element matching, IEEE J.Solid-State Circuits, vol.33, pp.1879-1886, 1998
- Richard Schreier, Gabor C. Temes 著 和保考夫, 安田彰 監訳 : ΔΣ 型アナログ/デジタル変換器入門, 丸善, 2007
- M. Yoshino et al : A novel audio playback chip using digitally driven speaker architecture with 80% @-10dbFS power efficiency, 5.5W@3.3V supply and 100dB SNR, IEEE Custom Integrated Circuits Conference(CICC), 2011
- 倉持大悟, 原島昇, 安田彰, 吉野理貴 : デジタル直接駆動技術の三相同期電動機への適用, 電子回路研究会, ECT-13-005, pp. 21-26, 2013
- International Rectifier : DT 98-2 Bootstrap Component Selection For Control ICs,
www.irf.com/technical-info/designntp/dt98-2.pdf