

### ミキサ一体型 $\Delta\Sigma$ ADCの低雑音化に関する研究

清水, 祐希 / SHIMIZU, Yuki

---

(出版者 / Publisher)

法政大学大学院理工学・工学研究科

(雑誌名 / Journal or Publication Title)

法政大学大学院紀要. 理工学・工学研究科編 / 法政大学大学院紀要. 理工学・工学研究科編

(巻 / Volume)

55

(開始ページ / Start Page)

1

(終了ページ / End Page)

3

(発行年 / Year)

2014-03-24

(URL)

<https://doi.org/10.15002/00010411>

# ミキサ一体型 $\Delta \Sigma$ ADC の低雑音化に関する研究

STUDY TO REDUCE NOISE IN DELTA-SIGMA MODULATOR INTEGRATED MIXER FOR BULLETIN OF GRADUATE ENGINEERING STUDIES

清水祐希

Yuki SHIMIZU

指導教員 安田彰

法政大学大学院理工学研究科電気工学専攻修士課程

We propose a high performance receiver architecture for a software-define radio (SDR) system. This architecture consists of a delta-sigma analog to digital converter with internal mixer and feed forward filter with internal mixer. To use Low-IF system have problem interfering image signal. Narrow band filter reduce to interference of these noise. Feed forward filter didn't realize only just this filter but also flexible cutoff frequency. SDR requires high dynamic range performance. A delta sigma modulators meet the required accuracy. These effectiveness are confirmed by a simulation using MATLAB with Simulink.

**Key Words:** Delta-sigma modulation, Radio receivers, Software-define radio

## 1. はじめに

現在, 携帯電話等の無線通信システムには GSM や LTE 等, 様々な規格がある. このような様々な規格に対応する機器を作成するにあたり, 電子回路を変更せずに制御ソフトウェアを変更することで無線規格を切り替えられるソフトウェア無線に注目が集まっている. このソフトウェア無線に必要な電子回路は, 広い周波数帯域で動作するだけでなく, 必要な信号とイメージ信号との干渉を防ぐためのフィルタの設計が必要となる.

本研究では, ソフトウェア無線を実現するため通過帯域を変更可能なイメージ除去フィルタを内蔵したミキサ一体型  $\Delta \Sigma$  ADC について提案する. イメージ除去フィルタを  $\Delta \Sigma$  ADC のループ内に挿入することでイメージ干渉の影響を抑え AD 変換器の高帯域雑音を除去する. まず, 広帯域で動作しイメージ信号を防ぐためのフィルタについて説明する. 次にオーバーサンプリング技術を利用し高ダイナミックレンジを持つ  $\Delta \Sigma$  変調器について説明する. 最後にそれらを組み合わせた全体回路のシミュレーション結果を載せる.

## 2. 要素技術

### (1) フィードフォワード型フィルタ

フィードフォワード型フィルタの構成を図 1 に示す. ミキサとハイパスフィルタを組み合わせた構成になっている. このフィルタの動作を図 2 に示す. ミキサを使用し信号の周波数をベースバンド帯域までダウンコンバートし, ハイパスフィルタで信号を除去する. その後, RF

帯域までアップコンバートし, 元の信号との差を取ることによって擬似的に狭帯域のバンドパスフィルタとして動作させることができる. [1] 低周波域の方が急峻なフィルタを作りやすいこと, 通過帯域を自由に選ぶことができるこの点でソフトウェア無線に向いている.

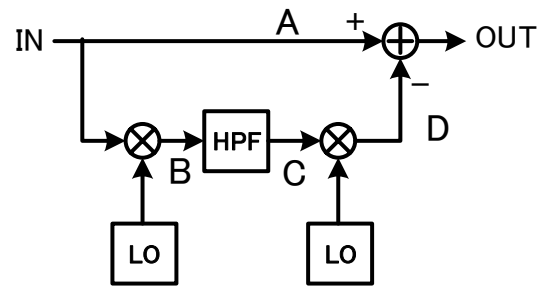


図 1 フィードフォワード型フィルタ

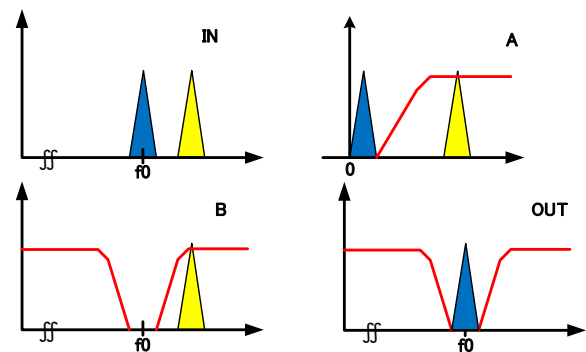


図 2 フィードフォワード型フィルタの動作

## (2) $\Delta\Sigma$ ADC

$\Delta\Sigma$ ADCの構成を図3に示す。AD変換器は量子化器で量子化誤差が発生する。このときの入力と出力の関係を、量子化誤差  $Q$  を用いて伝達関数を計算する。ADCが離散時間システムなので図4に示す等価な離散時間システムに置き換えた。ここから伝達関数を求めると(1)式のようになる。[2]

$$OUT(z) = z^{-2}IN_1(z) + z^{-1}(1 - z^{-1})IN_2(z) + (1 - z^{-1})^2 Q(z) \quad (1)$$

伝達関数より量子化誤差が周波数特性を持つ。デジタル信号処理で高周波の雑音を除くことでより高いSNRを得ることができる。さらに入力信号の伝達関数の周波数特性は(2)式の様になる。

$$|STF(f)| = \left(\frac{\sin \pi f}{\pi f}\right)^2 \quad (2)$$

(2)式はサンプリング周波数の整数倍の周波数において2次の零点を持つため、アンチエイリアス特性を持つ。

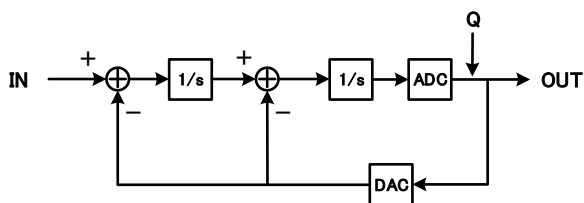


図3 2次連続時間型  $\Delta\Sigma$ ADC

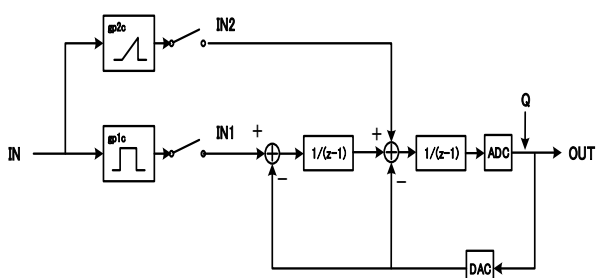


図4 連続時間型と等価な離散時間型  $\Delta\Sigma$ ADC

## 3. 提案手法

提案する受信機回路のシステム図を図5に示す。

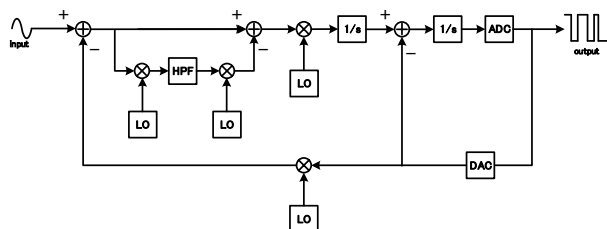


図5 作成した受信機システム

ソフトウェア無線は様々な無線規格を送受信できることが利点である。このため広帯域動作が求められる。しかし、広帯域フィルタではイメージ干渉を防ぐことができないため、フィードフォワード型フィルタを用いた。このフィルタの利点としてミキサを使用しているため、ミキサの周波数を変更することで通過帯域を自由に選ぶことができる。この特性を利用して、広帯域で動作しイメージ干渉を抑制するフィルタを実現した。

アナログデジタル変換部分には2次のローパス型  $\Delta\Sigma$  ADCを用いた。1段目の積分器の手前にミキサを挿入することで1段目の積分器への要求を緩和した。 $\Delta\Sigma$ ADCは特性を持ち、さらにミキサに使用している高いクロックを用いたオーバーサンプリングを行うことで高いダイナミックレンジが確保できる。また、フィードバック経路にミキサを挿入することで、連続時間型  $\Delta\Sigma$ ADCにおいて問題になるクロックジッタを抑えることができる。

[3][4]

## 4. シミュレーション結果

表1の条件で図4に示したシステムのシミュレーションを行った。シミュレーション結果としてスペクトル図を図6に示す。

図6より入力周波数とシステム周波数の差の500kHzのところに信号が入力されていることがわかる。また、この時の  $\Delta\Sigma$ ADCの出力のSNRは83.3dBとなり、高精度のAD変換が実現されていることが確認出来る。

表1 シミュレーション条件

入力周波数	780.5MHz
入力振幅	-6dBFS
信号帯域	4MHz
$F_{cHPF}$	5MHz
プロット数	$2 \times 10^5$
ADCのbit数	1

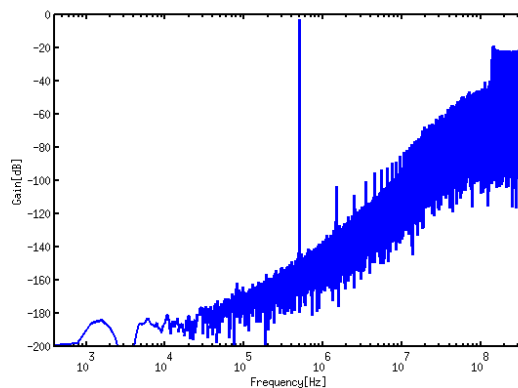


図6 システム全体の出力スペクトル

## 5. 結論

本研究ではフィードフォワード型フィルタを用いた信号周波数帯を変更できる高精度の受信機システムの提案を行った。提案した $\Delta\Sigma$ ADCはフィードフォワード型フィルタによるイメージ信号の除去に加え、連続時間型 $\Delta\Sigma$ ADCのアンチエイリアス特性によりSNRが83.3dBと高精度の変換が行えた。

**謝辞：** 本研究を行うにあたり丁寧に指導いただいた安田彰教授、および様々な点で支えてくださった同研究室の皆様に心より感謝いたします。

### 参考文献

- 1) Hooman Darabi : A Blocker Filtering Technique for SAW-Less Wireless Receivers, IEEE journal of Solid-State Circuits, Vol.42, NO.12 DECEMBER 2007
- 2) Richard Schreier, Gabor C. Temes, 著, 和保孝夫, 安田彰 監訳 :  $\Delta\Sigma$ 型アナログ/デジタル変換器入門, 丸善, 2007
- 3) Renaldi Winoto and Borivoje Nikoli : A Highly Reconfigurable 400-1700MHz Receiver Using a Down-Converting Sigma-Delta A/D with 59-dB SNR and 57-dB SFDR over 4-MHz Bandwidth, 2009 Symposium on VLSI Circuits Digest of Technical Papers pp.142-143
- 4) So Young Kang, Dongmin Kang, Hi Yuen Song, Hyunseok Choi, Inn Yeal Oh, Seung Tak Ryu, and Chul Soon Park : A Direct Down Converted Low-Jitter Band Pass Delta Sigma Receiver with Frequency Translating Technique and Sinusoidal RF DAC, Proceedings of APMC 2012, pp.953-955, Dec. 4-7, 2012