

### SiGe選択エピタキシャル成長前の基板表面清 浄化方法がHBT特性に与える影響の検討

KIYOTA, Yukihiro / 清田, 幸弘 / 小田, 克矢 / 大植, 栄司  
/ 速水, 礼子 / 近藤, 将夫 / 鷺尾, 勝由 / 田邊, 正倫 / 島  
本, 裕巳 / 山口, 修 / 稲田, 太郎 / ODA, Katsuya / OHUE,  
Eiji / HAYAMI, Reiko / KONDO, Masao / WASHIO, Katsuyoshi  
/ TANABE, Masamichi / SHIMAMOTO, Hiromi / YAMAGUCHI,  
Osamu / INADA, Taroh

(出版者 / Publisher)

電子情報通信学会

(雑誌名 / Journal or Publication Title)

電子情報通信学会技術研究報告. SDM, シリコン材料・デバイス

(号 / Number)

374

(開始ページ / Start Page)

39

(終了ページ / End Page)

43

(発行年 / Year)

2000-10-13

## SiGe 選択エピタキシャル成長前の基板表面清浄化方法が HBT 特性に与える影響の検討

清田幸弘, 小田克矢, 大植栄司, 速水礼子, 近藤将夫, 鷲尾勝由  
田邊正倫\*, 島本裕巳\*, 山口修\*\*, 稲田太郎\*\*

日立製作所中央研究所, \*日立デバイスエンジニアリング, \*\*法政大学工学部

〒185-8601 国分寺市東恋ヶ窪1-280

Phone: 042-323-1111 ext. 3329, Fax: 042-327-7764

E-mail: kiyota@crl.hitachi.co.jp

あらまし UHVCVDによるSiGe選択エピタキシャル成長前の基板表面清浄化方法として, 大流量 $H_2$ アニール, 高真空アニール,  $Si_2H_6$ によるガスエッチを検討した。その結果, 基板表面の酸素, 炭素, ボロンなどを完全に除去するためには $H_2$ アニールが必須であることがわかった。高真空アニールや $Si_2H_6$ ガスエッチではコレクタ電流にリークが起りやすいが,  $H_2$ アニールを行えばその問題が無く, 電気的にも良好な結晶が成長できていることがわかった。基板表面清浄化に $H_2$ アニールを用いることでSiGeHBTの歩留まりが大きく向上することを明らかにした。

キーワード UHVCVD, SiGe 選択エピタキシャル成長,  $H_2$ アニール, HBT

## Effect of pre-cleaning of SiGe selective epitaxial growth on HBT characteristics

Y. Kiyota, K. Oda, E. Ohue, R. Hayami, M. Kondo, K. Washio,  
M. Tanabe\*, H. Shimamoto\*, O. Yamaguchi\*\*, and T. Inada\*\*

Central Research Laboratory, Hitachi Ltd., \*Hitachi Device Engineering Co. Ltd.,

\*\*College of Engineering, Hosei University

〒185-8601 1-280 Higashi-Koigakubo, Kokubunji, Tokyo

Phone: 042-323-1111 ext. 3329, Fax: 042-327-7764

E-mail: kiyota@crl.hitachi.co.jp

Abstract Hydrogen annealing,  $Si_2H_6$  gas etching, and vacuum annealing were applied to pre-cleaning of SiGe selective epitaxial growth by UHVCVD. It was clarified that  $H_2$  annealing was necessary to completely remove contamination such as oxide, carbon, and boron at the interface. SiGe HBTs with  $Si_2H_6$  gas etching, and vacuum annealing tended to show leaky collector current, however, those with  $H_2$  annealing overcome the problem. Good crystallinity of the epitaxial layers with the  $H_2$  annealing increases the yield of HBTs.

key words Hydrogen annealing, SiGe selective epitaxial growth, UHVCVD, HBT

## 1. はじめに

近年の情報通信インフラの高速化や大容量化に伴い、高速光伝送システムの開発が欧米を中心に精力的に推進されている。そのための電子デバイスとして、従来は優れた高周波特性を示す化合物半導体デバイスが用いられてきた。しかし、近年SiGe HBT (Hetero-junction Bipolar Transistor) の性能が急速に向上し、10 Gb/sあるいは40 Gb/sの光伝送システムや携帯電話用RF ICへの適用が十分可能であることが示されている[1]。SiGe HBTには化合物半導体デバイスに比較して、高集積化、低コスト化が可能、という利点の他に、CMOSを混載し高機能化を図ることができる、というメリットもあり、多くの研究機関で開発が進められている。

我々は超高真空CVDによるSiGe選択エピタキシャル成長を用いたHBTを開発してきた。SiGe選択エピタキシャル成長には超高真空CVD (UHVCVD; Ultra High Vacuum Chemical Vapor Deposition) を用いている。エピタキシャル成長では成長前の基板表面清浄化が必須であり、UHVCVDでは一般に高真空中アニールやSi<sub>2</sub>H<sub>6</sub>ガスによるガスエッチングなどが用いられている[2]。しかし、これらの方法では界面にカーボンやボロンが残留しやすい、と言われている[3]。界面に残留した酸素については、エピタキシャルMOSFETの特性を劣化させる[4]、という報告があるが、界面の炭素やボロンが電気特性に与える影響は明らかではない。我々は従来の常圧あるいは減圧エピタキシャル成長と同様に、基板表面清浄化は大流量H<sub>2</sub>アニールで行い、成長はUHVCVD条件で行う技術及び装置を開発し[5]、SiGe HBTの試作に用いている[6]。本報告では本技術による基板表面清浄化がSiGe HBTの歩留まりや高周波特性に与える影響について、他の清浄化技術と比較して述べる。

## 2. SiGe エピタキシャル成長

SiGe 選択エピタキシャル成長に用いたUHVCVD装置を図1に示す。本装置の特徴を下記する。

### (1) 反応室とヒータ室の完全分離構造

石英ベルジャーで反応室とヒータ室を分離し、排気系統も別系統にすることでカーボンヒータからの汚染を防止した。

### (2) 水冷ステンレスチャンバ

チャンバ壁面を水冷ジャケット構造とすることで、エピタキシャル成長中の過昇温に伴うステンレス内壁からの汚染を防止した。

### (3) 反応室排気系の二系統化

反応室排気系にコンダクタンスバルブを介したバイパスを設け大流量H<sub>2</sub>による基板表面クリーニングを可能とした。

ウエハは、アンモニアと過酸化水素水混合液による洗浄、希フッ酸によるエッチング及び純水によるリンスを行い、表面を水素で終端した後にロードロック室に設置した。固体ソースのMBEにおいて、化学的酸化膜で基板表面を保護することで、基板表面の炭素除去を容易にする手法が知られている[7]が、今回は用いていない。反応室に搬送後、エピタキシャル成長前の基板表面清浄化と

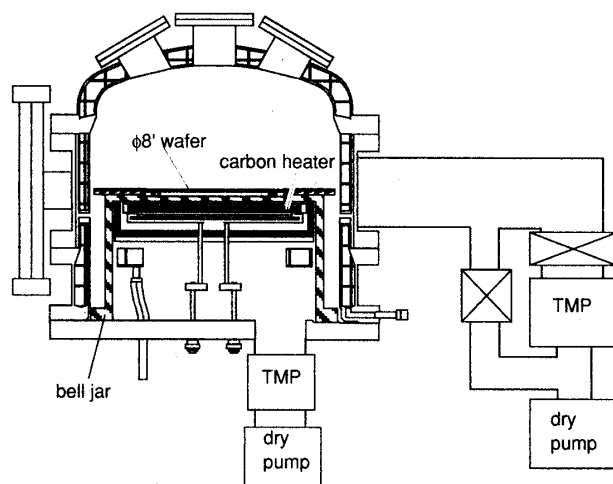


図1 UHVCVD装置

表1 基板表面清浄化条件

	Temperature	Flow rate & pressure	Time
(a) H <sub>2</sub> annealing	750°C	H <sub>2</sub> : 4 l/min, 1300 Pa	10 min
(b) Vacuum annealing	850°C	2e-6 Pa	10 min
(c) Si <sub>2</sub> H <sub>6</sub> gas etching	750°C	2e-6 Pa Si <sub>2</sub> H <sub>6</sub> : 2 ml/min, < 1 Pa	9 min 45 s + 15 s

して(1)大流量 $H_2$ アニール( $H_2$ 流量4 l/min, 1300 Pa), (2)高真空アニール( $2 \times 10^{-6}$  Pa), (3)  $Si_2H_6$  ガスエッチ( $Si_2H_6$  流量 2 ml/min, < 1 Pa), を行った。条件を表1に示す。各方法の温度および時間は、表面の自然酸化膜がほぼ除去でき、さらにモフォロジーが極端に劣化することのない条件を使用した。

$SiGe$  エピタキシャル成長は反応ガスとして  $Si_2H_6$ ,  $GeH_4$ ,  $B_2H_6$  を用い、成長温度  $550^\circ C$ , 成長圧力 1 Pa 以下という条件で成長した。

### 3. 実験結果

表1に示した各清浄化方法を行った後に成長した  $SiGe$  層の SIMS 分析結果を図2に示す。大流量  $H_2$  アニールを用いた場合のみ、界面の酸素、炭素、ボロンが除去できていることがわかる。それに対し、高真空アニール、あるいは  $Si_2H_6$  ガスエッチングでは界面の炭素とボロンが除去できていないことがわかる。特に高真空アニールにおいてはボロン濃度は  $3 \times 10^{18} \text{ cm}^{-3}$  にも達している。UHVCVD 装置ではチャンバ内壁のクリーニングができないためにドーピングの履歴が残りやすい。本装置においてもボロンドーピングを行っているために、基板表面清浄化中に雰囲気中に存在するボロンが

表面に付着しているものと思われる。

これらの清浄化を行った後に成長した  $Si$  エピタキシャル成長層の結晶性を RBS と TEM で評価した。いずれの清浄化を用いた場合も RBS の  $\chi$  min は 6% 程度と、使用した CZ 基板との差異は認められなかった。また、TEM によっても基板と成長層の界面に欠陥は見られなかった。すなわちこれらの評価手法では、いずれの清浄化方法を用いた場合も、同等の結晶性を持つ、という結果が得られた。

### 4. HBT 特性

試作した HBT の断面図を図3に示す。これはベースポリシリコンのひさし構造を形成した後に、 $SiGe$  真性ベース層を選択エピタキシャル成長により形成し、同時にベースポリシリコンと接続する自己整合構造である [8]。表1に示した基板表面清浄化を行った後に、表面側から  $i\text{-Si}/p\text{-Si}_{95}\text{Ge}_5/i\text{-Si}_{85}\text{Ge}_{15}$  という構造を持つベースエピタキシャル層を成長した。Ge 濃度が変化する箇所は濃度の勾配をつけている。また、 $p\text{-SiGe}$  の膜厚は 15 nm, ボロン濃度は  $2 \times 10^{19} \text{ cm}^{-3}$  である。選択エピタキシャル成長後に基板側の  $i\text{-SiGe}$  を N 型にするために図中 SIC2 (Selectively Implanted Collector) で示す領域

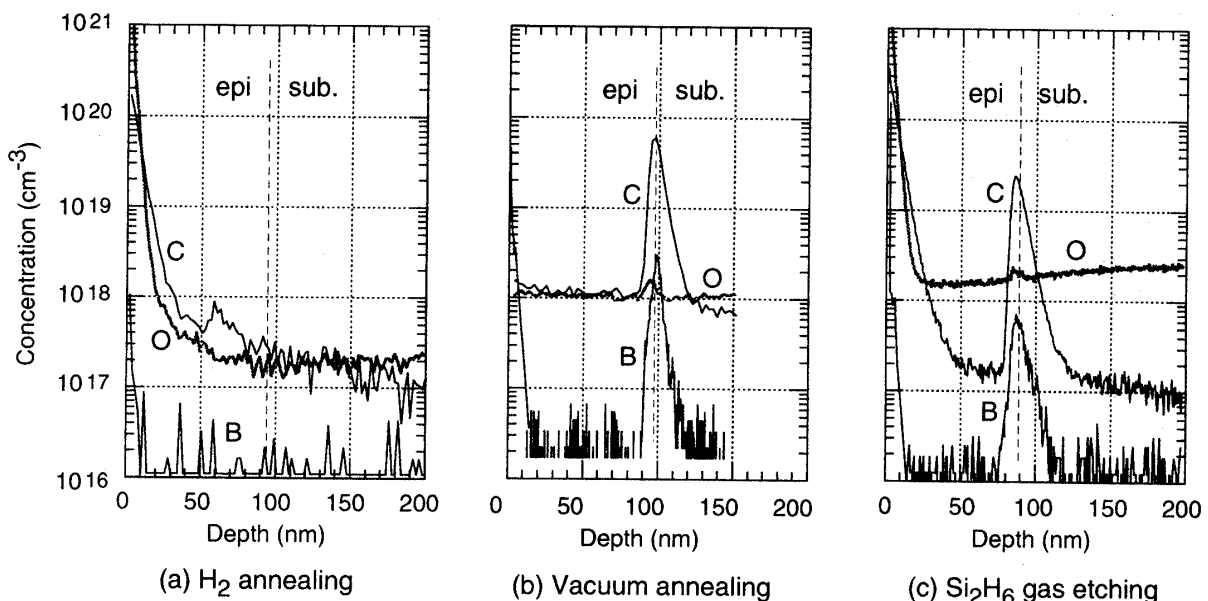


図2 SIMS分析結果

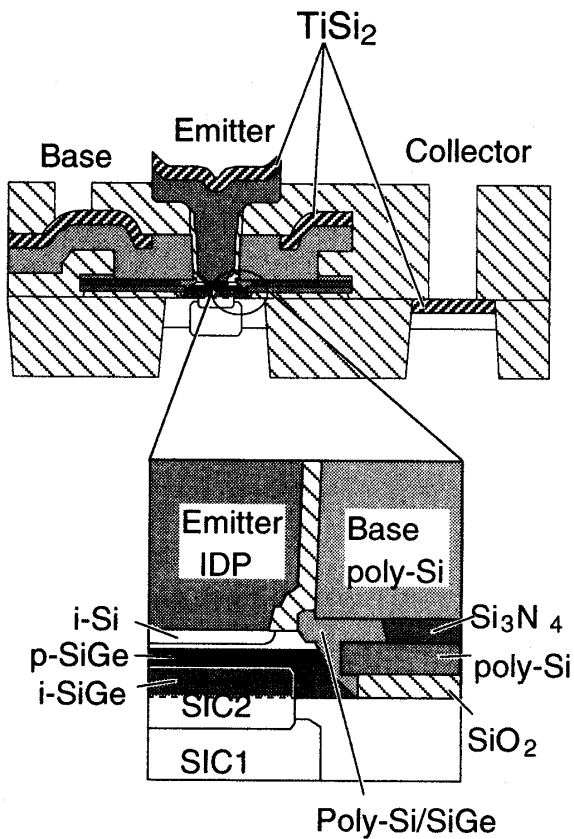


図3 SiGe HBT構造

にリンイオン注入を行った。その後、選択エピタキシャル成長したi-Si中に、poly-Siからリンを拡散させることによりエミッタ領域を形成した。

エミッタ面積  $0.2 \mu\text{m} \times 1 \mu\text{m}$  の HBT 単体及び 4000個並列トランジスタのガンメルプロットを図4に、それぞれの特性から求めた  $n$  値を表2に示す。 $\text{H}_2$  アニールを用いた場合は4000個並列トランジスタのベース電流がリーキーである以外は、 $n$  値がほぼ1に近い良好な特性が得られている。電流増幅率  $h_{FE} (=I_C/I_B)$  は1500~2000である。高真空アニールでは単体トランジスタのベース再結合電流による  $n$  値の劣化が見られる。また、並列トランジスタではコレクタ電流、ベース電流ともにリーキーである。また、電流増幅率  $h_{FE}$  が500~600と、他に比べて低くなっている。これは、高真空アニールを用いた場合、先に述べた成長後のリンイオン注入で補償できない程度のボロンが界面に偏析しているために、ベースのガンメル数が増大したためである。 $\text{Si}_2\text{H}_6$  ガスエッチでは電流増幅率は1500~2000程度得られているもの、並列トランジスタのリーク電流が激しいことが分かる。

コレクタ電流のリークはベースエピタキシャル成長層の結晶欠陥に起因する場合が多い。単体トランジスタのコレクタ電流はいずれの清浄化方法を用いてもほぼ理想的 ( $n \approx 1$ ) であるが、並列トランジスタのコレクタ電流に明らかに差がある。

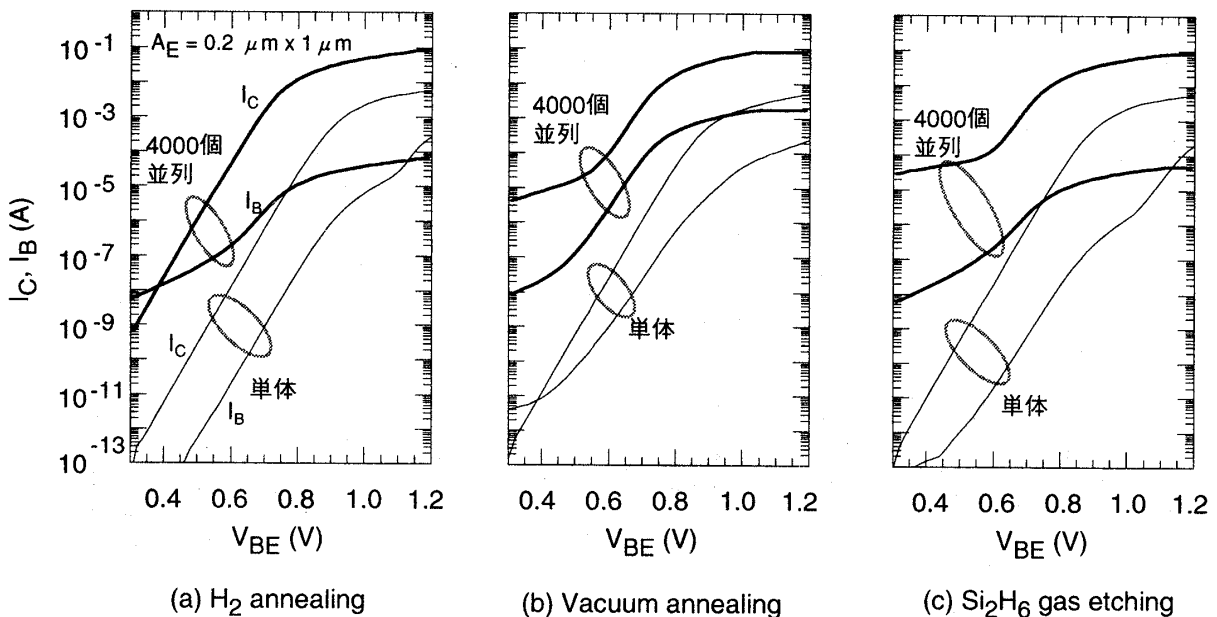
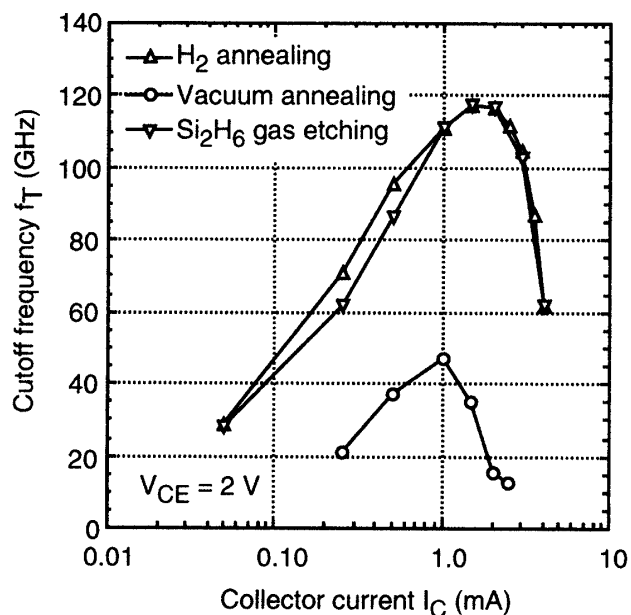


図4 ガンメルプロット

表2 ガンメルプロットのn値

	H <sub>2</sub>	Vac	Si <sub>2</sub> H <sub>6</sub>
単体IC	1.02	1.02	1.01
IB	1.04	1.18	1.15
x4000 IC	1.04	1.19	1.29
IB	1.60	1.19	1.66

図5 遮断周波数  $f_T$ 

これは、ベースエピタキシャル成長層の結晶性に差があり、コレクタ電流リークを誘起する欠陥を生ずる確率が各清浄化方法で異なることを示している。H<sub>2</sub>アニールを用いた場合は4000個並列トランジスタのコレクタ電流にリークは見られないことから、選択エピタキシャル成長層に欠陥が生じている確率はほぼゼロであるが、高真空アニールあるいはSi<sub>2</sub>H<sub>6</sub>ガスエッチではリーク電流を誘起する欠陥が生じる可能性が高い。すなわち、RBSやTEMではほぼ同等に見えた結晶が、電気的には全く異なる特性を示している。これらの電気特性の違いはLSIの歩留まりに大きな影響を及ぼすものと思われる。

HBTの遮断周波数  $f_T$  の測定結果を図5に示す。H<sub>2</sub>アニールあるいはSi<sub>2</sub>H<sub>6</sub>ガスエッチを用いた場合は、最大117 GHzという高い値が得られているが、高真空アニールの場合は47 GHzしか得られなかった。このことから、成長後のリンイオン注

入で補償できない程度のボロンが界面に偏析しているために、ベースのガンメル数およびベース幅が増大していることが予想される。

## 5. 結論

UHVCVDによるSiGe選択エピタキシャル成長前の基板表面清浄化方法を変えて、HBTを試作し特性を評価した結果以下の結論を得た。

- (1) 1330 Pa, 750°C, 10分のH<sub>2</sub>アニールにより界面の酸素、炭素、ボロンを除去することができる。
- (2) 高真空アニールあるいはSi<sub>2</sub>H<sub>6</sub>ガスエッチングでは、界面の炭素を除去することが困難である。また、反応室の履歴に起因するボロンも除去することが困難である。
- (3) H<sub>2</sub>アニールを用いたHBTでは4000個並列トランジスタのコレクタ電流リークは起こらず、高い歩留まりが得られた。
- (4) 高真空アニールあるいはSi<sub>2</sub>H<sub>6</sub>ガスエッチングでは界面の結晶性の悪化に起因すると思われるリーク電流が生じるため、歩留まりは低下する。さらに高真空アニールを用いた場合は界面に多量にボロンが偏析するため高周波特性が劣化する。

## 参考文献

- [1] K. Washio et al, *Thin Solid Films*, **369**, p. 352, (2000).
- [2] H. Hirayama et al, *J. Appl. Phys.*, **66**, p. 629, (1989).
- [3] D. W. Greve, *Materials Science & Engineering*, **B18**, p. 22, (1993).
- [4] T. Ohguro et al, *IEEE Trans. Electron Devices*, **ED-45**, p. 710, (1998).
- [5] K. Oda et al, *J. Electrochem. Soc.*, **143**, p. 2361, (1996).
- [6] E. Ohue et al, *Proceedings of BCTM*, p. 97, (1998).
- [7] A. Ishizaka et al, *J. Electrochem. Soc.*, **133**, p. 666, (1986).
- [8] K. Washio et al, *Tech. Digest of IEDM*, p. 557, (1999).