

数値モデリングによる高信頼性MOSFET構造の研究

Wada, Tetsunori / Nakamura, Mitsutoshi / Dang, Ryo / 和田, 哲典 / 中村, 光利 / 檀, 良 / Taniguchi, Kenji / 谷口, 研二

(出版者 / Publisher)

法政大学工学部

(雑誌名 / Journal or Publication Title)

法政大学工学部研究集報 / 法政大学工学部研究集報

(巻 / Volume)

22

(開始ページ / Start Page)

55

(終了ページ / End Page)

65

(発行年 / Year)

1986-03

(URL)

<https://doi.org/10.15002/00004053>

数値モデリングによる高信頼性 MOSFET 構造の研究

中 村 光 利*・和 田 哲 典**
檀 良*・谷 口 研 二**

An Analysis of Deterioration Mechanism of MOSFET Characteristics Using A Device Simulator

Mitsutoshi NAKAMURA*, Tetsunori WADA**, Ryo DANG*
and Kenji TANIGUCHI**

Abstract

Simple carrier trap models are proposed and incorporated in a MOS-device simulator for analyzing reliability problems in MOSFET's including LDD structure.

It is found that deterioration of device characteristics is due to a decrease of channel carriers in a conventional MOSFET, and a current path underneath the n^- -region in a LDD structure.

Simulation results show that by shifting the impurity profile peak to the bottom of the n^- -region, it is possible to block this current path and thus to reduce deterioration of device characteristics.

§ 1. 序 論

近年、LSIの大規模化と高速化に伴ってMOSFETの微細化が進みチャンネル長が約1 micron程度のもので出現している。一方、システム側からの要求やバイポーラ系素子との互換性などにより、電源電圧は依然として下がらない。その結果、微細MOSFETのソース・ドレイン間の電位勾配は大きくなる一方である。このことによりMOSFETのドレインの $p-n$ junctionにおける電界が非常に大きくなる。したがって、ドレイン近傍の高電界により加速された電子によるインパクトイオン化現象が著しくなり、高エネルギー電子(ホットエレクトロン)が発生する。このホットエレクトロンの発生で、一番問題になることはゲート酸化膜の電位障壁をのりこえ酸化膜に注入・トラップされた電子による素子の信頼性の低下である。

このインパクトイオン化現象を抑えようということから、ドレイン近傍の高電界領域に n^- 領域を作ったLDD構造が提案¹⁾され高信頼性MOSFETの実現を可能にする素子構造として期

* 電気工学科

** 佛東芝超 LSI 研究所

待されている。ところが、最近の実験結果によると、高い電圧を加えて、ホットエレクトロンを多量に発生させると、通常構造 MOSFET より LDD 構造 MOSFET の方が、素子特性が早く劣化するという報告^{2,3)}がある。

つまり、一方では高信頼性素子として提案された LDD 構造 MOSFET が実験的にはそうでないというのはなぜであろう？

われわれは、微細素子の複雑な構造ではキャリアの微視的な動きこそ特性に重要な影響を与えるものと考えた。しかし、1 micron 程度の素子内部では直接的にキャリアの動きを観測することができないので、数値モデリングに基づくデバイスシミュレーションを用いる以外方法がない。今回、このようなシミュレーションにより、まず素子特性の劣化の様子の再現に主眼をおいた劣化モデルの検討を行ったので報告する。本報告は以下の二部によって構成される。

- (1) 微細 MOS 素子の特性をシミュレーションするに用いる道具としてのデバイスシミュレータの概要
- (2) MOSFET の劣化モデル (特に LDD 構造) の検討

§2. デバイスシミュレータの概要

素子内部の諸現象を表現しているのは、以下に示すポアソン式と電流連続方程式である。

(ポアソン式)

$$\operatorname{div}(\epsilon * \operatorname{grad} \phi) = -q(p - n + N_D - N_A) \quad (1)$$

(電流連続式)

$$\text{Electron} \quad \delta n / \delta t + \operatorname{div}(-J_n / q) = G_n - R_n \quad (2)$$

$$\text{hole} \quad \delta p / \delta t + \operatorname{div}(J_p / q) = G_p - R_p \quad (3)$$

三本の基本方程式を連立させて解くには未知数を三つに絞らなければならない。この変数の取り方には二通りあり、電位 ϕ ・電子濃度 n ・正孔濃度 p 、または電位 ϕ ・擬フェルミレベル $\exp(-\phi_n)$ 、 $\exp(\phi_p)$ である。ここでは、キャリア濃度を用いる手法には擬フェルミレベルを用いる手法から簡単に変更することができるので、後者については省略する。また式 (2)、(3) の左辺第一項は過渡状態を示している項である。この項は今回の解析には用いないので定常状態項だけに主眼をおく。

まず、電流連続方程式の中の電流密度項には、次式を用いる。

(電流密度)

$$J_n = -q * n * \mu_n * \operatorname{grad} \phi + q * D_n * \operatorname{grad} n \quad (4)$$

$$J_p = -q * p * \mu_p * \operatorname{grad} \phi - q * D_p * \operatorname{grad} p \quad (5)$$

さらに、変数を擬フェルミレベルに取るために、ボルツマン近似した式

(carrier 密度)

$$\text{Electron } n = n_i \cdot \exp \{q(\phi - \phi_n)/kT\} \quad (6)$$

$$\text{hole } p = n_i \cdot \exp \{q(\phi_p - \phi)/kT\} \quad (7)$$

を用いる。

ここで、各変数の意味は、 ϕ : 電位、 ϕ_n : 電子の擬フェルミレベル、 ϕ_p : 正孔の擬フェルミレベル、 D_n : 電子の拡散定数、 D_p : 正孔の拡散定数、 n_i : 真性半導体中のキャリア数、 μ_n : 電子の移動度、 μ_p : 正孔の移動度である。

以上の式とアインシュタインの関係式

$$D = \mu kT/q \quad (8)$$

を用いて規格化すると式(1),(2),(3)は

$$\nabla \cdot (\epsilon \nabla \phi) = q(n_i \cdot \exp(\phi - \phi_n) - n_i \cdot \exp(\phi_p - \phi) + N_A - N_D) \quad (9)$$

$$\nabla \cdot (n_i \cdot \mu_n \cdot \exp(\phi) \nabla \exp(-\phi_n)) = G_n - R_n \quad (10)$$

$$\nabla \cdot (n_i \cdot \mu_p \cdot \exp(-\phi) \nabla \exp(\phi_p)) = G_p - R_p \quad (11)$$

になる。

式(9),(10),(11)は ϕ , $\exp(-\phi_n)$, $\exp(\phi_p)$ の三つを未知数とした連立方程式となった。これらの非線形偏微分方程式を簡単に解くために次に示す線形化法を採用する。

式(10),(11)は未知数を $\exp(-\phi_n)$, $\exp(\phi_p)$ にとると、線形になる。しかし、式(9)は少し工夫が必要である。

これは ϕ を第0近似解 ϕ_0 から出発して

$$\phi_{k+1} = \phi_k + \delta_k \quad (12)$$

と表し、 δ_k に関する線形方程式を解く手法である。

ここで、式(12)を式(9)に適用し

$$\exp(\phi_k + \delta_k - \phi_n) = (1 + \delta_k) \exp(\phi_k - \phi_n) \quad (13)$$

に注意すると、式(9)は

$$\begin{aligned} \nabla \cdot (\epsilon \nabla \delta_k) - q \cdot n_i \{ \exp(\phi_k - \phi_n) + \exp(\phi_p - \phi_k) \} \cdot \delta_k \\ = q \cdot n_i \cdot \{ \exp(\phi - \phi_n) + \exp(\phi_p - \phi_k) \} - \nabla \cdot (\epsilon \nabla \phi_k) + q(N_a - N_d) \end{aligned} \quad (14)$$

となり、 δ_k に関して線形化されている。

次に、偏微分方程式の数値解法としてここでとる方法について述べる。

一般に、偏微分方程式を数値的に解く手法に差分法と有限要素法があるが、ここでは差分法を採用した。ここで、われわれのデバイスシミュレータでは二次元問題について考えているので五点差分近似を行っている。五点差分近似は図1において点 (I, J) における未知数の値と四つの最近接格子点上の未知数の値との関係を定式化することである。以下に式(10),(11),(14)の差分後の式を示す。

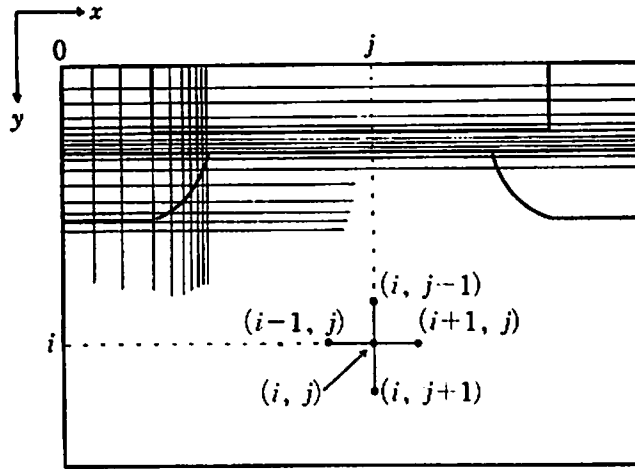


図1 差分格子点
このような格子点を用いて五点差分近似をしている

(ポアソン式)

$$\begin{aligned}
 & \left(\epsilon_8 \frac{dx_i}{2} + \epsilon_1 \frac{dx_{i+1}}{2} \right) \frac{\delta k_N - \delta k_X}{dy_j} - \left(\epsilon_2 \frac{dy_j}{2} + \epsilon_3 \frac{dy_{j+1}}{2} \right) \frac{\delta k_E - \delta k_X}{dx_{i+1}} \\
 & + \left(\epsilon_4 \frac{dx_{i+1}}{2} + \epsilon_5 \frac{dx_i}{2} \right) \frac{\delta k_S - \delta k_X}{dy_{j+1}} - \left(\epsilon_6 \frac{dy_{j+1}}{2} + \epsilon_7 \frac{dy_j}{2} \right) \frac{\delta k_N - \delta k_X}{dx_i} \\
 & - (e^{\phi_i - \phi_s} + e^{\phi_p - \phi}) \cdot \delta k_X = e^{\phi_s \cdot \phi_n} - e^{\phi_p - \phi_s} + N_A - N_D \\
 & - \left\{ \left(\epsilon_8 \frac{dx_i}{2} + \epsilon_1 \frac{dx_{i+1}}{2} \right) \frac{\phi_N^K - \phi_X^K}{dy_i} + \left(\epsilon_2 \frac{dy_j}{2} + \epsilon_3 \frac{dy_{j+1}}{2} \right) \frac{\phi_E^K - \phi_X^K}{dx_{i+1}} \right. \\
 & \quad \left. + \left(\epsilon_4 \frac{dx_{i+1}}{2} + \epsilon_5 \frac{dx_i}{2} \right) \frac{\phi_S^K - \phi_X^K}{dy_{j+1}} + \left(\epsilon_6 \frac{dy_{j+1}}{2} + \epsilon_7 \frac{dy_j}{2} \right) \frac{\phi_N^K - \phi_X^K}{dx_i} \right\} \quad (15)
 \end{aligned}$$

(電子の電流連続式)

$$\begin{aligned}
 & \frac{\mu_n(\phi_S - \phi_X)\delta x_i}{(e^{-\phi_X} - e^{-\phi_S})\Delta y_{j+1}} (e^{-\phi_n^{(S)}} - e^{-\phi_n^{(X)}}) + \frac{\mu_n(\phi_N - \phi_X)\delta x_i}{(e^{-\phi_X} - e^{-\phi_N})\Delta y_j} (e^{-\phi_n^{(N)}} - e^{-\phi_n^{(X)}}) \\
 & \frac{\mu_p(\phi_E - \phi_X)\delta y_i}{(e^{-\phi_X} - e^{-\phi_E})\Delta x_{i+1}} (e^{-\phi_p^{(E)}} - e^{-\phi_p^{(X)}}) + \frac{\mu_p(\phi_W - \phi_X)\delta y_j}{(e^{-\phi_X} - e^{-\phi_W})\Delta x_i} (e^{-\phi_p^{(W)}} - e^{-\phi_p^{(X)}}) \\
 & = \delta x_i \cdot \delta y_j (R_n - G_n)_x \quad (16)
 \end{aligned}$$

(正孔の電流連続式)

$$\begin{aligned}
 & \frac{\mu_p(\phi_S - \phi_X)\delta x_i}{(e^{\phi_S} - e^{\phi_X})\Delta y_{j+1}} (e^{\phi_p^{(S)}} - e^{\phi_p^{(X)}}) + \frac{\mu_p(\phi_N - \phi_X)\delta x_i}{(e^{\phi_S} - e^{\phi_X})\Delta y_j} (e^{\phi_p^{(N)}} - e^{\phi_p^{(X)}}) \\
 & \frac{\mu_n(\phi_E - \phi_X)\delta y_i}{(e^{\phi_E} - e^{\phi_X})\Delta x_{i+1}} (e^{\phi_p^{(E)}} - e^{\phi_p^{(X)}}) + \frac{\mu_n(\phi_W - \phi_X)\delta y_j}{(e^{\phi_E} - e^{\phi_X})\Delta x_i} (e^{\phi_p^{(W)}} - e^{\phi_p^{(X)}}) \\
 & = \delta x_i \cdot \delta y_j (G_p - R_p)_x \quad (17)
 \end{aligned}$$

ここで、不純物 N_D, N_A は外部の不純物プロファイルから与え生成消滅項 $G_n - R_n, G_p - R_p$ および移動度 μ_n, μ_p は、求められた電界や不純物濃度、温度等の関数としてモデル化されており、そのモデルから与えられる。

したがって、二次元2キャリアデバイスシミュレータでは式(15),(16),(17)を用いて解を求めている。

図2はそれの式を用いて実際にプログラムする時のアルゴリズムを示したものである。プログラムの流れは初めに電位と擬フェルミレベルの第0近似解を求める。

次にその値を用いて、ポアソン方程式を解き電位の修正量 δ_k を求め電位を修正する。それから今修正された電位の値を用いて電流連続式をそれぞれ電子と正孔の擬フェルミレベルを修正する。そして、電位の修正量が充分小さいか判断し、大きければ再びポアソン方程式にもどり今の過程を繰り返し δ_k が十分小さくなったら解が求まったとし、反復を終了する。

このようにしてデバイスシミュレータは解を求める。

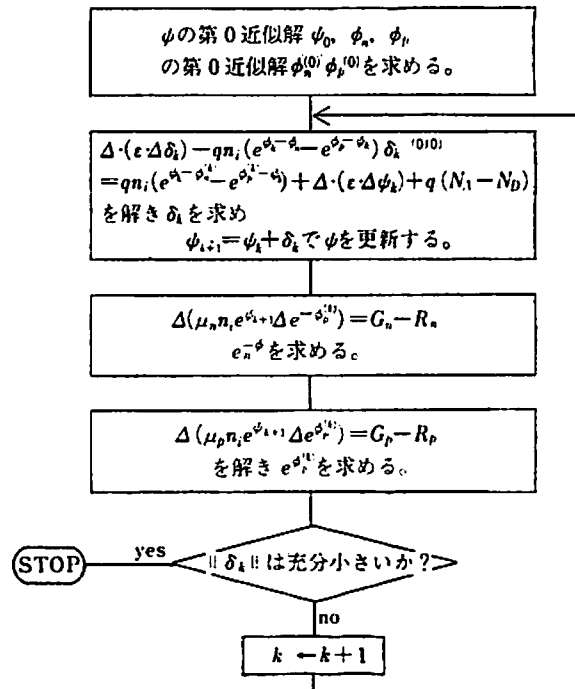


図2 デバイスシミュレータのアルゴリズム

§ 3. MOSFET の劣化モデルの検討

§ 2で述べた二次元2キャリアデバイスシミュレータを用いて、MOSFETの信頼性問題を取り扱おうに当たってドレイン電流に大きな影響を与える移動度モデル、基板電流に影響を与えるインパクトイオン化モデルのパラメータを実際に測定された実測値に fitting し電流電圧特性の精度を上げておかなければならない。したがって、この二つのモデルのついて検討結果を始めに示す。

パラメータの fitting は乱数を用いた fitting 用のプログラムを開発し(別途報告の予定)、それを用いた。

移動度モデル

われわれのデバイスシミュレータの移動度モデル⁴⁾は

$$\mu' = \frac{\mu_0}{\sqrt{1 + \frac{N}{\mu/s + N_T}} \sqrt{1 + \alpha E_x}} \quad (18)$$

$$\mu = \frac{\mu'}{\sqrt{1 + \frac{(\mu' E_x / v_c)^2}{\mu' E_x / v_c + G} + \left(\frac{\mu' E_x}{v_t}\right)^2}} \quad (19)$$

を用いている。

ここで、 $\mu_0, N_r, S, \alpha, v_c, v_s$ は fitting パラメータ、 N は不純物濃度、 E_s は電流に対する平行方向電界、 E_d は電流に対する垂直方向電界である。

図 3(a) に n -channel $L_{eff}=1.8 \mu\text{m}$ の MOSFET の場合のドレイン電流の実測値と、移動度モデルの fitting 前・後のドレイン電流を示す。

fitting 前・後のドレイン電流を比べると fitting 後のドレイン電流はかなりよく実測結果を表現している。

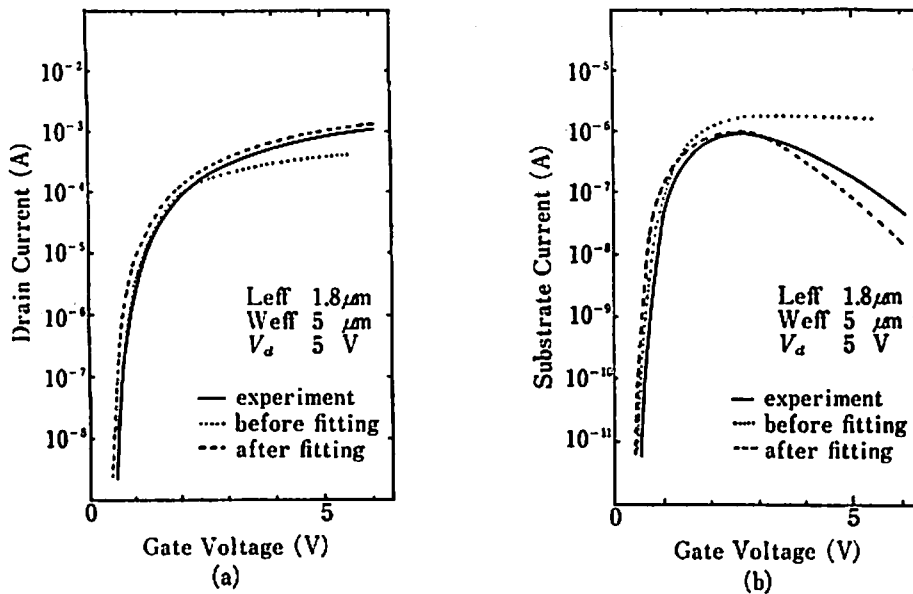


図 3 ドレイン電流、基板電流の実測値とモデルの Fitting 前・後の計算電流値。

(a) 移動度モデル fitting 後の電流

(b) インパクトイオン化モデルの fitting 後の基板電流

インパクトイオン化モデル

次に、インパクトイオン化モデルを示す。

$$G_{inp} = \frac{|J_n|}{q} A_n e^{-\frac{B_n |J_n|}{E \cdot J_n}} + \frac{|J_p|}{q} A_p e^{-\frac{B_p |J_p|}{E \cdot J_p}} \quad (20)$$

ここで、インパクトイオン化モデルにおいて、実測における基板電流をドレイン電流で割ったもの、つまり式 (20) の指数部分の変化を見ると、線形ではなく、むしろ 2 次関数的である。そこで、モデル式を $\frac{J}{E \cdot J}$ の 2 次関数としてモデル化した。次にそのモデル式を示す。

$$G_{inp} = \frac{|J_n|}{q} A_n e^{a_n F_n^2 + b_n F_n + C_n} + \frac{|J_p|}{q} A_p e^{a_p F_p^2 + b_p F_p + C_p} \quad (21)$$

ここで、 $F_n = \frac{|J_n|}{E \cdot J_n}$, $F_p = \frac{|J_p|}{E \cdot J_p}$ である。

このモデル式を用いた基板電流の計算値と式 (20) を用いた計算値の実測との比較を図 3 (b) に示す。以前のモデル式に比べて、新しいモデルを用いた基板電流の精度はかなり向上している。

簡単なキャリアトラップモデルを用いた MOSFET の信頼性問題の解析

新しいインパクトイオン化モデル，実測値に fitting した移動度モデルを用いることによって，ドレイン電流・基板電流の精度が向上したデバイスシミュレータを用いて，次に簡単なキャリアトラップモデルをたて，MOSFET の劣化問題を解析した。

解析は， n -channel MOSFET の，

1. 絶縁膜中の電荷と g_m の関係
2. g_m の LDD 構造依存性

について行った。

解析に用いた素子構造を図(4)に示す。ホットキャリアの注入，トラップされる機構としては界面準位とゲート酸化膜中の固定電荷の2つを想定した。トラップ電荷の分布位置と幅は，ストレス試験に対応する動作点におけるインパクトイオン化現象の激しい部分をシミュレーションにより求め，その部分の真上の酸化膜中であるとした。これより分布位置は LDD 構造 MOSFET では n^- 領域の真上，通常構造 (CONV.) MOSFET ではドレイン側の p - n 接合の真上であり，分布幅は両構造ともに約 0.1 micron であった。また分布は簡単化のために均一に分布していると仮定した。そして，電荷量は界面準位を想定したモデルではゲート酸化膜の一次関数 ($\rho/p=A \cdot V_g$) として与え，固定電荷を想定したモデルでは $5.0E17 \sim 5.0E18$ の電子がトラップされているものとして与えた。

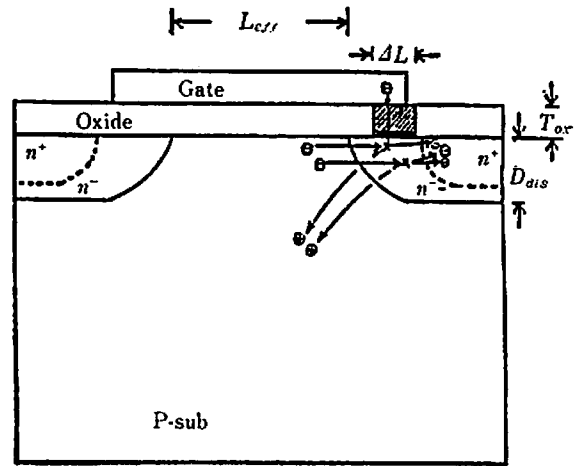


図4 解析に用いた素子構造

ここでは LDD 構造 MOSFET を代表して示した。通常構造 MOSFET は， n^- 領域が n^+ になっている。

この2つのモデルを用いた通常構造 MOSFET と LDD 構造 MOSFET についての結果を図5に示す。

これらの結果を見ると現実の素子特性の変化を良く再現しているのは，通常構造 MOSFET では界面準位を想定したモデル，LDD 構造 MOSFET ではゲート酸化膜中の固定電荷を想定したモデルであった。

したがって，これらの現実の素子特性の変化をよく再現しているモデルについて考察する。

通常構造 (界面準位を想定したモデル)

界面準位を想定したモデルを用いた通常構造 MOSFET の電流路を図6に示す。これを見ると電流路は電荷量に変化しても界面にあることがわかる。したがって，界面における電子密度 (図7) について考察した。これを見ると界面における電子密度は Channel 側で，その真上の

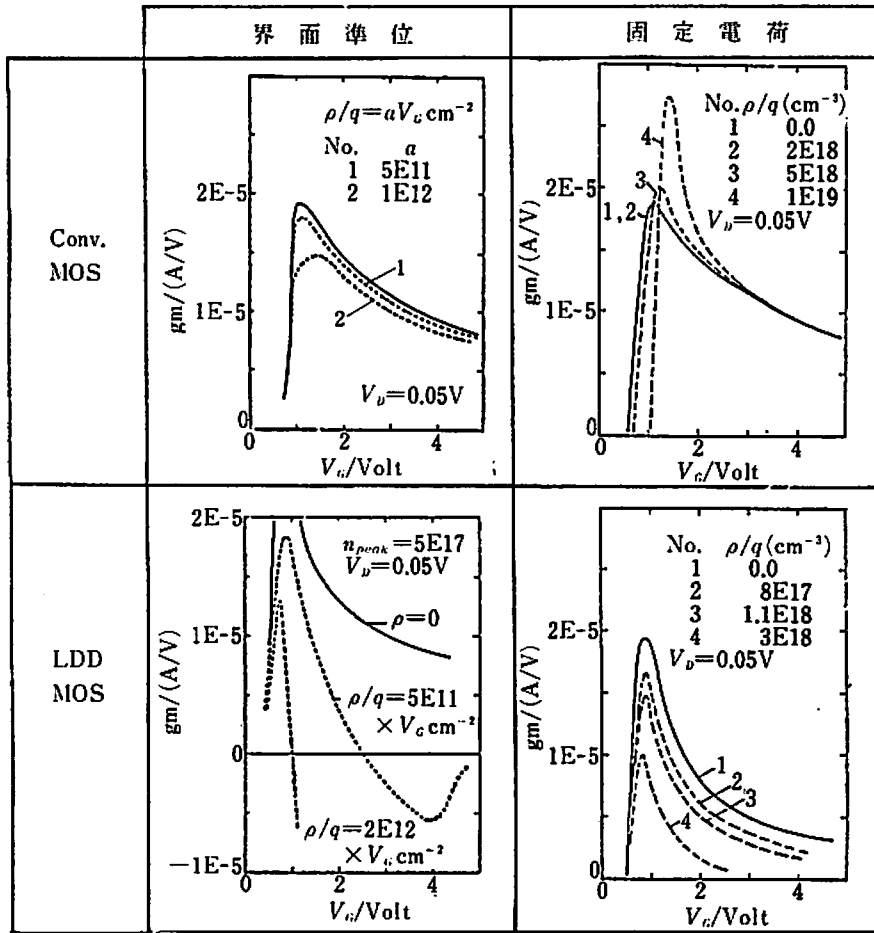


図5 二つの電荷モデルを用いた時各構造における素子特性 ($g_m - V_g$ 特性) の変化
LDD 構造では、ゲート酸化膜中の固定電荷を、通常構造では、界面準位を想定したモデルが実際に実例による素子特性の変化をこく再現している

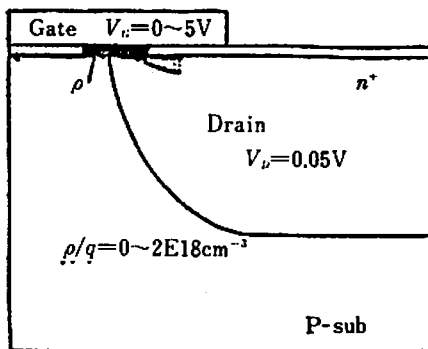


図6 界面準位を想定したモデルを用いた通常構造 MOSFET の電流路

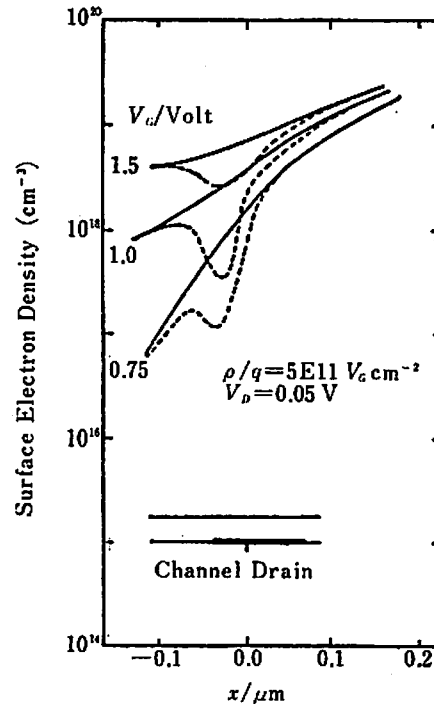


図7 通常構造 MOSFET の界面における電子濃度

電荷の影響を受けて電荷の存在しない時と比べて低下していることがわかる。

また、図8において g_m が一番低下している1V付近での電子密度の低下が一番激しいことがわかる。

これらのことをまとめると、通常構造 MOSFET での g_m 低下の主因は Channel 側の電荷の影響を受けた界面における電子密度の低下であると考えられる。

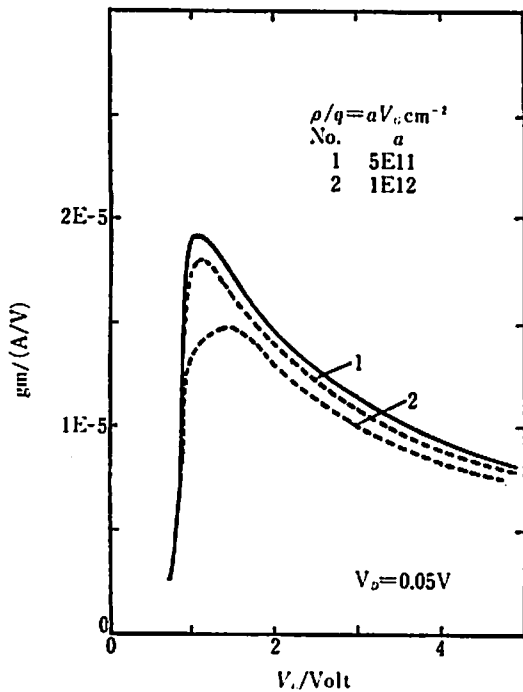


図8 通常構造 MOSFET で、界面準位を想定したモデルでの $g_m - V_g$ 特性

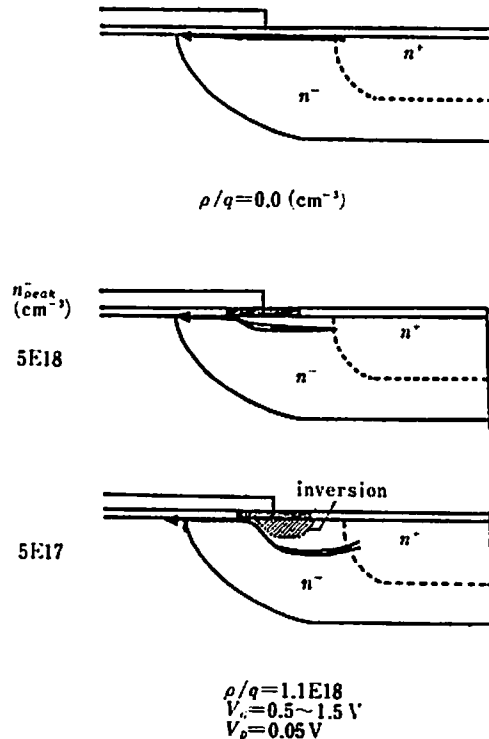


図9 n^- 領域のピーク濃度をパラメータとした LDD 構造の電流路

LDD 構造（固定電荷を想定したモデル）

ゲート酸化膜中の固定電荷 ($\rho/q=1.1E18$) を想定したモデルで、 n^- 領域のピーク濃度をパラメータとした LDD 構造の電流路を図9に示す。これを見ると電荷が存在しない時電流は界面を流れているのに対して、電荷が存在するとその影響を受けて電流路が下方に押し曲げられていることがわかる。しかも、 n^- 領域のピーク濃度が酸化膜中の固定電荷濃度よりも低い時、電荷の存在する酸化膜の真下の n^- 領域が反転を起し電流路が非常に深い所を流れている。それらの n^- 領域のピーク濃度における $g_m - V_g$ 特性を図10に示す。電流路が下方に押し曲げられるにつれて、 g_m の低下が著しくなることがわかる。

一般に n^- 領域は下方ほど低濃度で高抵抗であるので、LDD 構造の g_m 低下は電流路が下方へ押し曲げられているために生ずると考えられる。

さて、LDD 構造の g_m 低下は電流が n^- 領域の低濃度部分を通ることによって生ずるということを逆に応用すると n^- 領域の下方に濃度のピークをもうければ g_m の低下を押えることができるのでは？ということが考えられる。

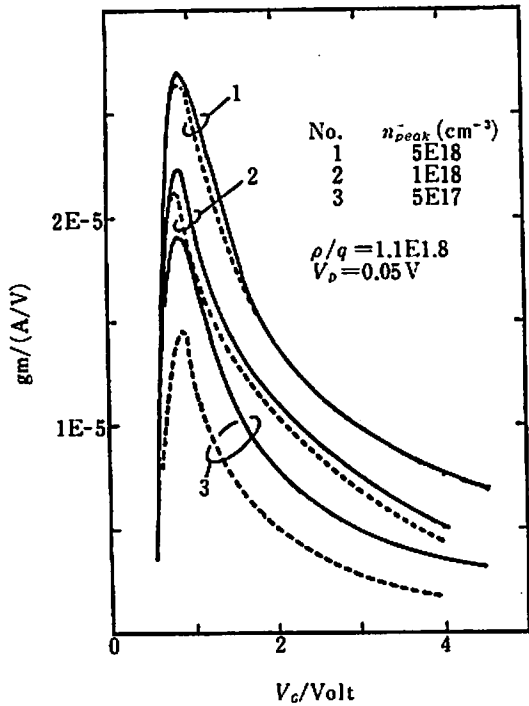


図10 n^- 領域のピーク濃度をパラメータとした LDD 構造の $g_m - V_g$ 特性の変化

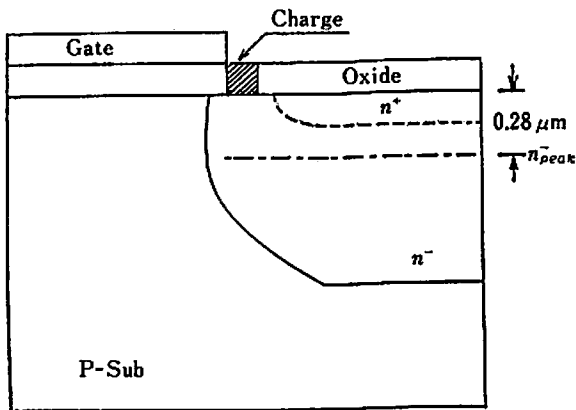


図11 n^- 領域のピーク濃度を下方にもつ LDD 構造 MOSFET の素子構造

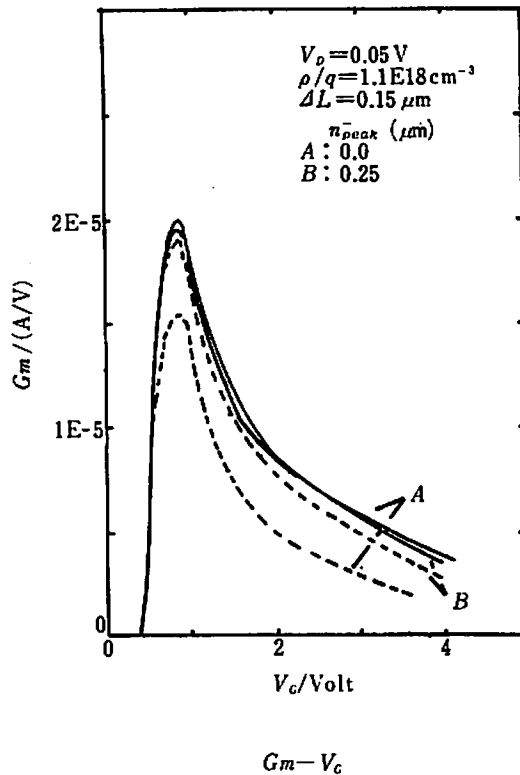


図12 n^- 領域のピーク濃度を下方にもつ LDD 構造 MOSFET の素子特性の変化とピーク濃度を界面にもつ LDD 構造 MOSFET の素子特性の変化の比較

以上のことにより図11のように n^- 領域の濃度のピークを界面から0.28 micron に作った素子に対してシミュレーションを行った。その素子の $g_m - V_g$ 特性を図12に示す。

この図からもわかるように n^- 領域のピーク濃度が下方にある LDD 構造 MOSFET は g_m の低下が少ないと言える。

§4. 結 論

以上のことをまとめると、

1. 通常構造 MOSFET では接合上の電荷モデルで、LDD 構造 MOSFET は n^- 領域上の

電荷モデルで実測結果をよく再現できる。

2. 酸化膜上にトラップされる電子密度を n^- 領域濃度以下にすれば, g_m 低下を抑えることができる。
3. 深い部分に n^- 領域を形成した構造 MOSFET は g_m 低下が小さい。

と言える。

これらのことはモデルの精度から考えて, 定量的には不十分ではあるが定性的には十分であると考えられる。

また, 今後としては量子的なキャリアのふるまいを考慮することによって, モデルの精密化をはかり定量的な見積りをしていく予定である。

謝 辞

本研究を進めるに当たって, 多大な御意見をいただいた東芝総研二研の皆さまに深く感謝いたします。

参 考 文 献

- 1) Seiki Ogura et al.: Design and Characteristics of th Lightly Doped Drain-Source (LDD) insulated Gate Field-Effect Transistor. *IEEE, ED-27*, No. 8, pp.1359-1367 (1980).
- 2) Hsu and H.R. Grinolds: Ststructure-Enhanced MOSFET Degradation due to Hot-Electron. *IEEE, EDL-5*, No. 3, pp.71-74 (1984).
- 3) Hsu and K-Y. Chiu: Evaluation of LDD MOSFET's Based on Hot Electron-Induced Degradation. *IEEE, EDL-5*, pp.162-165 (1984).
- 4) Ken Yamaguchi: Field-Dependent Mobility Model for Two-Dimensional Numerical Analysis of MOSFET's. *IEEE, ED-26*, No. 7, pp.1068-1073 (1979).
- 5) T. Wada and R. Dang. NASECODE-IV 1985 (DVBLIN), pp. 108-119.