

回路シミュレーターで用いる入力データ作成 の対話形式化

KAMOI, Masaru / MURAKAMI, Hide'aki / KITAJIMA, Akihiro /
鴨居, 勝 / 村上, 英明 / 北島, 晃宏 / DANG, Ryo / 檀, 良

(出版者 / Publisher)

法政大学工学部

(雑誌名 / Journal or Publication Title)

法政大学工学部研究集報 / 法政大学工学部研究集報

(巻 / Volume)

26

(開始ページ / Start Page)

65

(終了ページ / End Page)

75

(発行年 / Year)

1990-02

(URL)

<https://doi.org/10.15002/00003925>

回路シミュレータで用いる入力データ作成の対話形式化

村 上 英 明*・鴨 居 勝**

北 島 晃 宏**・檀 良**

An Interactive Editor for the Creation of Circuit Simulation Data File

Hide'aki MURAKAMI*, Masaru KAMOI**, Akihiro KITAJIMA**
and Ryo DANG**

Abstract

In this paper, we propose a new interactive method to create data file for analog circuit simulator. The target circuit simulator is SPICE. The purpose of this program is to simplify the data input work. To cope with complex command system of SPICE, a hierarchical structure is adopted for the input module of this program. At the same time, for friendliness a mouse is adopted as pointing device.

§1. は じ め に

近年における IC(Integrated Circuit) の技術革新には、目をみはるものがある。その名称も SSI, MSI, LSI, そして最近では、超 LSI へと進化してきた。その 1 チップ 1cm 四方以下の上に配置される素子の数は、数 100 万のオーダーになっている。この内部素子の密度は、3 年で 4 倍のペースで進んでいる。これら IC の発達においてはこれもまた格段の進歩を遂げた電子計算機のこととも忘れることはできない。IC 設計におけるコンピュータの利用については、CAD (Computer Aided Design) という形で実現されている。IC 設計の行程中、シミュレーションについては、プロセス、デバイス、回路、論理シミュレーション等が挙げられるが本論文で目的とするものは、アナログ回路シミュレーションである。アナログ回路シミュレータと一口に言っても IBM で開発された ECAP-II, ASTAP そして CIRCUS¹⁾ 等多種多様なものがあるが、今回扱うシミュレータは SPICE である。SPICE は、Simulation Program with Integrated Circuit Emphasis の頭文字を取ったものであり 70 年代に米国カリフォルニア大学バークレー分校で開発された汎用回路解析プログラムで、直流解析、交流解析、及び過渡解析の機能を有している。その SPICE も現

* 大学院工学研究科電気工学専攻 (修士課程)

** 工学部電気工学科電気電子専攻

在では、改良が進み本校においては(株)富士通の FSPICE が稼働している³⁾。これらの電子回路設計用 CAD を使う理由を次に示す。

設計した電子回路が、正常に動作するか否かを調べるには、実際に回路を構成して確かめるのが最も確実な方法である。しかし集積回路のような場合、回路を実際来实现するには多大な費用を要する。これを個別部品で構成しても、集積回路特有の条件、例えば素子間の整合性、素子の寸法により決定されるパラメータの値、寄生素子などは、個別部品では、達成できない。また、非線形な特性の解析、例えば過度応答、発振回路の厳密な解析などは、小規模な回路であっても、我々が、直接計算するのは、非常に困難である。これらの理由により開発され IC 設計の現場で使用されてきた SPICE であるが、使用に際しては回路データの inputs が、必要である。これまでは、一般的にエディタによって作成されていた。大型計算機では、TSS モードでの E コマンド若しくは、こちらが普通であると思われるが、PFD (Programming Facility for Display users) の 2 番の EDIT モードでの作成が可能である。この作業は、SPICE の機能範囲の広さからマニュアルを横に参照しながらのものになっている。そこで、ここにポインティングデバイスとしてマウスを使用し対話的な入力処理を可能にするデータファイルジェネレータを提案するものである。

§ 2. アナログ回路解析流れ図

次に回路解析に於ける流れ図を示す³⁾ (Fig. 1)。まず第一に回路仕様が決定される。次にその仕様に基づいて回路設計がなされ、その設計に基づく入力データを作成する。この時点で各種非線形デバイス等のモデルライブラリをリンクする。ここでリンクの終了したデータファイル

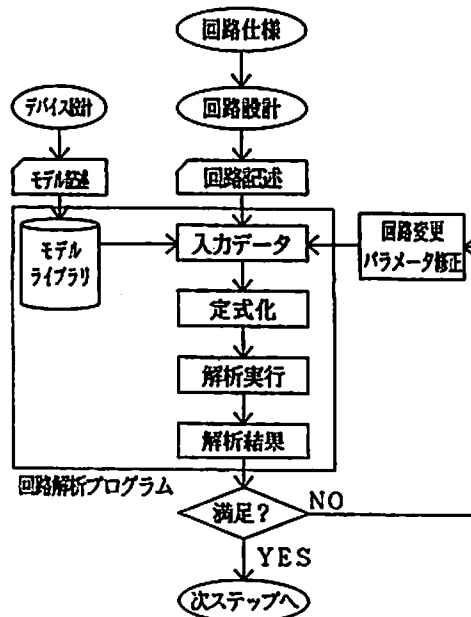


Fig. 1 回路解析プログラムによる回路設計フロチャート

ルを元に定式化がなされる。この後、解析実行となるわけであるが、定式化された式は行列、連立一次方程式の形になるのでこの行列解法が主な目的である。ここで満足のいく結果が得られれば次の設計ステップへ進むわけであるが満足のいく結果が得られなければ回路自体の変更、またはパラメータの修正を行って入力データを作成し直す。つまりこの部分は、シミュレータと人間とのインターフェースを成す部分であり何度も試行錯誤をしながら繰り返す場所である。その部分の系統的な入力を行うのが本プログラムである。

§ 3. SPICE における入力データ形式

ここで前述した SPICE への回路データの入力形式について示す。ここでは、Fig. 2(a) に例として差動増幅器を示す。この回路の入力データは、Fig. 2(b) に示す。SPICE 自身かなりの広範な回路素子を扱えるので一見のデータフォーマットは複雑である。しかしその入力カードは、大きく4種類に分けられる。タイトルカード、エレメントカード、コントロールカード、コメントカードの4種である。

タイトルカードは、その回路の名称や解析の種類等を記述する部分である。

“*” (アスタリスク) で始まる行は、コメントカードであって、解釈されない。

“.” (ピリオド) で始まる行は、コントロールカードである。

エレメントカードつまり素子文では頭文字1字がその素子を決定するものであり、その後7文字までが同種素子の区別をするものである。Table 1 に各素子文のキーワードを示す。

回路入力データについて説明する。1行目がタイトルカードである。このカードはファイルの頭になければならない。他の文は、順不動であるが、これだけは例外である。2行目の“WIDTH”文は、入力データの有効幅を制御するものである。この例では、72文字分となっている。ここで文字とは半角のことである。3, 4, 5行目がコメント文となっている。5行目はVINという名の独立電圧源である。続く数字は接続されている節点番号及び電源値である。ここでは、SIN 関数

Table 1 素子文のキーワード

キーワード	回路素子	キーワード	回路素子
R	抵抗/半導体抵抗	M	MOSFET
C	線形・非線形・半導体容量	Y	MESFET
L	線形・非線形インダクタ	Z	ジョセフソン素子
K	相互インダクタ	V	独立電圧源
T	無損失伝送線路	I	独立電流源
U	分布定数線路	G	線形・非線形電圧制御型電流源
S	電圧制御型スイッチ素子	E	線形・非線形電圧制御型電圧源
W	電流制御型スイッチ素子	F	線形・非線形電流制御型電流源
D	DIODE	H	線形・非線形電流制御型電圧源
Q	BJT	X	部分回路呼出し素子
J	JFET		

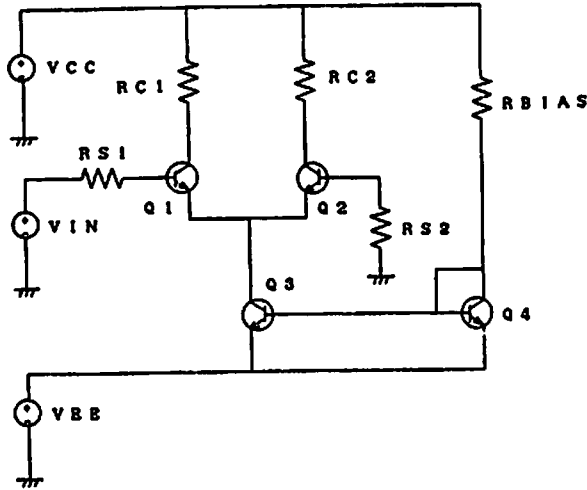


Fig.2 (a) 差動増幅器

```

CIRCUIT 1 : DC, AC AND TRAN ANALYSIS
.WIDTH IN=72
.
.
  <<< CIRCUIT DESCRIPTION >>>
.
VIN 1 0 SIN(0.1 5MEG) AC 1
VCC 8 0 +15
VEE 9 0 -15
.
RS1 1 2 1.2K
RS2 3 0 1.2K
RC1 4 8 9.6K
RC2 5 8 9.6K
RBIAS 7 6 10K
.
Q1 4 2 6 QBJT
Q2 5 3 6 QBJT
Q3 6 7 9 QBJT
Q4 7 7 9 QBJT
.
.MODEL QBJT NPN (BF=78 RB=110 CJS=2.2PF TF=0.25NS TR=6.1NS
+CJE=2.7PF CJC=2.7PF VAF=52 BGN=9.7 RC=11.5 RE=1.6 XEJC=0.89)
.
  <<< CONTROL COMMANDS >>>
.
.OPTIONS LIST MODE OPTS ACCT
.DC VIN -0.20 0.20 0.004
.AC DEC 10 1 10GHZ
.TRAN SNS 500NS
.
.GRAPHIC DC V(4) V(5)
.GRAPHIC AC VM(4) VP(4)
.GRAPHIC TRAN V(4) V(5)
.GRAPHMAN PDB=APPLY1.EXO1.PDBDATA
.END
    
```

Fig.2 (b) 回路データ

の信号を定義している。括弧内の数値は、オフセット電圧 0V, 振幅 0.1V, 周波数 5 MHz を表している。VCC は 15V の直流電圧源である。10 行目の RS1 は節点番号 1 と 2 のあいだにある 1.2 KΩ の抵抗を意味している。16 行目の Q1 は、節点番号 4, 2, 6 に各々コレクタ, ベース, エミッタが対応している BJT (Bipolar Junction Transistor) を表わしているここで QBJT とはモデル名である。21 行目の “. MODEL” 文はこの BJT のモデル名 QBJT の各パラメータを設定するカードである。ここでは、NPN 型で次のパラメータを持つ素子として定義されている。

BF 順方向電流利得 78

RB ゼロバイアスペース抵抗 110 KΩ

CJS コレクタ・基板間ゼロバイアス空乏層容量 2.2 PF
 TF ベース電荷の順方向キャリア走行時間 0.25 NF
 TR 逆方向キャリア走行時間 6.1 NS
 CJE ベース・エミッタ間ゼロバイアス空乏層容量 2.7 PF
 CJC ベース・コレクト間ゼロバイアス空乏層容量 2.7 PF
 VAF 順方向アーリー電圧 52
 RBM 最小高注入ベース抵抗 9.7 K Ω
 RC コレクタ抵抗 11.5 K Ω
 RE エミッタ抵抗 1.6 K Ω
 XCJC CJC のベース側成分比

この他にも多くの指定パラメータがあるがここに無いものには省略値が入る。

26行目から下は制御文である。“ . OPTIONS” 文は、実行制御パラメータやプログラム内の定数などを設定する制御文である。各単語の意味は次の通りである。

LIST 回路データにある全素子の一覧表を出力する
 NODE 節点の参照関係の一覧表を出力する
 OPTS 解析の実行に用いられたオプションの値を出力する
 ACCT 解析が終了した時に、統計情報、CPU 時間を出力する

この文にも多くのオプションがあるが、書かれなかった場合には、省略値が与えられる。

27行目の “. DC” 文は、独立電圧源 “VIN” の値を -0.20V から $+0.20\text{V}$ まで 0.004V 刻みで直流解析せよという意味である。

28行目の “. AC” 文は、周波数を 1Hz から 10GHz まで10倍になる間に10ポイントの交流解析を行なうと言う事である。

29行目の “. TRAN” 文は、 5NS ずつ 500NS まで過渡解析を行なうと言う意味である。

31行目の “. GRAPHIC” 文は、解析結果の図形表示を行う制御文である。この文の具体的な説明としては、直流伝達曲線計算を行なった結果を節点4番、5番の電圧について図示せよというものである。

34行目の “. GRAPHMAN” 文は、図形データを格納しておくデータセットとのアクセスを指定するカードである。

最後の “. END” 文は、入力データの終了を宣言するものである。

§4. 本プログラム流れ図

ここに本プログラムのフロチャートを示す (Fig. 3)。まずファイル名の入力、タイトル名の入力となされる。次にそのファイル名のファイルのオープンを行い、タイトル名のファイルへの書

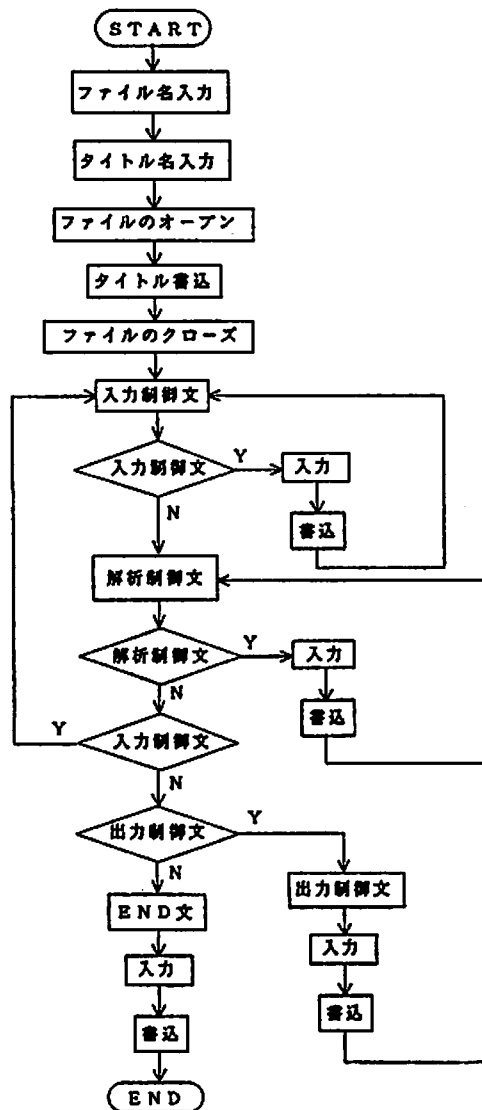


Fig. 3 本プログラムフロチャート

き出しがなされる。一端ここでファイルはクローズされ今後は、随時必要なときにオープンされる。さらに処理を進めていくと各制御文であるかどうかの判定がなされ各々の分岐に応じた処理が行なわれる。

§ 5. 入力データ階層構造

本プログラムでのデータ入力の階層構造は、Fig. 4 のようになっている。枝分かれしている構造により各入力画面への段階的なアプローチがなされる。この上下の階層への往来には、マウスを採用している。

§ 6. 実際の画面構成及び入力手順

プログラム最初のファイル名、タイトル名の入力が終わると Fig. 5(a)のような画面が表示され

本プログラムでの入力階層構造

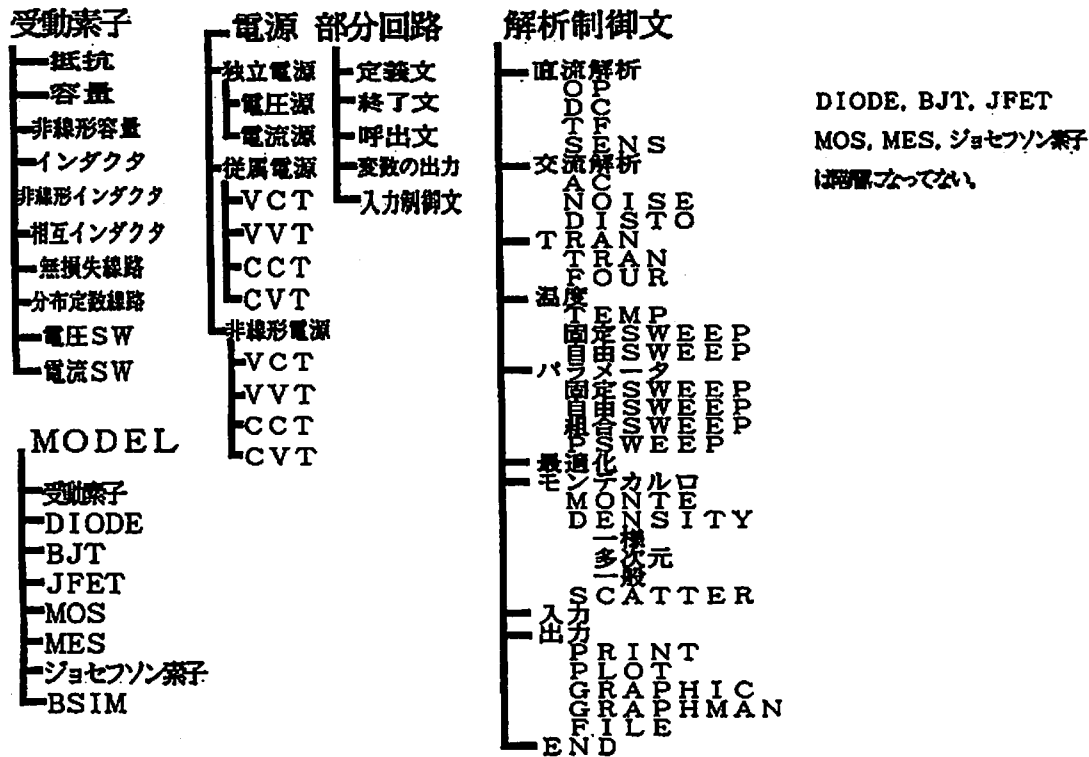
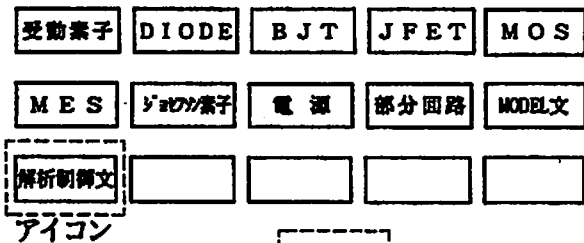


Fig.4 入力階層構造



アイコン

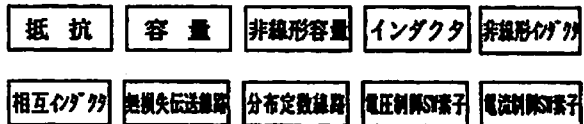


Fig.5 (a) 画面 入力制御文

Fig.5 (b) 画面 受動素子

Rxxxxxx n1 n2 rval <TC=tc1 <,tc2>>

Rxxxxxx :抵抗の素子名
 Rを先頭とする8文字以内の英数字で記述する
 n1 :正端子番号, 0~9999の間の英数字で記述する
 n2 :負端子番号, 0~9999の間の英数字で記述する
 rval :抵抗値[Ω], 次の何れかで指定する
 ・数値 ・パラメータ変数 ・テーブル関数
 tc1 :一次温度係数, 次の何れかで指定する
 ・数値 ・パラメータ変数
 tc2 :二次温度係数, 次の何れかで指定する
 ・数値 ・パラメータ変数

上の指示にしたがって、入力して下さい
 ?

Fig.5 (c) 画面 抵抗の入力

る。これが、第一層の画面である。ここには、8つの素子文、部分回路、MODEL文、及び解析制御文のアイコンが配置されている。アイコンとは、マウスカーソルで指し示すべき各領域である。つまり、Fig. 5(a)の各々の長方形のことである。アイコンの中でマウスのボタンをクリックするとそのX座標、Y座標の値からサブルーチンをコールする。すると第二層の画面が表示される。Fig. 5(b)では、第一層の受動素子をクリックした場合に出て来る画面である。ここで例として抵抗をクリックするとFig. 5(c)の様な入力促進画面が出て来る。ここまでの入力操作は、全てマウスによって行われる。このFig. 5(c)の画面では、キーボードによる入力で、この場合は抵抗の名称、接続節点番号、及びその値をキーインする。

§7. 結 果

今回のプログラムによって作成されたファイルについて報告する。例として出力バッファ、TTLインバータを選択した。

各回路の入力データファイルの説明をする。

まず、出力バッファであるが8個のMOSが使用されている(3行目から18行目)(Fig.6(b))。これらのMOSはP型、N型各々2種類ずつ計4種類のモデルに分けられる。この回路は、CMOS論理回路の部分回路なのでVCCについて記述はファイルの中に無いことを述べておく。“MODEL”文もP1、P2、N1、N2のモデル名の各々パラメータを定義している(20行目から35行目)。

過渡解析カード 2.5 NS ずつ 100 NS まで過渡解析せよ (37行目)

温度解析カード 22°C, 27°C, 32°C, 37°C, 42°Cの各温度に於て温度解析せよ (38行目)

出力制御文 過渡解析結果を節点番号 1, 2, 3, 6の電圧についてプロットせよ (39行目)

END カード データ終了宣言

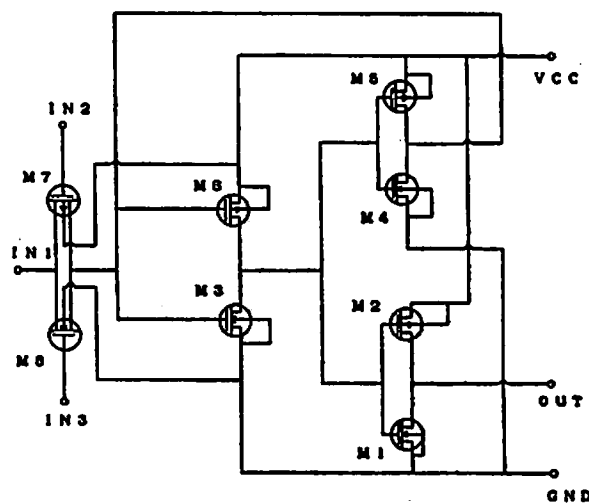


Fig.6 (a) 出力バッファ

```

* OUTPUT BUFFER
*
M1 4 8 6 6 N1 W=384U L=8U AD=4148P AS=6048P NRD=5 NRS=.5
+ PD=445U PS=1510U OFF
M2 4 8 5 5 P1 W=824U L=8U AD=11560P AS=9360P NRD=.5 NRS=.5
+ PD=1160U PS=1650U
M3 8 7 6 6 N1 W=128U L=8U AD=1900P AS=6048P NRD=2 NRS=5
+ PD=210U PS=1510U
M4 7 8 6 6 N2 W=8U L=40U AD=1800P AS=6048P NRD=10 NRS=15
+ PD=150U PS=1510U OFF
M5 7 8 5 5 P2 W=8U L=40U AD=1000P AS=9360P NRD=6 NRS=12
+ PD=150U PS=1650U
M6 8 7 5 5 P1 W=128U L=8U AD=1740P AS=9360P NRD=4 NRS=4
+ PD=205U PS=1650U OFF
M7 1 2 7 5 P1 W=24U L=8U AD=1400P AS=360P NRD=3 NRS=3
+ PD=175U PS=110U OFF
M8 1 3 7 6 N1 W=24U L=8U AD=600P AS=540P NRD=14 NRS=24
+ PD=245U PS=290U OFF
*
.MODEL P1 PMOS(TOX=0.125U NSUB=3.2E15 VTO=-0.65 XJ=1.5U LD=1.125U
+ JS=7.75E-5 PB=0.88 UO=191 UCRT=4.14E4 VEXP=0.16 VTRA=0.25
+ CGBO=3E-10 CGDO=3.26E-10 CGSO=3.26E-10 CJSW=1F VMAX=5E4 NEFF=3
+ RSH=14 LEVEL=2)
.MODEL N1 NMOS(TOX=0.125U NSUB=10E15 VTO=0.924 XJ=1.9U LD=1.5U
+ JS=1.24E-5 PB=0.89 UO=622 UCRT=3.97E4 VEXP=0.05 VTRA=0.25
+ CGBO=3E-10 CGDO=4.35E-10 CGSO=4.35E-10 CJSW=2F VMAX=5E4 NEFF=3
+ RSH=3 LEVEL=2)
.MODEL P2 PMOS(TOX=0.125U NSUB=3.2E15 VTO=-0.65 XJ=1.5U LD=1.125U
+ JS=7.75E-5 PB=0.86 UO=222 UCRT=5.83E4 VEXP=0.15 VTRA=0.25
+ CGBO=3E-10 CGDO=3.26E-10 CGSO=3.26E-10 CJSW=1F VMAX=5E4 NEFF=3
+ RSH=14 LEVEL=2)
.MODEL N2 NMOS(TOX=0.125U NSUB=10E15 VTO=0.924 XJ=1.9U LD=1.5U
+ JS=1.24E-5 PB=0.89 UO=814 UCRT=6.2EE4 VEXP=0.13 VTRA=0.25
+ CGBO=3E-11 CGDO=4.35E-10 CGSO=4.35E-10 CJSW=2F VMAX=5E4 NEFF=3
+ RSH=3 LEVEL=2)
*
.TRAN 2.5K 100H
.TEMP 22 27 32 37 42
.PLOT TRAN V(1) V(2) V(3) V(6)
.END
    
```

Fig. 6 (b) 回路データ

次にTTLインバータであるが5個のBJTと3個のダイオードが使用されている (Fig. 7)。BJTは、すべてNPN型である。

タイトルカード

案子カード

独立電圧源 (3行目—4行目)

パルス信号の入力電圧源

5Vのドライブ電圧源

抵抗 (6行目—11行目)

BJT (13行目—17行目)

モデル名 NBJT

ダイオード (19行目—21行目)

モデル名 DIO1

モデル文 (22行目—24行目)

BJTとダイオードのモデルパラメータの設定

過渡解析カード (26行目)

2NSずつ60NSまで過渡解析せよ

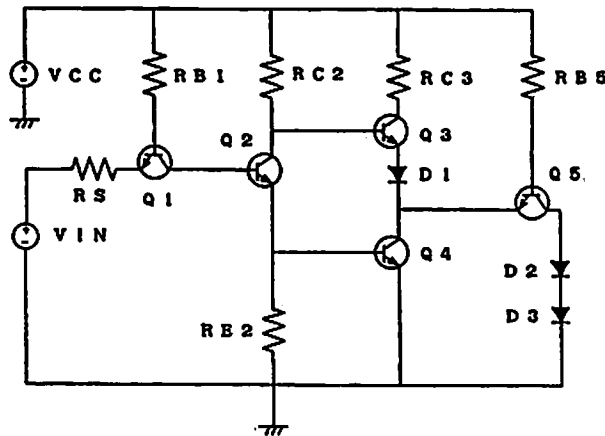


Fig.7 (a) TTL イーバータ

```

* TTLINV
*
VIN 1 0 PULSE(0 3.5 5NS 10NS 10NS 10NS)
VCC 13 0 5.0

RS 1 2 48.0
RB1 13 3 3.6K
RC2 13 5 1.7K
RE2 6 0 1.2K
RC3 13 7 112
RB5 13 10 4.1K

Q1 4 3 2 NBJT
Q2 5 4 6 NBJT
Q3 7 5 8 NBJT
Q4 9 6 0 NBJT
Q5 11 10 9 NBJT

D1 8 9 DI01
D2 11 12 DI01
D3 12 0 DI01
.MODEL DI01 D(RS=45 TT=0.89NS CJ0=0.95PF)
.MODEL NBJT NPN(BF=53 RB=66 RC=33 TF=0.89NS TR=8.5NS
* CJC=&P1-2.2PF CJE=1.3PF VJC=0.89 VAF=44 IKF=&IKF=0 IKR=0.091)

.TRAN 2NS 60NS
.TEMP 50
.PLOT TRAN V(0)
.END
    
```

Fig.7 (b) 回路データ

温度解析カード (27行目)

50°Cにて温度解析せよ

出力制御文 (28行目)

過渡解析結果を節点番号の電圧についてプロットせよ

END カード

§8. ま と め

今回開発したプログラムの特徴

- マウスをマンマシンインターフェースとした階層的なインタラクティブ処理を実現している。このことにより円滑な入力作業が実現される。
- 作成された入力ファイルは、同じ OS (Operating System) 上のマシンであれば即再利用可能である。大型計算機上でも ASCII から EBCDIC への変換を行ないファイル転送を行えば

利用できる。

プログラムの拡張について

・ BASIC から C 言語への移植

これには大きく二つの利点がある

今後の保守管理の面

C 言語はフォーマットが整備されているので他機種でのプログラム活用も少ない手直しで実現できる。

マウス等の利用の面

プログラムからのマウスなどのデバイスの管理が可能である。

・ 入力データの構文チェックルーチンの開発

今回開発したプログラムは、SPICE のために特定化された簡易エディタというべき性格のものであるが、ここで構文チェック機能を付加することによって SPICE の実行を介さず編集できるものである。

参 考 文 献

- 1) 監修・森末道忠: VLSI 設計・製造シミュレーション, pp.121-124.
- 2) 富士通 FACOM OS IV/F4 MSP: FSPICE 解説書, 78AR-7700-3.
- 3) 山田 博編, 上原貴雄, 白石 博, 鹿毛哲朗共著: VLSI コンピュータの CAD, pp.163-164.