

非等温シミュレータを用いたMOSFET解析

DANG, Ryo / HAYASHI, Hirokazu / 林, 洋一 / 檀, 良

(出版者 / Publisher)

法政大学工学部

(雑誌名 / Journal or Publication Title)

法政大学工学部研究集報

(巻 / Volume)

28

(開始ページ / Start Page)

133

(終了ページ / End Page)

143

(発行年 / Year)

1992-02

(URL)

<https://doi.org/10.15002/00003879>

非等温シミュレータを用いた MOSFET 解析

檀 良*・林 洋一**

MOSFET Analysis Using A Non-Isothermal Device Simulator

Ryo DANG*and Hirokazu HAYASHI**

Abstract

It has long been accepted that a numerical solution of the drift-diffusion equations constitutes a standard approach to the simulation of a semiconductor device. The model usually assumes a constant temperature, e.g., room temperature, for the carriers and the lattice. However, in a miniaturized device where impact ionization becomes conspicuous, a large current density can concentrate at a high field region, leading to the creation of a localized hot spot due to an abrupt increase of lattice temperature. Therefore, in order to accurately simulate this situation, it is necessary to include the heat flow equation in the device model. In this paper, the conventional drift-diffusion equations and the heat flow equation are solved self-consistently, with the discretization based on a modified Scharfetter-Gummel approximation. As result, it is found that the lattice temperature shows a localized increase of 75 degrees under normal biasing conditions.

§ 1. はじめに

デバイス・シミュレーションにおけるドリフト・拡散モデルは、電子、正孔のキャリア温度と格子（デバイス）温度を一定とする等温場を仮定している^[1]。このモデルは、MOSFETにおいて、ゲート長が1.0 [μm] 程度までは、実測値とよく一致し計算時間が極めて短く、手軽に扱える事から、従来広く扱われてきた。しかしながら、近年LSIに用いられるデバイスは微細化の

*電気工学科電気電子専攻

**工学研究科電気工学専攻

一途をたどり、特にMOSFETにおいては実用チャネル長0.1 [μm] 程度までのものが実現されようとする段階までになり、素子の微細化に伴う速度オーバーシュート現象^[2]やバリスタック効果^[3]などの非平衡現象が重要になってくる。

ドリフト・拡散モデルでは、キャリアの輸送はローカルな場に限ってのみ記述されるという大前提の上に記述されている。従って、非ローカルなキャリア輸送効果がデバイスの電気特性を決める微細素子において、ドリフト・拡散モデルはもはや成り立たなくなる。このような非平衡現象を記述するために、ドリフト・拡散モデルにエネルギー保存則を加えた緩和時間近似モデル^{[4]-[6]}や電子温度モデル^[7]が扱われ、ホットキャリア解析などに用いられている。

一方、これらのモデルの多くの場合は、電子、正孔温度を変数として扱う一方で、格子温度を無視している。しかしながら、実際には温度差によるホットキャリアから格子へのエネルギーの伝達やホットキャリア間のエネルギーの交換において、電子と正孔の間のエネルギー緩和時間が異なるために生じる格子へのエネルギーの伝達や再結合過程によるエネルギーの放出が考えられる。したがって、より正確なモデルは、さらに格子温度を考慮する必要がある^[8]。

一般にMOSFETは、パワーデバイスに比べて消費電力が小さくデバイスの発熱による温度変化はきわめて小さいと考えられてきた^[9]。しかしながら、素子の微細化が進み、ホットキャリア効果が無視できなくなるようなマイクロな世界においては、MOSFETのドレイン近傍の電界が増大し、局部的に電流密度が高くなるなど、素子の信頼性に及ぼす影響が懸念される。

このような影響を解析するには、格子温度を変数にした熱伝導方程式を扱う必要がある^[10]。

上記の議論で明らかかなように、微細デバイスにおける諸現象を十分取り込むためには、従来流体モデルの基本とされてきた3本の方程式(ポアソン方程式や電子と正孔のそれぞれの電流連続式)に加えて、電子と正孔のそれぞれのエネルギーの平衡式や熱伝導方程式、さらに量子効果を司るシュレディンガー方程式の計7本の方程式を考慮する必要がある^[11]。

本論文では、上記方程式全セットの数値解を求める第1歩として、格子温度を変数とする非等温シミュレータを用いたMOSFET解析を報告する。

§ 2. 基本方程式

基本方程式は、以下に示すポアソン方程式(1)、電子及び正孔の電流連続式(2)、(3)と熱伝導方程式(4)の4本である。

(ポアソン方程式)

$$\text{div}(\epsilon \cdot \text{grad}\Psi) = -q \cdot (p - n + N_D - N_A) \quad (1)$$

(電子の電流連続式)

$$\frac{dn}{dt} - \text{div}(-J_n/q) = GR \quad (2)$$

(正孔の電流連続式)

$$dn/dt + \text{div}(J_p/q) = GR \quad (3)$$

(熱伝導方程式)

$$-\text{div}(k_L \cdot \text{grad } T_L) = Q \quad (4)$$

ここで、 ψ : 電位、 q : 電荷量、 n : 電子濃度、 p : 正孔濃度、 N_D : n型不純物濃度、 N_A : P型不純物濃度、 J_n : 電子電流密度、 J_p : 正孔電流密度、 GR : 電子/正孔の生成再結合項、 k_L : 熱伝導率、 T_L : 格子温度、 Q : 発熱項である。上式で扱う生成再結合項は、Shockley-Read-Hallモデル (R_{SRH})、Augerモデル (R_{Aug})、インパクトイオン化モデルには、2次の項まで含んだモデル (G_{IMP}) を用いた。これらを次式に示す。

$$GR = G_{IMP} - (R_{SRH} + R_{Aug}) \quad (5)$$

ここで、

$$G_{IMP} = \frac{J_n}{q} \cdot A_n \cdot \exp(-a_n \cdot \Delta_n^2 + b_n \cdot \Delta_n + c_n) + \frac{J_p}{q} \cdot A_p \cdot \exp(-a_p \cdot \Delta_p^2 + b_p \cdot \Delta_p + c_p)$$

$$\Delta_i = |J_i| / |E \cdot J_i| \quad (i = n, p)$$

$$R_{SRH} = \frac{n_i^2 - n \cdot p}{\tau_n(p + n_i) + \tau_p(n + n_i)}, \tau_n = \frac{\tau_{n0}}{1 + |N|/\tau_{n0}}, \tau_p = \frac{\tau_{p0}}{1 + |N|/\tau_{p0}}$$

$$R_{Aug} = (n_i^2 - n \cdot p) \cdot (C_n \cdot n + C_p \cdot p)$$

但し、 $A_n: 7.35 \times 10^5 [\text{cm}^{-1}]$, $A_p: 7.83 \times 10^5 [\text{cm}^{-1}]$, $a_n: 4.177 \times 10^{11} [\text{v} \cdot \text{cm}^{-1}]^2$, $a_p: 5.732 \times 10^{11} [\text{v} \cdot \text{cm}^{-1}]^2$, $b_n: -1.787 \times 10^5 [\text{v} \cdot \text{cm}^{-1}]$, $b_p: -1.261 \times 10^6 [\text{v} \cdot \text{cm}^{-1}]$, $c_n: 42.137$, $c_p: 43.32$, $C_n: 2.7 \times 10^{-31} [\text{cm}^{-6} \text{sec}^{-1}]$, $C_p: 9.9 \times 10^{-31} [\text{cm}^{-6} \text{sec}^{-1}]$, $\tau_{n0}: 3.95 \times 10^{-8} [\text{sec}]$, $\tau_{p0}: 3.52 \times 10^{-8} [\text{sec}]$, $\tau_{n0} = \tau_{p0} = 7.1 \times 10^{+15} [\text{cm}^{-3}]$, $N: N_A - N_D [\text{cm}^{-3}]$ である。

また、デバイス内部に温度勾配があると、それに伴って誘起された電流をキャリアの電流密度式に付け加える必要がある。したがって、以下に示す温度勾配まで含めた電流密度式を用いる。

$$J_n = q n \mu_n(T_n) E + k T_n \mu_n(T_n) \cdot \text{grad } n + k n \mu_n(T_n) \alpha_n(T_n) \text{grad } T_n \quad (6)$$

$$J_p = q p \mu_p(T_p) E + k T_p \mu_p(T_p) \cdot \text{grad } p - k p \mu_p(T_p) \alpha_p(T_p) \text{grad } T_p \quad (7)$$

ここで、 T_n 、 T_p : 電子及び正孔温度、 $\mu_n(T_n)$ 、 $\mu_p(T_p)$: 電子及び正孔の移動度、 k : ボルツマン定数、 $\alpha_n(T_n)$ 、 $\alpha_p(T_p)$: キャリア温度に基づく輸送係数である。

熱伝導方程式の発熱項は、非縮退半導体を仮定し次式を用いる^[12]。

$$Q = E \cdot (J_n + J_p) - E_g \cdot GR \quad (8)$$

ここで、 E : 電界 ($E = -\nabla \psi$)、 E_g : バンドギャップである。上式の第1項は、ジュール熱であり、電界と電流密度が大きいほど多量の発熱が起きる事を表す。第2項は、キャリアの生成と再結合によって発熱と吸熱を表す。

移動度モデルには、山口モデルを用いたが、移動度の温度依存性を考慮するために、式に示す V_{sat} の式を使った^[13]。

$$V_{sat} = 2.4 \times 10^7 / (1 + 0.8 \exp(T_L / 600)) \quad (9)$$

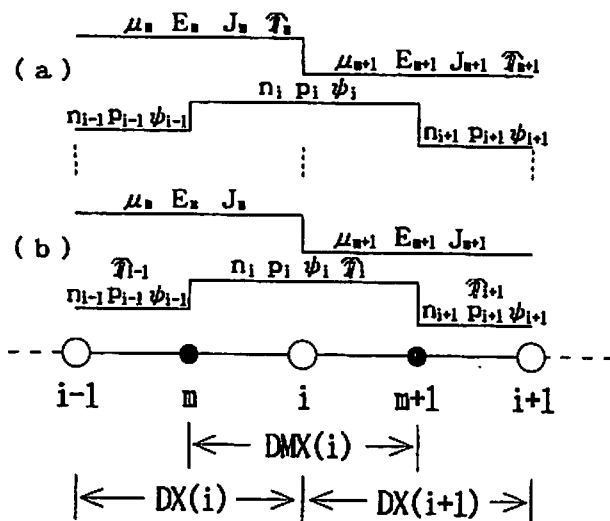
また真性キャリア濃度と式(4)の熱伝導率における温度依存性は次式を用いた^[10]。

$$n_i(T_L) = 3.88 \times 10^{16} \times T_L^{3/2} \exp(-7000/T_L) [\text{cm}^{-3}] \quad (10)$$

$$k_L = 3100/T_L^{4/3} [\text{W/cm}\cdot\text{K}] \quad (11)$$

§ 3. 基本方程式の離散化

等温シミュレーションの安定な離散化法としては、Scharfetter-Gummel(SG)近似が広く用いられている^[11]。この離散化法は、Fig.1(a)に示すように温度 T を格子間 $[i-1, i]$ 、 $[i, i+1]$ のそれぞれで一定として扱っている。しかしながら、求めるべき物理変数である電位、電子、正孔が格子点上 $[m, m+1]$ で定義される一方で、温度 T は、格子間の midpoint で定義される。従って、温度 T を変数として扱う非等温シミュレーションでは、SG近似は有益でない。ここでは、Fig.1(b)に示すように温度 T を格子点上で定義する改良されたSG近似^{[14][15]}を採用し離散化を行う。



(a) 温度 T_n, T_{n+1} は、それぞれ $[i-1, i]$ 、 $[i, i+1]$ 間で一定、
 (b) 一方温度 T_i は、 $[m, m+1]$ 間で一定として定義される。

Fig. 1 格子点上の物理変数の定義

| 変数 | 規格化因子 |
|--|---|
| x, y, z [cm] | $\alpha = \frac{\epsilon_{Si} \cdot kT}{n_i \cdot q^2}$ |
| n, p, N_D, N_A [cm^{-3}] | n_i |
| t [s] | $\tau = \frac{\epsilon_{Si}}{n_i q}$ |
| μ_n, μ_p [$\text{cm}^2/\text{V}\cdot\text{s}$] | μ_0 |
| ψ [V] | $\theta = \frac{kT}{q}$ |
| J_n, J_p [$\text{A}\cdot\text{cm}^{-2}$] | $J_0 = \frac{\mu_0 n_i kT}{\alpha}$ |
| GR [$\text{s}^{-1}\cdot\text{cm}^{-3}$] | $GR_0 = \frac{n_i}{\tau}$ |
| T_n, T_p, T_L [K] | $T_0 = 300$ [K] |
| Q [W/cm^{-3}] | $Q_0 = \frac{\alpha^2}{T_0 K_0}$ |
| k_L [$\text{W}/\text{cm}\cdot\text{K}$] | $k_0(T_0)$ |

Table 1 規格化定数

以下に、格子間 $[i, i+1]$ における離散化された電子電流密度 $J_{n, i+1}$ を考える。
式(6)をTable 1を用いて規格化し、変形すると次式を得る。

$$\frac{\partial n}{\partial x} + n \left(\frac{\partial n(T_n)}{\partial T_n} \cdot \frac{\partial T_n}{\partial x} - \frac{1}{T_n} \cdot \frac{\partial \psi}{\partial x} \right) = \frac{J_n}{\mu_n(T_n) \cdot T_n} \quad (13)$$

次に輸送係数 $\alpha_n(T_n) = 0.5^{[16]}$ と仮定し整理すると

$$\frac{\partial (n \cdot T_n)}{\partial x} - n \left(\frac{1}{2} \cdot \frac{\partial T_n}{\partial x} + \frac{\partial \psi}{\partial x} \right) = \frac{J_n}{\mu_n(T_n)} \quad (14)$$

Fig.1で示すように格子間で $J_n, E = -\partial \psi / \partial x, \mu_n, \partial T_n / \partial x$ が一定であると仮定し式(14)の両辺を格子間 $[i, i+1]$ で積分すると

$$\int_{x_i}^{x_{i+1}} \frac{\partial (n T_n^{A+1})}{\partial x} dx = \int_{x_i}^{x_{i+1}} T_n^{A+1} \frac{J_n}{\mu_n(T_n) \cdot T_n} dx, A = -0.5 - \left(\frac{\partial T_n}{\partial x} \right)^{-1} \left(\frac{\partial \psi}{\partial x} \right) \quad (15)$$

よって、 $J_{n, i+1}$ について解くと次式を得る。

$$J_{n, i+1} = \frac{\mu_n(T_n)}{DX(i+1)} \left\{ \frac{1}{2} (T_{n, i+1} - T_{n, i}) - (\psi_{i+1} - \psi_i) \right\} \cdot \left\{ \frac{1}{1 - (T_{n, i} / T_{n, i+1})^{A+1}} \cdot n_{i+1} - \frac{1}{(T_{n, i+1} / T_{n, i})^{A+1} - 1} \cdot n_i \right\} \quad (16)$$

ここで式(16)は、 $T_{n, i+1} \doteq T_{n, i}$ において離散化誤差が大きくなる事が予測される。

そこで、 $T_{n, i+1} - T_{n, i} \doteq 0$ の時、式(16)を書き換えると次式を得る。

$$J_{n, i+1} = \frac{\mu_n(T_n)}{DX(i+1)} \left\{ \frac{T_{n, i+1} \cdot \beta_{i+1}}{\exp \beta_{i+1} - 1} \cdot n_{i+1} + \frac{T_{n, i} \cdot \beta_i}{\exp(-\beta_i) - 1} n_i \right\}, \beta_i = \frac{\psi_{i+1} - \psi_i}{T_{n, i+1}} \quad (17)$$

ここで、 $T_{n, i+1} = T_{n, i} = 1$ とすると従来のドリフト・拡散モデルになる。一方キャリア温度(T_m, T_p)を正確に扱うにはエネルギー保存則の概念を組み込まなければならない。従って、ここでは、キャリア温度は格子温度に等しい($T_n = T_p = T_L$)と仮定し解析を行う。

§ 4 . 境界条件

熱拡散方程式の境界条件は、Fig.2に示すように、基板底面の温度を300[K]一定とする温度固定境界条件を用い、その他の境界は、断熱境界条件を用いた。

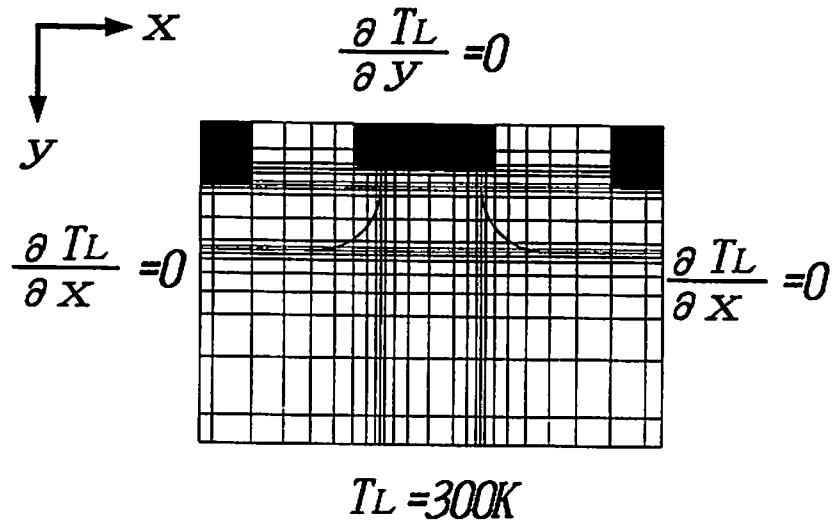


Fig. 2 熱伝導方程式の境界条件

§ 5. 計算方法

Fig.3に、計算に用いた大まかなアルゴリズムを示す。

最初に解析対象物の形状認識を行い、次に、ポアソン方程式、電子の電流連続式、正孔の電流連続式を結合法または非結合法で解く。多くの場合、非結合法は、初期値として扱い、最終的には、結合解法を用いた。また、計算機のメモリの節約から、熱伝導方程式は、上式の3本の方程式の解を基に非結合的に解かれる。

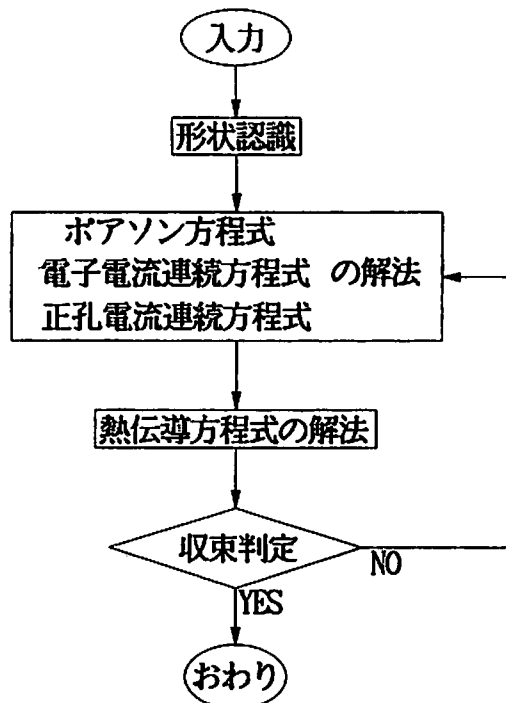


Fig. 3 簡略したアルゴリズム

§ 6. シミュレーション結果

今回、解析に用いた構造と物理パラメータをFig.4に示す。基本的には、 L だけ $0.5 \sim 4.0 [\mu\text{m}]$ の範囲内で変化されてシミュレーションを行い、メッシュは、直交メッシュを用い、2次元解析を行った。なお、 W を $2 [\mu\text{m}]$ にしたのは、電流値を現実的な値にするためだけである。

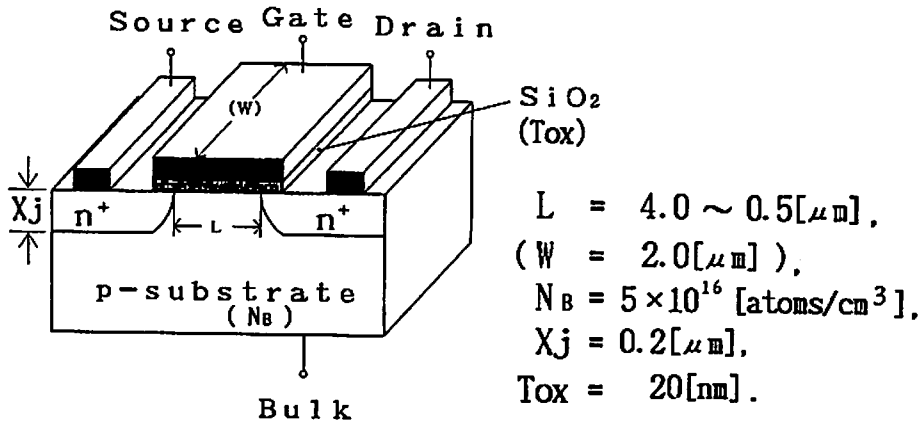


Fig. 4 解析に用いた構造と物理パラメータ

Fig.5、Fig.6に $V_G=5[V]$ 、 $V_D=5[V]$ に対する発熱分布と格子温度分布を示す。インパクトイオン化現象の大きなドレイン近傍で、発熱が大きく、格子温度がピーク値で $75 [^\circ\text{C}]$ 程度上昇している様子がわかる。

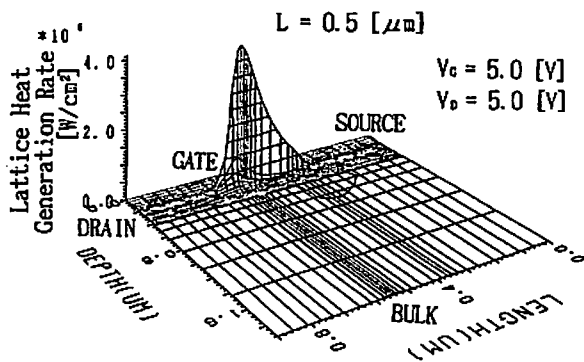


Fig. 5 発熱分布

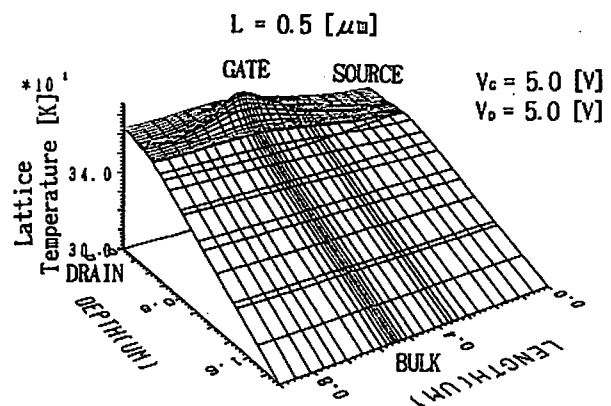


Fig. 6 格子温度分布

Fig.7に $V_G=5[V]$ 一定、 $L=1.0[\mu m]$ と $0.5[\mu m]$ のそれぞれのドレイン電流-ドレイン電圧特性を示す。図を見てわかる様に、 $L=1.0[\mu m]$ では、(a)と(b)は、良く一致するが、 $L=0.5[\mu m]$ では、(b)は、(a)より小さくなっている。これは、デバイス温度の上昇による移動度の低下とキャリアの減少に起因すると考えられる。

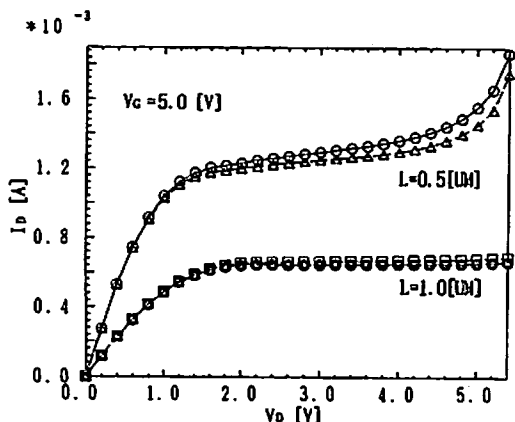


Fig. 7 I_D-V_D 特性

- (a)○、□ 格子温度一定の場合
- (b)△、◎ 格子温度を考慮した場合

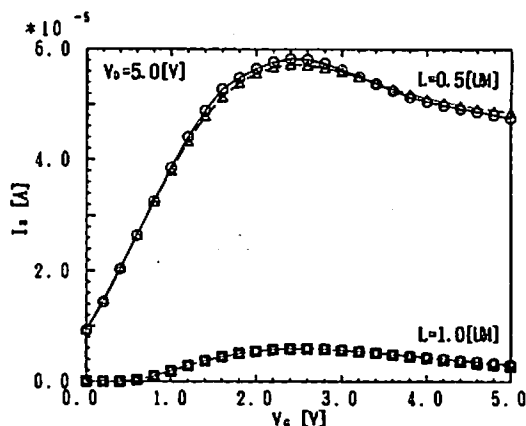


Fig. 8 I_s-V_G 特性

- (a)○、□ 格子温度一定の場合
- (b)△、◎ 格子温度を考慮した場合

Fig.8に基板電流-ゲート電圧特性を示す。 I_D-V_D 特性ほど顕著な差は見られないが $L=0.5[\mu m]$ で、(b)は基板電流のピーク値が(a)より多少小さくなっている様子がわかる。

次に、最大格子温度と最大生成・再結合項のチャネル長依存性をFig.9に示す。ここで、 $V_G=5[V]$ 、 $V_D=5[V]$ 一定である。チャネル長が短くなるに連れて、インパクトイオン化が大きくなり、それに伴い温度が指数的に大きくなる様子が分かる。また、図には示されていないが、両者の発生位置が、一致している事も確認した。

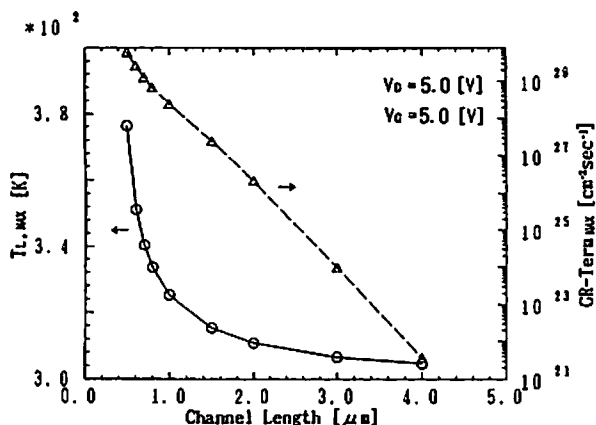


Fig. 9 最大格子温度と最大生成・再結合項のチャネル長依存性

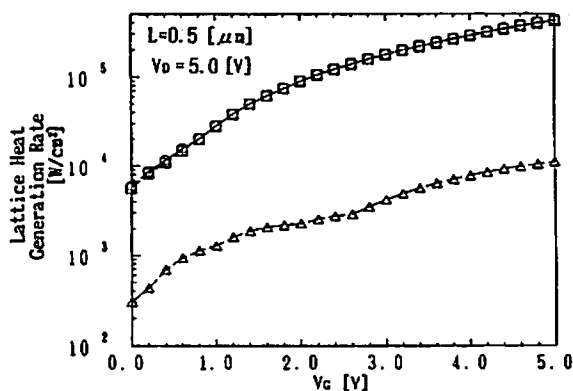


Fig.10 全発熱項における第1項と第2項の寄与の割合

- (a)○ 全発熱項((8)式の右边)
- (b)□ $E \cdot (J_n + J_p)$ ((8)式の右边第1項)
- (c)△ $E_s \cdot GR$ ((8)式の右边第2項)

ここで、発熱のメカニズムを明らかにするために、式(8)の右辺第1項と第2項の発熱項に対する寄与の割合を調べた。

Fig.10は、ゲート電圧に対する発熱項の第1項と第2項の全発熱項における寄与の割合を調べた図である。図から分かるように、発熱は、第1項の寄与がほとんどであり、第2項の寄与は、最大でも全発熱項の3%であった。ここで、第2項をさらに電子電流密度、正孔電流密度、電界に分けて発熱に最も寄与する成分を考える。

Fig.11に、発熱が最大になる位置における電界、電子電流密度、正孔電流密度のゲート電圧依存性を示す。但し、比較のためにY軸の電界と電流密度のスケールを同一にした。図からわかる様に、全体的に電子電流密度の占める割合が大きい。すなわち、式(8)の右辺第一項の $E \cdot J_n$ 、特に、 J_n の発熱項への寄与が大きい事がわかる。また、 $V_g=0.5[V]$ 付近で見られる E_{MAX} の落込みは、チャネルの空乏モードから反転モードへの切り替わりを表す。したがって、この辺りから、電流密度が高くなる様子がわかる。ここで、図の中の添え字MAXは、発熱が最大になる位置を表す。

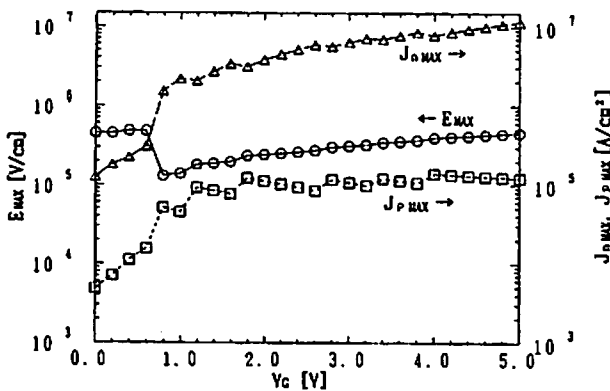


Fig.11 発熱が最大になる位置における電界、電子電流密度、正孔電流密度のゲート電圧依存性

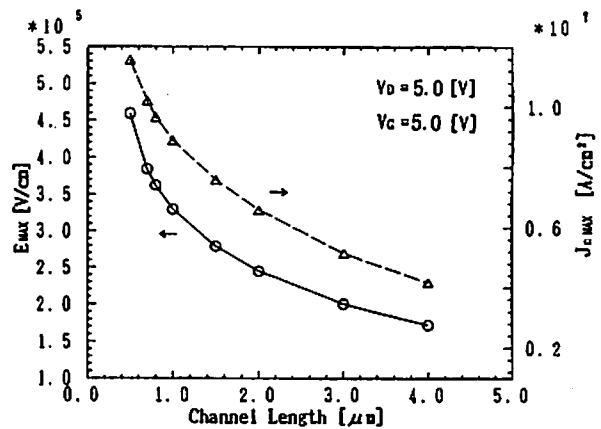


Fig.12 発熱が最大になる位置における電界、電子電流密度のチャネル長依存性

次に、発熱が最大になる位置における電界、電子電流密度のチャネル長依存性をFig.12に示す。チャネル長が短くなるに連れて、電界、電子電流密度ともに大きくなり、 $J_n \cdot E$ 項の増加が、一層強まる傾向がわかる。Fig.9と重ねて考えてみると、デバイスの発熱は、インパクトイオン化現象によって加速され、その原因は、インパクトイオン化そのものよりも、むしろ、インパクトイオン化によって増加する電流密度に起因している事になる。また、この傾向は、チャネル長が短くなるに連れて一層強まる。

§ 7. まとめ

MOSFET解析において、従来のドリフト・拡散モデルとエネルギー平衡式、さらには、熱伝導方程式を扱う一貫した指針において、我々は格子温度がMOSFETに与える影響に注目し、ドリフト・拡散モデルと熱伝導方程式を矛盾無く解き、デバイス内の温度分布と発熱のメカニズムを検討した。

結果としてチャネル長 $0.5[\mu\text{m}]$ の微細MOSFETにおいて、シミュレーションしたところ、インパクトイオン化の激しいドレイン近傍で温度が上がり、 $V_g=5[\text{V}]$ 、 $V_D=5[\text{V}]$ の時、ピーク値で $75[\text{C}]$ 程度上昇している事がわかった。また、チャネル長が短くなるに連れて、温度が指数的に大きくなる事もわかった。

基本特性において、デバイスの温度上昇により移動度が下がり、キャリア数が減少した事により、電流値が、格子温度一定の場合に比べて低下する事を確認した。

一方、発熱のメカニズムを検討した結果、発熱は、電子電流密度と電界の積、特に、電流密度に支配される。つまり、インパクトイオン化そのものによる発熱より、むしろ、インパクトイオン化によって増加する電流密度によって発熱が大きくなる事がわかった。

また、チャネル長が、短い微細MOSFETにおいて、格子温度が急激に上昇し、素子破壊を起こす可能性がある事を示した。

参考文献

- [1] H.K.Gummel, "A Self-Consistent Iterative Scheme for One-Dimensional Steady State Transistor Calculations", IEEE Trans. Electron Devices, Vol.ED-11, pp.455-465, 1964.
- [2] S. Y. Chou et.al., "Observation of Electron Velocity Overshoot in Sub-100-nm-channel MOSFET's in Silicon", IEEE Electron Device Lett., Vol.EDL-6, No.12, pp.665-667, 1985.
- [3] S. L. Teitel et.al., "Ballistic Transport and Velocity Overshoot in Semiconductors: Part 1-Uniform Field Effects", IEEE Trans. Electron Devices, Vol.ED-30, No.2, pp.150-153, 1983.
- [4] 横山清行 他, "緩和時間近似の基本検討", 信学技報, SSD 84-68, 1984.
- [5] 福間雅夫 他, "エネルギー輸送を考慮した2DシミュレータによるサブミクロンMOSFETの解析", 信学技報, SSD 86-84, 1986.
- [6] 松沢一也 他, "緩和時間近似法", 信学誌, Vol.74 No.7 pp.690-695, 1991.
- [7] 尾田秀一 他, "キャリア温度モデルを用いたデバイスシミュレータ", 信学技報,

SDM 88-66, 1988.

- [8] Kozo Katayama et.al, "A New Hot carrier Simulation Method based on Full 3D Hydrodynamic Equations", IEDM 89 Tech. Dig., pp.135-138, 1989.
- [9] 杉山佐保 他、"2次元デバイスシミュレータVENUS-2D/BによるGaAsデバイス解析およびデバイス内温度解析"、富士総研技報、Vol.2, No.1, 1991.
- [10] S. P. Gaur et.al., "Two-Dimensional Carrier Flow in a Transistor Structure under Nonisothermal Conditions", IEEE Trans. Electron Devices, Vol.ED-23, No.1, pp.50-57, 1976.
- [11] Ryo Dang, "Semiconductor Device Simulation in Japan", International Workshop on Simulation, Synthesis and Physical Design, sponsored by ACM-SIGDA, and USSR Academy of Sciences, Leningrad, USSR, June 3-4, 1991.
- [12] M. S. Adler, "Accurate Calculations of the Forward Drop and Power Dissipation in Thyristors", IEEE Trans. Electron Devices, Vol.ED-25, No.1, pp.16-22, 1978.
- [13] C. Jacoboni et.al., "A Review of Some Charge Transport Properties of Silicon", Solid-State Electronics, Vol.20, pp.77-89, 1977.
- [14] C. C. McAndrew et.al., "A Consistent Nonisothermal Extension of the Scharfetter-Gummel Stable Difference Approximation", IEEE Electron Device Lett., Vol. EDL-6, No.9, pp.446-447, 1985.
- [15] S. Szeto et.al., "Asymptotic Electron Energy Flux Equations for Hot-Carrier Transport Simulation", IEEE Electron Device Lett., Vol.EDL-8, No.8, pp.336-337, 1987.
- [16] S. Szeto et.al., "A Unified Electrothermal Hot-Carrier Transport Model for Silicon Bipolar Transistor Simulations", Solid-State Electronics, Vol.32, No.4, pp.307-315, 1989.