

MOSFETのスイッチングの動作の数値シミュレーション

檀, 良 / DANG, Ryo / 井上, 直之 / HAYASHI, Hirokazu /
林, 洋一 / INOUE, Naoyuki

(出版者 / Publisher)

法政大学工学部

(雑誌名 / Journal or Publication Title)

法政大学工学部研究集報

(巻 / Volume)

29

(開始ページ / Start Page)

45

(終了ページ / End Page)

55

(発行年 / Year)

1993-03

(URL)

<https://doi.org/10.15002/00003864>

MOSFET のスイッチングの動作の数値シミュレーション

檀 良*・井上直之**・林 洋一**

Numerical Simulation of an MOSFET under Transient Operation

Ryo DANG*・Naoyuki INOUE**・Hirokazu HAYASHI**

Abstract

Hot-carrier effects on MOSFET characteristics under high-speed switching operation, are investigated using a two-dimensional time-dependent device simulator. The semiconductor equations are discretized based on the control-volume method, using the backward-Euler scheme for the time-varying terms, to obtain a diagonal dominant matrix which ensures the stability and convergence of the simulation. As a result, the bulk current is found to show a complicated behavior during off-operation. This is attributed to the effect of impact ionization, which also proves that the hot-carrier effects can not be neglected in high-speed switching operation.

§ 1. はじめに

近年、電子計算機技術の発展により、各方面で積極的にコンピュータ支援設計 (CAD) が用いられ、またCADシステムの開発も盛んに進められている。そのなかでも、半導体デバイスの開発過程においてデバイスシミュレータは、必要不可欠なものである。デバイスシミュレータとは、デバイスの物理的挙動を表す支配方程式、すなわちポアソン方程式、電子・正孔電流連続式などを解くことによって、デバイスの電気的特性を予測するものである。しかしながら、これらの基本方程式は非線形偏微分方程式であるため、2次元・3次元空間で直接解くことは困難である。そのため、例えば有限差分法を用いて離散化を行い、線形化をした後、近似的数値解を求める、いわゆるデバイスシミュレーションが一般的に行われるようになっている。

また、半導体製造技術の進歩にともない、集積回路の微細化・高集積化が進んでいる。微細化

* 電気工学科電気電子専攻

** 工学研究科電気工学専攻

されたデバイスでは、しきい電圧の低下やホットキャリアの発生などのショートチャネル効果が問題となり、素子の信頼性が懸念される。

本報告では、キャリアの時間的変化の効果を取り入れた2次元デバイスシミュレータを用いて、高速スイッチング動作時のデバイス内部の振る舞いについて報告する。

§ 2. スwitching動作下のシミュレーションについて

定常状態も含めて、半導体デバイスの過渡特性をシミュレーションするには、以下に示す一組の方程式の解を求めることである^[1]。ここでは、エネルギーの非平衡状態や温度効果・量子効果などは考えないことにする。これらの問題については、別途報告する予定である。

(ポアソン方程式)

$$\text{div}(\epsilon \text{grad} \psi) = -q(p - n + N_D - N_A) \quad (1)$$

(電子の電流連続式)

$$\frac{\partial n}{\partial t} + \text{div}\left(-\frac{J_n}{q}\right) = GR \quad (2)$$

(正孔の電流連続式)

$$\frac{\partial p}{\partial t} + \text{div}\left(\frac{J_p}{q}\right) = GR \quad (3)$$

(電子の電流式)

$$J_n = qD_n \text{grad} n - q\mu_n n \text{grad} \psi \quad (4)$$

(正孔の電流式)

$$J_p = -qD_p \text{grad} p - q\mu_p p \text{grad} \psi \quad (5)$$

(変位電流式)

$$J_d = -\epsilon \frac{\partial}{\partial t} \text{grad} \psi \quad (6)$$

(全電流連続式)

$$\text{div}(J_n + J_p + J_d) = 0 \quad (7)$$

ここで、 ϵ は誘電率、 ψ は電位、 q は電荷量、 n は電子濃度、 p は正孔濃度、 N_D は n 型不純物濃度、 N_A は p 型不純物濃度、 J_n は電子電流密度、 J_p は正孔電流密度、 GR は電子・正孔の生成再結合項、上式で扱う生成再結合項は、Shockley-Read-Hallモデル、Augerモデル、インパクトイオン化モデルには、2次の項まで含んだモデルを用いた^[2]。

なお、上記の一組の方程式による半導体デバイスシミュレーションは、すでに種々試みられているので、ここでは省略するが、Scharfetter-Gummel近似^[3]やコントロールボリューム法、そしてキャリアの時間変化の項に関しては、後退オイラー法^[4]を用いた。この場合の正孔電流連続式における離散化式として、以下に示すものを用いることを付記する。

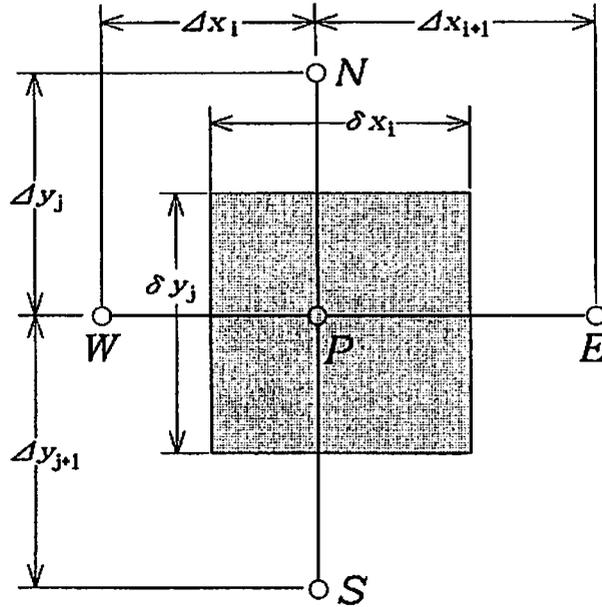


Fig.1 格子点のコントロールボリューム

$$\begin{aligned}
 & \frac{\delta y_j \cdot \mu_{PE} \cdot \beta_E}{\Delta x_{i+1}(e^{-\beta E} - 1)} \cdot p_E^t + \frac{\delta y_j \cdot \mu_{PW} \cdot \beta_W}{\Delta x_i(e^{-\beta W} - 1)} \cdot p_W^t + \frac{\delta x_i \cdot \mu_{PS} \cdot \beta_S}{\Delta y_{j+1}(e^{-\beta S} - 1)} \cdot p_S^t + \frac{\delta x_i \cdot \mu_{PN} \cdot \beta_N}{\Delta y_j(e^{-\beta N} - 1)} \cdot p_N^t \\
 - & \left[\left\{ \frac{\mu_{PE} \cdot \beta_E \cdot e^{-\beta E}}{\Delta x_{i+1}(e^{-\beta E} - 1)} + \frac{\mu_{PW} \cdot \beta_W \cdot e^{-\beta W}}{\Delta x_i(e^{-\beta W} - 1)} \right\} \cdot \delta y_j + \left\{ \frac{\mu_{PS} \cdot \beta_S \cdot e^{-\beta S}}{\Delta y_{j+1}(e^{-\beta S} - 1)} + \frac{\mu_{PN} \cdot \beta_N \cdot e^{-\beta N}}{\Delta y_j(e^{-\beta N} - 1)} \right\} \cdot \delta x_i + \frac{\delta x_i \cdot \delta y_j}{\Delta t} \right] \cdot p_P^t \\
 = & \left(GR + \frac{p_P^0}{\Delta t} \right) \cdot \delta x_i \cdot \delta y_j \tag{8}
 \end{aligned}$$

ここで、 β は格子点間の電位差、正孔濃度の上付き文字の0は前時刻での、1は現時刻での物理量を示している。式(8)からわかるように、係数行列の対角要素(格子点P成分)のみに $1/\Delta t$ が加わり、対角優位性が保たれる。これによって共役勾配法系統の反復的行列解法を使用した際に、高収束性が期待される。

境界条件は、固定電極として電位 ψ が与えられ、オーミックコンタクトが形成されていると仮定する固定境界条件、さらに、デバイス境界面に出ていく流束はなく、流束の全ては境界面で反射すると仮定した反射型境界条件を用いる。

ここでFig.2に、計算に用いた大まかなフローチャートを示す。まず初めに、初期設定として解析対象のMOSFETの構造パラメータを生成し、解析を行いたい電極電圧まで電圧を上げる。さらに時間を設定し、その時刻での電位、電子濃度、正孔濃度分布を求める。その際、ポアソン方程式、電子・正孔電流連続式を結合法または非結合法で解くが、多くの場合、初めに非結合法で解き、そこでの解を初期値として、結合法を用いて最終的な結果を得る^[5]。

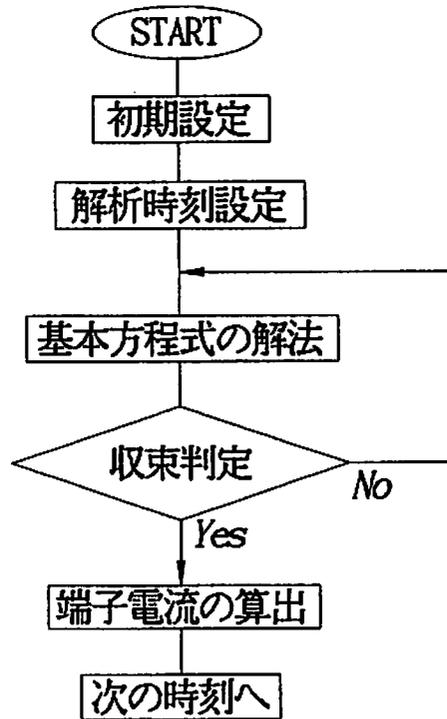


Fig.2 簡略化したフローチャート

また、移動度モデルには、山口モデルを用いた^[6]。

§ 3. シミュレーション結果

今回、解析に用いた MOSFET の構造と物理パラメータを Fig.3 に示す。メッシュは、計算コスト削減のために直交不等間隔メッシュを用い、2次元解析を行った。なお、チャネル幅 W を1 $[\mu\text{m}]$ としたのは、電流値を現実的な値にするためである。

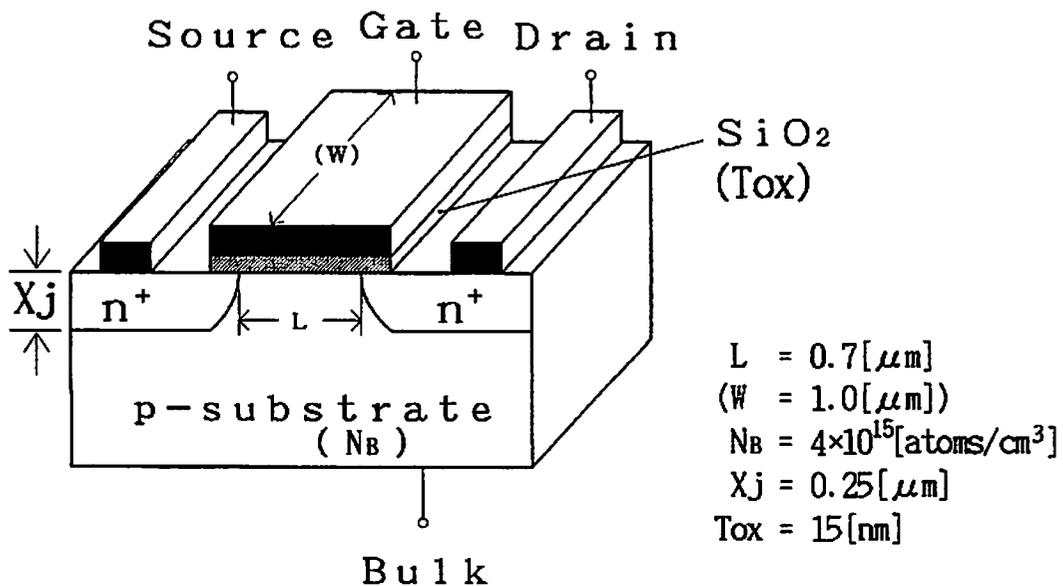


Fig.3 解析に用いた構造と物理パラメータ

Fig.4 は、 $V_G=5$ [V]、 $V_D=5$ [V] の導通状態から、100 [psec] かけ $V_G=0$ [V] にした時の MOSFET のソース電流、ゲート電流、ドレイン電流を、Fig.5 は、基板電流の時間的変化をそれぞれ示す。ここで、電流値は、電極に電流が流れ込む方を“+”、電極から流れ出す方を“-”とした。また、ゲート電流は、酸化膜内部の電界が次第に強くなることに対応した変位電流であって、ホットキャリア現象に関連してゲート酸化膜中を走行する電子・正孔による電流とは異なる。

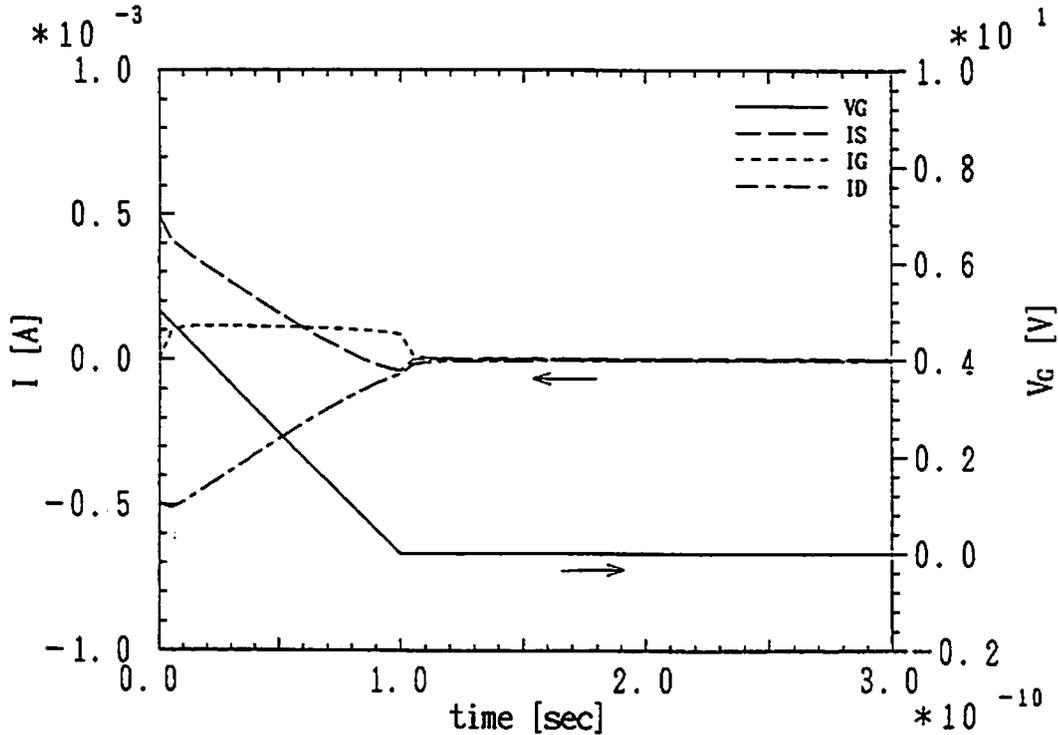


Fig.4 各時刻におけるそれぞれの電流, ゲート電圧特性

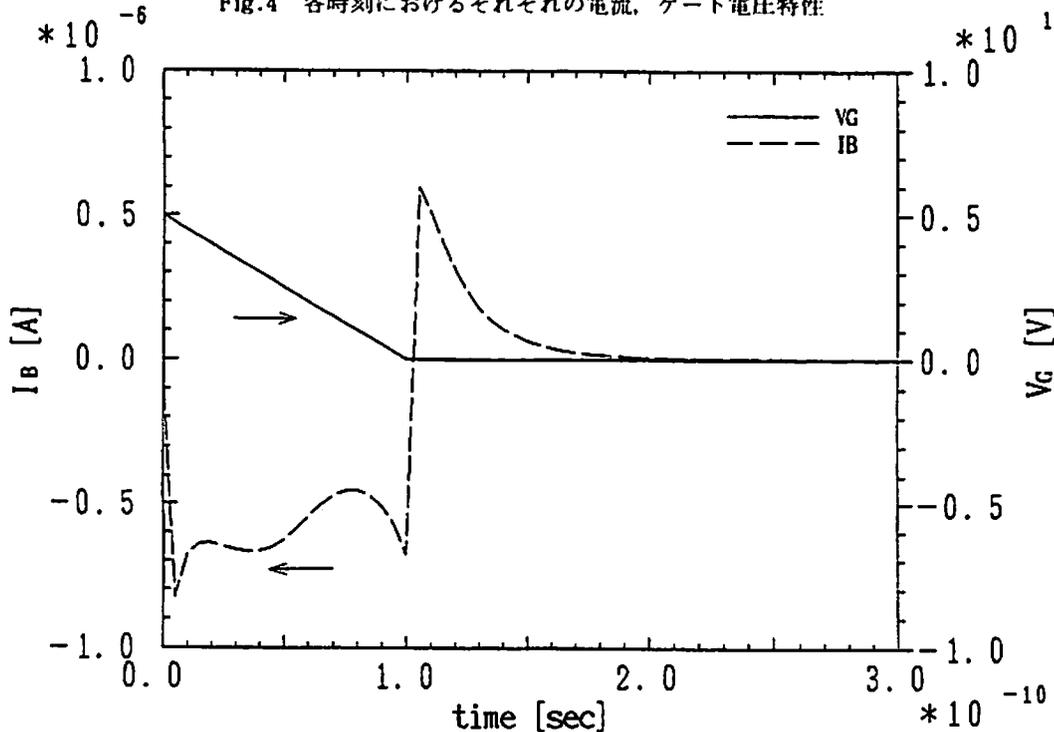


Fig.5 各時刻における基板電流, ゲート電圧特性

Fig.5 から分かるように、基板電流 I_B は他の電流と異なり、かなり複雑な挙動を示している。図を見ると、ゲート電圧が 5 [V] から 0 [V] に下げていく過程で、基板電流が振動し、いくつも変曲点がみられる。また、ゲート電圧が 0 [V] になった瞬間に基板電流の向きが逆転し、かなり大きな電流が基板電極に流れ込んでいる様子がわかる。これは、残留チャネル電子によるインパクトイオン化現象が原因であると考えられる^[7]。ここで、これらの基板電流の挙動を明確にするために、ゲート電圧が変化している過程での、基板電流の発生原因に焦点をあてる。

Fig.6 に各時刻におけるゲート電圧及び基板電流の、正孔電流成分 I_{RH} 、変位電流成分 I_{BD} を示す。ここで基板電子電流成分については、他の電流成分に比べ微小 (10^{-11} オーダ程度) であるため省略した。Fig.6 より、基板正孔電流は上下に振動し、また変位電流については、最初の解析時刻のみ電流が急激に流れ、その後はほとんど流れていない。

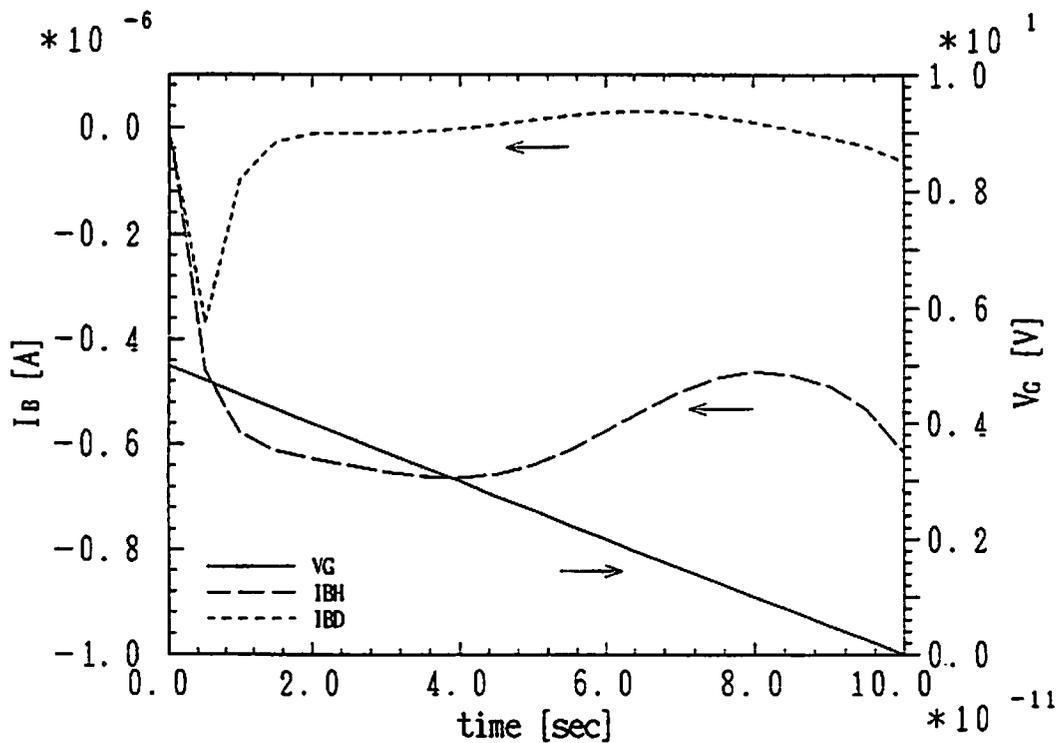


Fig.6 各時刻における基板正孔・変位電流特性

さらに基板正孔電流の発生原因を調べるために、物理パラメータを単純化し、電流連続式における右辺の GR 項をゼロ、移動度を一定とした場合の基板正孔・変位電流を Fig.7 に示す。ここでは、キャリアの生成・再結合を考慮していないにもかかわらず、正孔電流はチャネル方向に向かって電極から流れ出している。これは正孔電流連続式より、コントロールボリューム内に常に $-\partial p / \partial t$ なる流出量が存在しているためである。Fig.7 からわかるように、 $-\partial p / \partial t$ による電流は電圧の減少に対して、対数的に増加していることがわかる。従って、基板電流が上下に振動する原因は、 GR 項にあると考えられる。

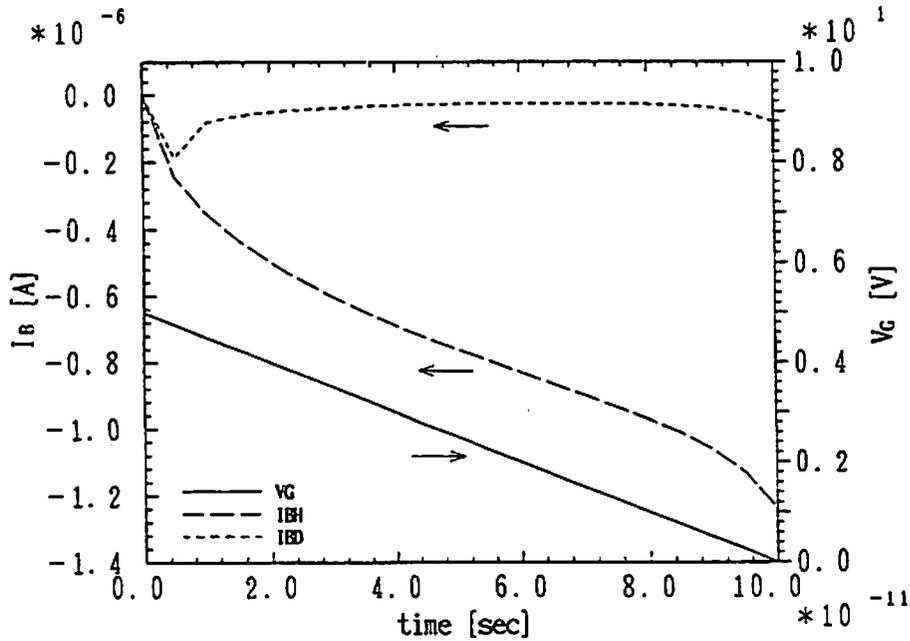


Fig.7 GR項を考慮しない場合の各時刻における基板正孔・変位電流特性

次にGR項について、インパクトイオン化現象を考慮し、キャリアの再結合はないものとした時の全基板電流 I_{BG} と、反対に、インパクトイオン化現象は起こらないものとし、キャリアの再結合のみが行われるとした時の全基板電流 I_{BR} を Fig.8 に示す。この図より、基板電流が上下に振動する原因は、インパクトイオン化現象にあるものと考えられる。Fig.9 に各時刻において、デバイス内でのインパクトイオン化率の最大値を示す。これより、対数的に電極からチャンネル方向へ流れようとする正孔濃度の時間変化により生じる電流と、チャンネルのドレイン近傍において、インパクトイオン化現象によって生成した正孔が、基板電極へ向かうことにより生じる電流とが干渉しあって、基板電流の振動を生じる。

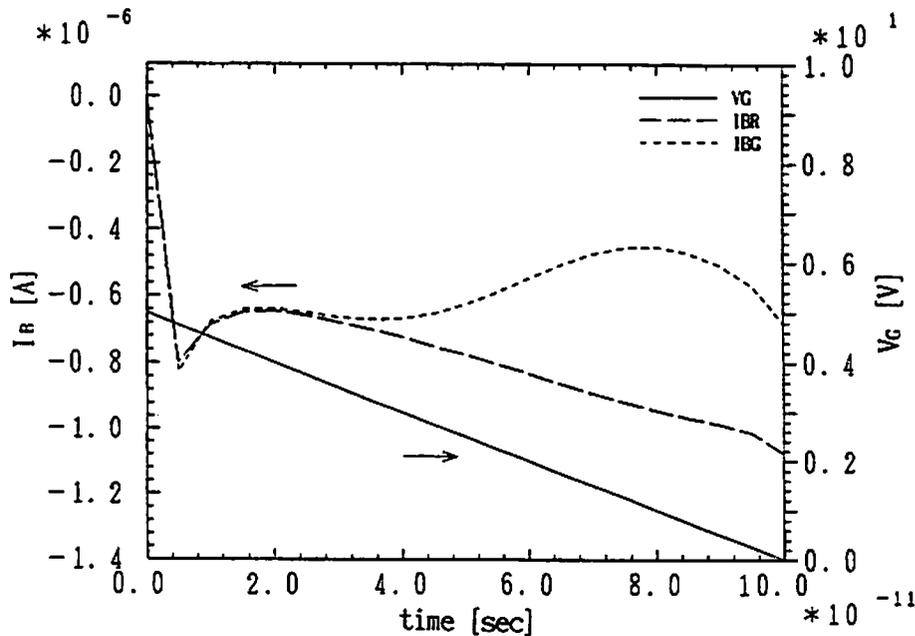


Fig.8 生成項を無視したときの基板電流, および再結合項を無視したときの基板電流特性

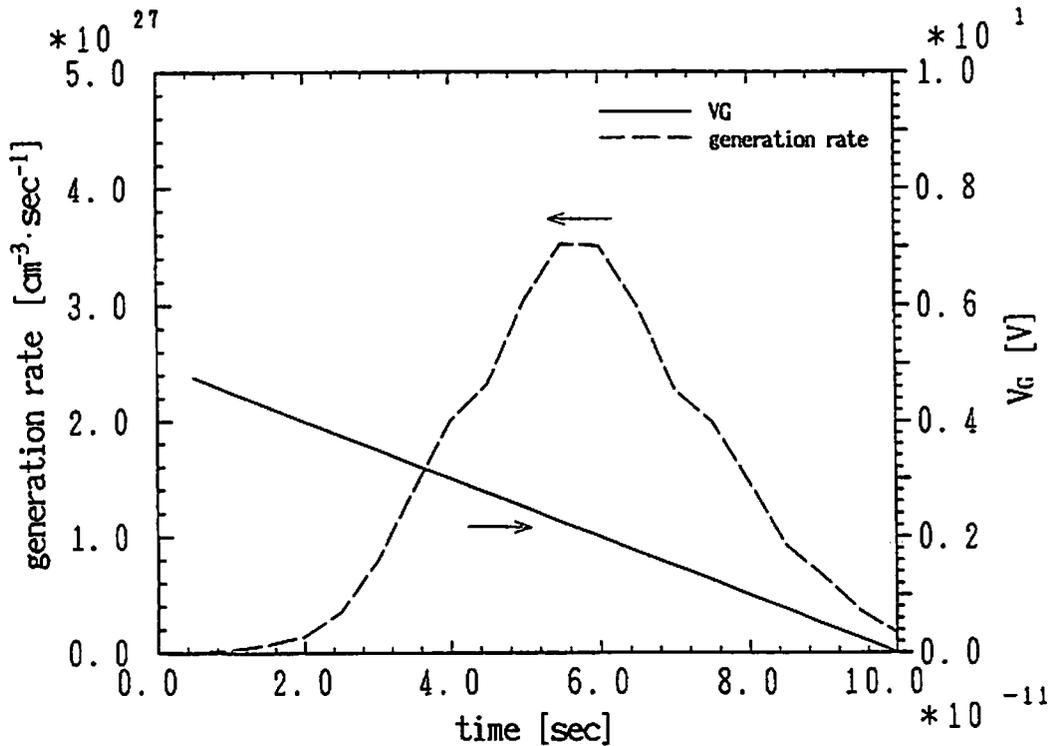


Fig.9 最大生成項の時刻・ゲート電圧依存性

ここで、Fig.6の基板変位電流のメカニズムへ立ちもどる。基板変位電流を支配するパラメータは、基板電極より1メッシュ上の電位である。ここでFig.10に、基板電極より1メッシュ上の、5、10、15、20 [psec]での横方向の電位分布図を、Fig.11に正孔濃度分布、また、Fig.12に酸化膜界面での電子分布を示す。これらの図より、ゲート電圧が下がるにつれチャネルの反転が弱くなり、空乏層幅もそれに対応して狭くなる。従って、Fig.10からわかるように、ドレイン直下の基板電極付近正孔濃度が上昇する。また、先の基板正孔電流の変化で述べたように、キャリアの変化は対数的である。従って、電位と正孔濃度の関係式

$$p = n_i \exp \left\{ \frac{q (\phi_p - \psi)}{kT} \right\} \tag{9}$$

より、キャリアの変化に対する電位の変化は、

$$\Delta \psi = -\frac{kT}{q} \ln \left(\frac{p'}{p^0} \right) \tag{10}$$

である(但し、 p^0 は前時刻での、 p' は現時刻での正孔濃度)、故に、 p'/p^0 は反比例的に変化するので、 $\Delta \psi$ も反比例的に変化する。これは、Fig.6で明かである。従って $\partial E / \partial t$ において、 ∂E が時間の経過と共に次第に減少し、結果として基板変位電流は、Fig.5のような挙動を示す。

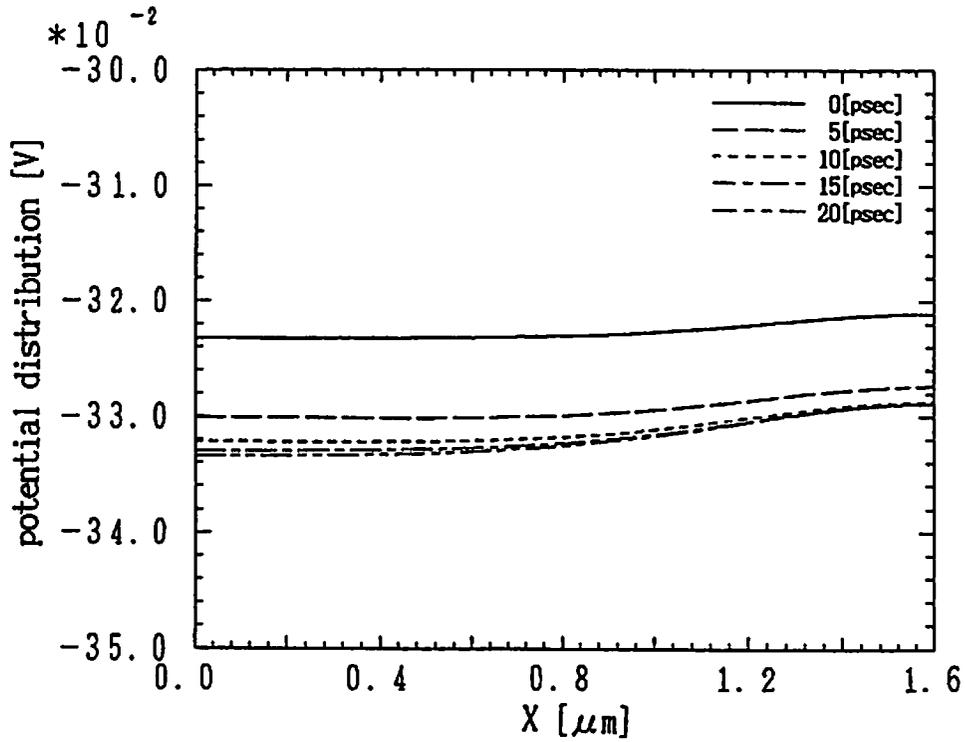


Fig.10 基板電極より1メッシュ上の電位分布

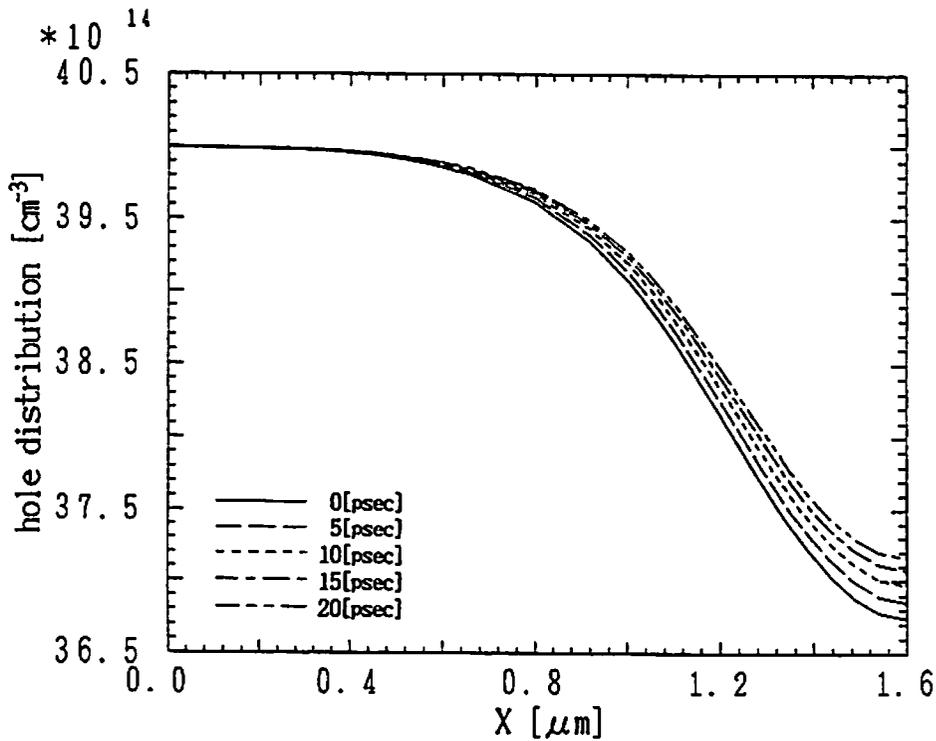


Fig.11 基板電極より1メッシュ上の正孔濃度分布

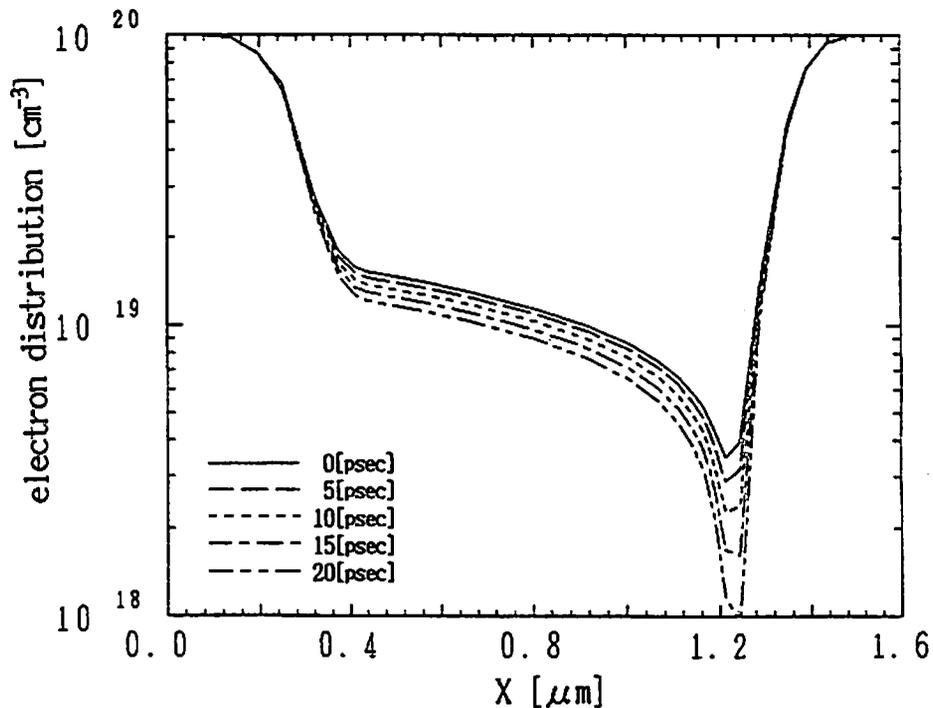


Fig.12 酸化膜界面での電子濃度分布

以上述べた全ての原因により、OFF 動作解析において、MOSFET の基板電流は複雑な挙動を示すことがわかる。

§ 4. まとめ

MOSFET 解析において、従来の2次元デバイスシミュレータに、キャリアの時間依存性を考慮し、高速スイッチング動作のもとで、MOSFET の過渡特性を検討した。

結果として、チャネル長0.7 [μm] の微細 MOSFET においてシミュレーションしたところ、100 [psec] の OFF スwitching 動作において、基板電流が複雑な挙動を示すことを確認した。この複雑な基板電流のメカニズムは、強いインパクトイオン化現象によって引き起こされ、スイッチング動作下において、ホットキャリア現象は無視できないことを確認した。

参考文献

- [1] 例えば、R. Dang, "Semiconductor Device Simulation in Japan", International Workshop on Simulation, Synthesis and Physical Design, sponsored by ACM-SIGDA, and USSR Academy of Sciences, Leningrad, USSR, 1991
- [2] R. Dang et al., "A Highly Efficient Adaptive Mesh Approach to Semiconductor Device Simulation", IEEE Trans., Vol.MAG-27, No.5, pp.4162-4165, 1991
- [3] H. K. Gummel, "A Self-Consistent Iterative Scheme for One-Dimensional Steady

- State Transistor” , IEEE Trans., Vol.ED-11, pp.455—465, 1964
- [4] M. S. Mock, “A Time-Dependent Numerical Model of the Insulated-Gate Field-Effect Transistor” , Solid-State Electronics, Vol.24, pp.859—966, 1981
- [5] 井上直之 他, “流体モデルの数値解析による半導体素子特性の検討” , MAGDA Conference, pp.193—196, 1992
- [6] K. Yamaguchi, “ A Mobility Model for Carriers in MOS Inversion Layer” , IEEE Trans., Vol.ED-30, No.6, pp.658—663, 1983
- [7] T. Wada and R. Dang, “ Development and Application of High-Speed 2-Dimensional Time Dependent Device Simulator (MOS2C)” , NASECODE IV, pp.193—196, 1985