

### 非平衡輸送場におけるSOI MOSFETの過渡解析

野深, 智 / NOBUKA, Satoshi / 崔, 愿哲 / 檀, 良 / DANG, Ryo / CHOI, Won-Cheol

---

(出版者 / Publisher)

法政大学工学部

(雑誌名 / Journal or Publication Title)

法政大学工学部研究集報 / 法政大学工学部研究集報

(巻 / Volume)

36

(開始ページ / Start Page)

7

(終了ページ / End Page)

11

(発行年 / Year)

2000-03

(URL)

<https://doi.org/10.15002/00003790>

## 非平衡輸送場における SOI MOSFET の過渡解析

野深 智      崔 愿 哲      檀 良

Transient Simulation of SOI MOSFET Characteristics Using Non-Equilibrium Transport Model

Satoshi NOBUKA, Won-choel CHOI and Ryo DANG

### Abstract

SOI MOSFET is a new remarkable device. Because this device can reduce parasitic capacitances from drain / source to bulk, it is expected to operate as a high speed, low power consumption device. So far, the analysis of SOI MOSFET in device simulation was mainly done for the steady-state. This paper analyzes SOI MOSFET in gate switching, and discusses its transient characteristics.

### 1. はじめに

近年, 高速, 低消費電力, さらに微細化に適した新しい素子として, 絶縁層上に半導体層を形成できる SOI (Silicon On Insulator) MOSFET が注目されている。

SOI MOSFET は, その特徴である埋め込み酸化膜の存在によって, ドレインバルク間やソースバルク間の寄生容量を低減できるため, 高速, 低消費電力などが期待できる。また, 素子間を完全に絶縁分離できるために微細化に適しているなどの利点を持ち, 集積回路の主流である従来のシリコン MOSFET に比べ多くの利点を持つ。しかし, その反面, 埋め込み酸化膜の存在によりインパクトイオン化などで生成された正孔がソース近傍に蓄積されるために起こる基板浮遊効果やシリコンよりもシリコン酸化膜の熱伝導率が低いことによる自己発熱問題や今回発表する内容である電流オーバーシュートなど, SOI MOSFET 特有の問題をかかえている。

また, LSI 技術の目覚ましい進歩により, デザインルールがハーフミクロンを切るようになるとキャリアの非平衡な輸送現象が顕著になるため, 従来デバイスシミュレーションの分野で広く用いられてきたドリフト拡散モデル<sup>[1]</sup> (DDM: Drift Diffusion Model) と呼ばれているモデルでは実測値との不一致が問題となってきた。そこでこの現象を考慮したエネルギー輸送方程式を DDM に加えた非平衡輸送モデル<sup>[2]</sup> (ETM: Energy Transport Model) で解析を行うことにした。

さらに SOI MOSFET はスイッチング素子として用いられることが多く, スwitchingを行う際におこる過渡状態でのデバイス特性は定常解析では表現できない。

そこで, この論文は n-SOI MOSFET でのゲート端子にオンパルスを入力する。ゲートスイッチング解析を行い, DDM と ETM を比較, 検討した結果について報告する。

## 2. 解析対象

### 2.1. シミュレーションアルゴリズム

デバイスシミュレーションでは、支配方程式を解く手順により、大きく分けて2つのアルゴリズムがある。1つは方程式を一括して解く結合法でもう1つは方程式を1本ずつ解く非結合法である。今回は定式化の容易さなどの理由から非結合法を用いた。そのアルゴリズムを図1に示す。支配方程式はドリフト拡散モデルと呼ばれている3本の方程式に加えて、エネルギー輸送方程式を加えて解析を行った。

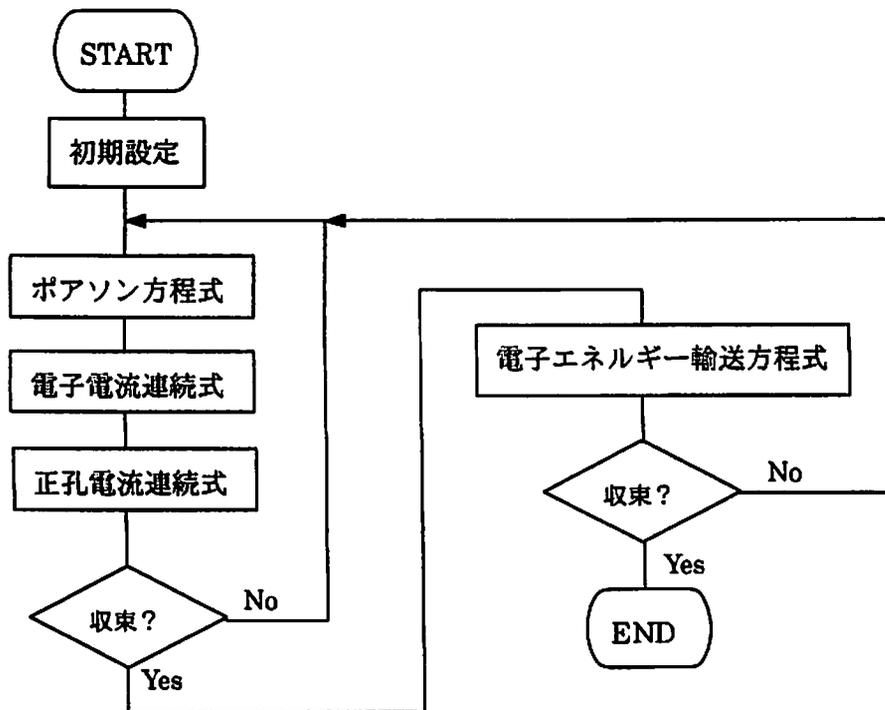


図1 シミュレーションアルゴリズム

### 2.2. 解析構造

次に、今回解析に用いたデバイスの構造と幾何学パラメータを以下に示す。

#### 幾何学パラメータ

$G_{length}=0.5[\mu\text{m}]$ ,  $T_{bx}=7[\text{nm}]$ ,  $T_{soi}=0.05[\mu\text{m}]$ ,  
 $T_{box}=0.09[\mu\text{m}]$ ,  $X_f=5.5[\mu\text{m}]$ ,  $X_g=0.75[\mu\text{m}]$ ,  
 $T_{bulk}=1.0[\mu\text{m}]$ ,  $N_{max}=1 \times 10^{20}[\text{atoms}/\text{cm}^3]$ ,  
 $N_{sub}=7 \times 10^{16}[\text{atoms}/\text{cm}^3]$

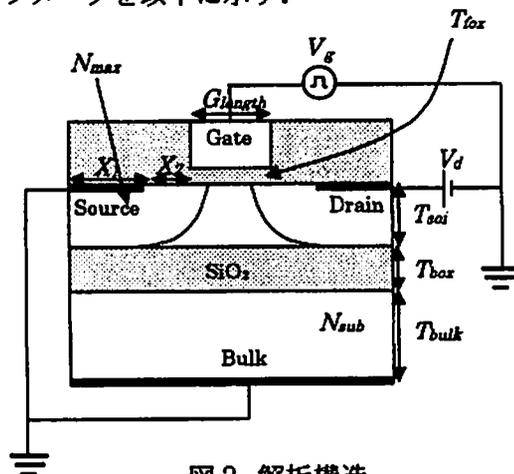


図2 解析構造

### 2.3.解析方法

解析方法としては、最初にドレイン電圧 ( $V_d$ ) に 0.5V, 1.0V, 2.0V を印加した後、ゲートに図2のようなオンパルスを入力して解析を行った。

### 3.シミュレーション結果

#### 3.1.解析結果

ETM 及び DDM を用いて行ったシミュレーション結果をそれぞれ図4, 5に示す。これらの結果を比較してみると、ETM では実測値とよく一致していることがわかるが、DDM ではドレイン電圧が低い 0.5V, 1.0V の時は一致しているが、ドレイン電圧が 2.0V と高くなると電流値を高く見積もっていることがわかる。そして、図4でドレイン電圧 2.0V の時に、電流オーバーシュートが起こっていることがわかる。

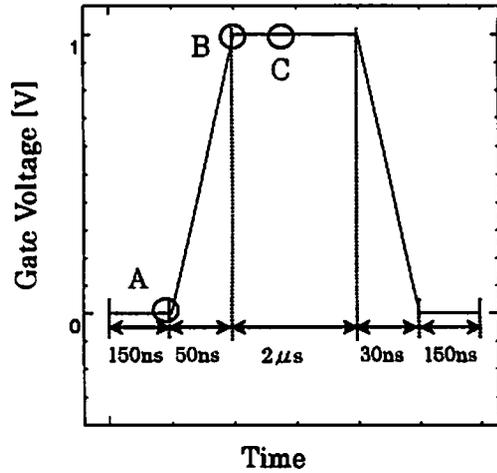


図3 ゲートパルス

#### 3.2.DDM と ETM の比較

図4と図5を比較すると、ドレイン電圧が 2.0V の時に DDM では電流値を高く見積もっている。そこで、ドレイン電圧 2.0V の時の図3のA点でのチャネル中央における電子濃度分布を図6に示す。この図では、DDM と ETM を比較して、DDM はかなり電子濃度を高く見積もっていることを示している。

これは、DDM では実際に受ける電界を高く見積もってしまうため、キャリアはエネルギーをより多く受け取り、電子濃度を高く見積もってしまうからである。よって、ドレイン電圧が低い時は、実際に受ける電界が低いので DDM でも実測値と一致するが、ドレイン電圧が高くなると実測値と

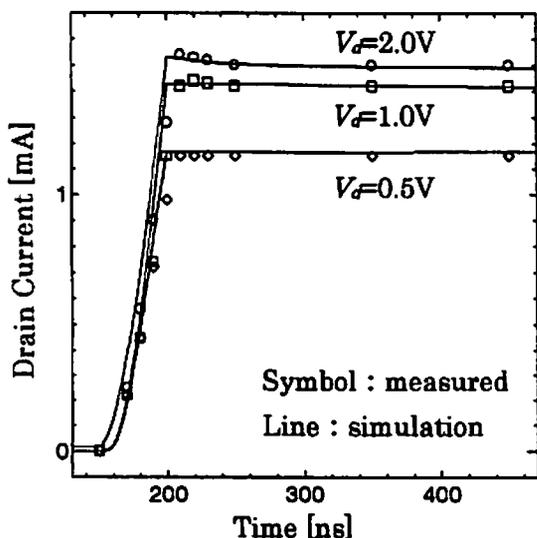


図4 ETM の解析結果

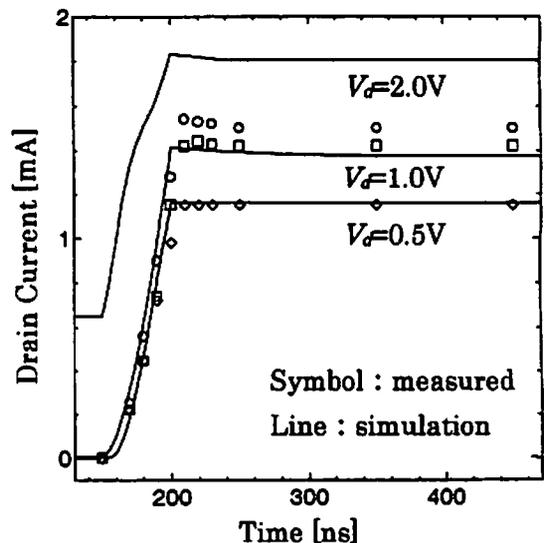


図5 DDM の解析結果

一致しなくなる。よって、キャリアのエネルギーを考慮した ETM が有効であることがわかる。電流オーバーシュート解析は ETM を用いた。

### 3.3.電流オーバーシュート

この電流オーバーシュートのメカニズムを明らかにするために、ゲート電圧 0V でのドレイン電圧 0.5V, 1.0V, 2.0V の時のチャネル中央における縦方向の正孔濃度分布を図 7 に示す。

この図より、オーバーシュートが起こっている  $V_d=2.0V$  の場合においては、図 3 の A 点で正孔が基板に蓄積されていることがわかる。その反面、オーバーシュートが起こらない  $V_d=0.5V, 1.0V$  の場合は、基板には全く正孔は蓄積されていない。

したがって、オーバーシュート現象は、基板部分に正孔が蓄積されて、基板部分のポテンシャルが高くなり、縦方向電界が緩和される。そして、基板部分で縦方向電界が緩和されることにより、正孔がソースに流れ込みオーバーシュートが発生する。

次にこのオーバーシュート現象を証明するために、図 3 の A, B, C 点での正孔濃度分布をオーバーシュートありの時 ( $V_d=2.0V$ ) を図 8 に、なしの時 ( $V_d=1.0V$ ) を図 9 に示す。図 8 と図 9 を比較すると図 8 では基板に正孔が蓄積されていることがわかる。反対に図 9 では正孔が蓄積されていない。

### 4.まとめ

薄膜 SOI MOSFET における過渡解析を ETM と DDM を用いて行った。その結果、DDM では高バイアスで電流値を高く見積もってしまったが、キャリアのエネルギーを考慮している ETM では精度のよい結果が得られた。また、電流オーバーシュートは、基板に蓄積された正孔がソースに流れ込むことにより発生することを確認した。

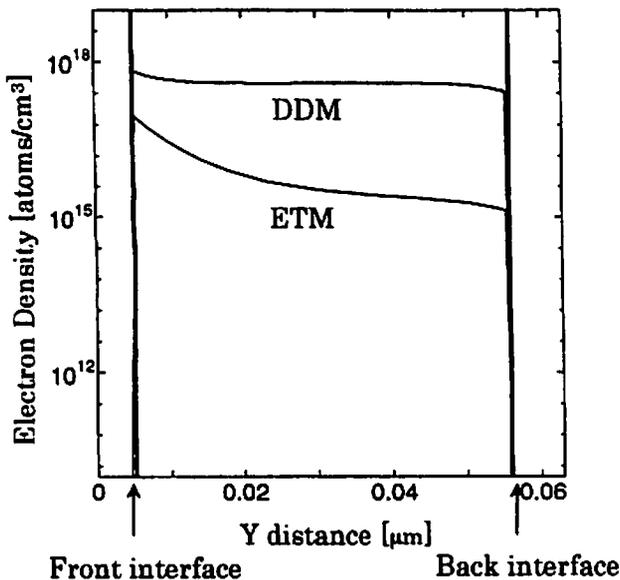


図 6 A 点での電子濃度分布

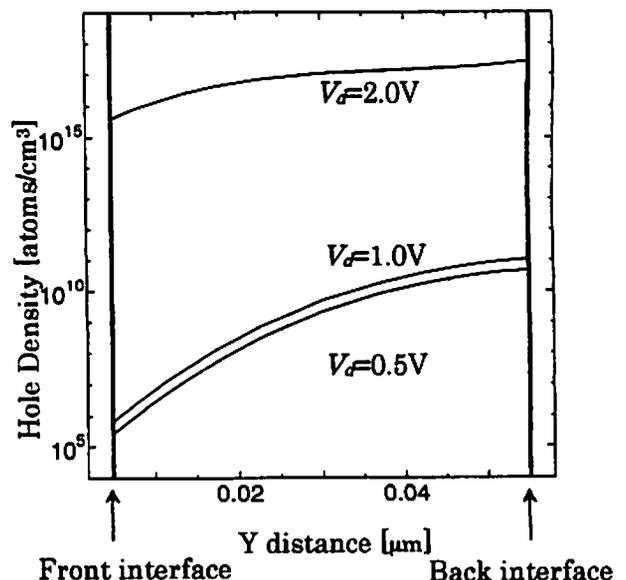


図 7 A 点での正孔濃度分布

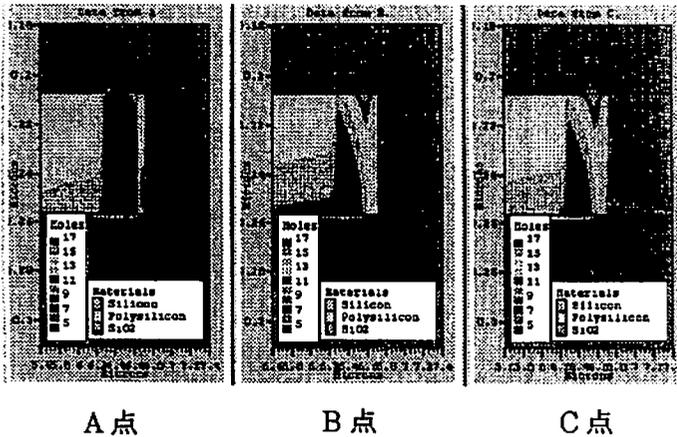


図8 オーバーシュートありの時の正孔濃度分布

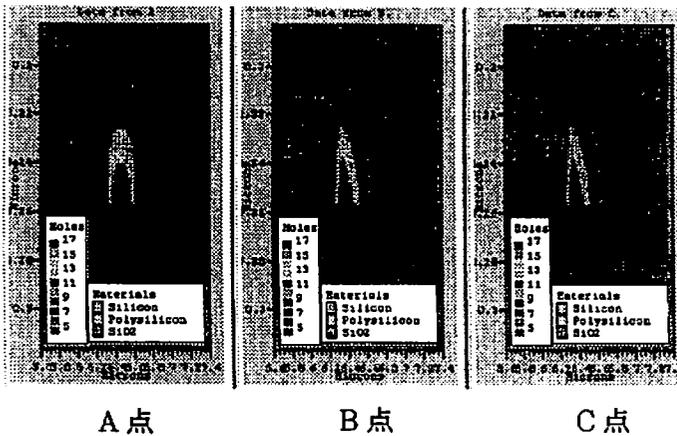


図9 オーバーシュートなしの時の正孔濃度分布

## 5. 謝辞

本論文で実測値を提供して下さった島根大学の土屋敏章教授に、感謝の意を表します。

## 6. 参考文献

- [1] T. Kojima, Y. Saito, and R. Dang, "Dual Composite Mesh Method for Semiconductor Field Calculations. " *IEEE Trans. Magn.*, Vol. 27, No. 5, pp. 4166-4169, 1991.
- [2] Ting-wei Tang, S. Ramaswamy and J. Nam, "An Improved Hydrodynamic Transport Model for Silicon". *IEEE Trans. Electron Devices*, Vol. 40, No. 8, pp. 1469-1477. 1993.
- [3] 林 洋一, 川島 博文, 檀 良, "エネルギー輸送方程式を考慮した非等温シミュレータ", 日本シミュレーション学会第14回計算電気電子工学シンポジウム, pp. 185-190, 1993.