

低濃度Nイオン注入4H-SiCの電気特性評価

松尾, 浩 / MATSUO, Hiroshi

(発行年 / Year)

2007-03-24

(学位授与年月日 / Date of Granted)

2007-03-24

(学位名 / Degree Name)

修士(工学)

(学位授与機関 / Degree Grantor)

法政大学 (Hosei University)

2006 年度 修士論文

論文題名 低濃度 N イオン注入 4H-SiC の
電気特性評価

指導教授 佐藤 政孝

大学院工学研究科
電気工学専攻修士課程

05R3240

氏名 マツオ ヒロシ
松尾 浩

概要

シリコンカーバイド (SiC) は Si に比べ広い禁制帯幅、高い熱伝導率、高い絶縁破壊電界強度などの優れた物性値を有している。SiC は禁制帯幅が Si に比べ約 3 倍大きいことから、少数キャリアの蓄積が少ないためスイッチングの切り替えが速く、また高温環境下においてもオフ時における漏れ電流が少ない。高温動作可能なことに加えて、熱伝導率が高いことから、大電流の制御により発熱する素子の放熱のために必要な冷却装置の小型化も期待できる。次に一桁高い絶縁破壊強度に起因してオン抵抗の低抵抗化が可能である。高耐圧のデバイスでは、ドリフト領域の抵抗がオン抵抗において支配的となるので、SiC を用いることでパワー損失の少ないデバイスが実現されるのである。

SiC デバイスの作製において電気伝導度制御はイオン注入法によって行われる。イオン注入による SiC への不純物ドーピングは、オーミック電極層のような高不純物動作層ばかりではなく、MOSFET 中のウェル層、JTE(Junction Termination Extension) 構造形成、金属/半導体電界効果トランジスタ(MESFET)の活性領域形成など比較的不純物の低い動作層の形成でも行われている。しかしながら、少注入量により形成されたイオン注入不純物ドーピング層の電気特性、不純物活性化過程および欠陥の挙動についての研究例は少ない。

本研究では n 形エピタキシャル SiC 層へ低濃度 N イオン注入を行い、イオン注入層中の不純物活性化および残留欠陥を評価し、イオン注入層上に形成したショットキー電極の作成プロセスを評価した。

試料基板には、4H-SiC(0001) n 形エピタキシャル基板($Nd\cdot Na = 4.81 \times 10^{15} / \text{cm}^3$ 、厚さ: $5 \mu\text{m}$ 、オフ角: 8°)を用いた。この試料基板へ N イオンを、室温において、注入エネルギーを 75keV 、および注入量を $6 \times 10^{12} / \text{cm}^2$ にて注入した。活性化アニールは RF 加熱炉を用いて、 1400°C において 30 分間 Ar 流中において行った。また、犠牲酸化の効果を併せて検討した。犠牲酸化は O_2 流中で、 1150°C において 90 分間行った。イオン注入層上のショットキー電極は、E-GUN 蒸着法により Ni 膜を 200nm の厚さで試料表面に堆積し、リフトオフ工程により直径 $300 \mu\text{m}$ の円形電極を作成した。なお、試料裏面のオーミック電極には Ni を用いた。熱処理後の表面モフォロジー評価に AFM、注入層の電気特性の評価にホール効果測定を用いた。作製した Ni ショットキー電極より、イオン注入不純物および残留欠陥の評価には容量電圧測定(C-V 測定)、ダイオード特性は電流-電圧測定 (I-V 測定)を用いた。

AFM による表面モフォロジー観察より、N イオン注入直後の表面荒れは 0.12nmRMS であった。 1400°C において 30 分間の熱処理後の表面荒れは 0.15nmRMS であり、イオン注入後と同様の平坦性を維持していることがわか

る。

C-V 測定により見積もったドナー濃度の深さ分布より、深さが 75~160nm において、ドナーの分布はシミュレーション結果とほぼ一致していることがわかる。1400°Cにおいて 30 分間の活性化アニールを行った試料において注入不純物の活性化率は 100%であることがわかる。

I-V 測定結果より、未注入エピタキシャル層上およびイオン注入層上に形成したショットキー電極ともにダイオード特性を示した。エピタキシャル基板上に形成したショットキー電極（飽和電流密度: 2.41×10^{-15} [A/cm²], n 値:1.06) に比べ、イオン注入層上に形成したショットキー電極（飽和電流密度: 4.85×10^{-7} [A/cm²], n 値:1.18)は、逆バイアスリーク電流の増大、低順バイアス (0.5~1V) において電流密度の増加が見られ、0 から 0.5V 付近に非ショットキー電流成分が観測された。上述した犠牲酸化プロセスを導入したところ、飽和電流密度 (8.31×10^{-17} [A/cm²]), および n 値 (1.10) はエピタキシャル層上に形成したショットキー電極ほどに改善した。これは犠牲酸化を行う事によって、活性化アニール時に発生したプロセスダメージが除去されたためと考えられる。

目次

概要

1. 序論

1.1. パワーエレクトロニクスの現状

1.2. SiC の特徴

1.3. 研究目的

2. 実験原理および評価方法

2.1. 原子間力顕微鏡 (AFM)

2.2. ホール効果測定

2.2.1. ホール効果

2.2.2. van der Pauw 法

2.3. 金属・半導体接触

2.4. 高周波 C-V 測定

3. 実験結果および考察

3.1. 実験条件

3.2. 実験結果および考察

4. 結論

謝辞

参考文献

学会発表リスト

1. 序論

パワーエレクトロニクスの現状

パワーエレクトロニクスとは、電気エネルギー変換と制御を電子回路やデバイスで高速に効率よく行う技術分野である。パワーエレクトロニクス技術はサイリスタの発明から始まり、パワートランジスタ、IGBTのような大容量かつ高性能なデバイスの開発や整流回路、コンバータ回路などの回路技術の考案により、目覚ましい発展を遂げてきた。しかし、一方で近年のエネルギー資源の枯渇問題に伴い、地球規模での省エネルギー化、エネルギーの高効率化があらゆる分野において浸透してきており、パワーエレクトロニクス分野においても電気エネルギーの低損失かつ高効率化という新たな問題が課せられている。現在、パワーエレクトロニクス技術が適用されている身近な例をあげれば、家電製品、産業機器、新幹線、電気自動車に用いられている電力変換ユニットであるコンバータやインバータがあげられる。電力変換ユニットとしてのインバータやコンバータの性能としては変換効率が高く、小型、軽量、かつノイズをださないことが要求される。パワー半導体デバイスはこの電力変換ユニットの終段として重要な役割を担っており、スイッチング時における損失等、高効率化は必要不可欠である。しかしながら、現在、Si(シリコン)を用いたパワー半導体デバイスは動作周波数、電力変換容量とも進歩しているものの、その物性値からくるSiパワーデバイスの性能限界がある¹⁾。その壁を超えた性能が期待できるのがSiC(シリコンカーバイド)である。SiCはSiに比べ優れた物性を有するので、SiCのパワーデバイスでは、超低損失性、高速・高温動作というSiパワーデバイスよりはるかに厳しい性能仕様を満たすことができ、実用化が期待されている。

1.2 SiC の特徴

SiC は常圧では液相が存在せず、2000°C程度の高温まで熱的に安定であることに加え、化学的、機械的安定性を有する材料である。また、SiC は広い禁制帯幅(2.2~3.2eV)をもつⅢ-V族化合物半導体として古くから知られ、優れた物性値を有し、Si 電子デバイスの性能の限界を打破する高性能デバイスの可能性が示されていた。

SiC は共有結合結晶であり、結晶学的には同一の組成で c 軸方向に対して Si と C の化学結合(ジクブレンドとウルツァイト結合)が多様な積層構造をとることで、結晶多形(ポリタイプ)現象を示す材料である。このポリタイプ現象は、Si、C 原子単位層の最密充填構造を考えた時の原子の積み重なるの違により記述できる。SiC では 200 種類以上のポリタイプが確認されているが、応用上重要なのは、3C-、4H-、6H-、15R-SiC(Ramsdell の表記法)である。この表記法で、最初の数字は積層方向(c 軸方向)の一周期中に含まれる Si-C 単位層の数を示し、後の C、H、R は結晶系(C: 立方晶、H: 六方晶、R: 菱面体)を表している。図 1.2 に 3C-、4H-、6H-SiC の積層構造の模式図を示す。同図における“A、B、C”の表記は、六方最密度充填構造における 3 種類の原子の占有位置を意味している。なお、他の半導体結晶でよく現われる閃亜鉛鉱(zinblend)構造は 3C、ウルツ鉱(wurtzite)構造は 2H と表記できる。

SiC はポリタイプによって熱的安定性が異なり、高温(2000°C以上)では 6H-、15R-および 4H-SiC のポリタイプが成長する確率が高く、低温(1800°C以下)では 3C-SiC が発生しやすい。SiC は、各ポリタイプで禁制帯幅だけでなくキャリアの移動度や不純物イオンエネルギーなどの電子物性が異なるので、基礎物性の分野でも興味深い材料として注目されている。表 1.1 に代表的な SiC ポリタイプの主な物性を示す。SiC は、Si-C 原子間距離が 0.189nm と短く、結合エネルギーが高い(約 4.5eV)ことに起因して、禁制帯幅、絶縁破壊電界やフォノンのエネルギーが大きい。また、すべての SiC ポリタイプは、Si と同様に間接遷移型のバンド構造を有する。表 2 に SiC と Si の主な物性値を表す。SiC は Si、C 原子の積み重なるの違により、200 種類以上のポリタイプを有する。そのなかでも結晶発生率が高く、応用上重要視されている結晶構造として、3C・4H・6H-SiC が広く研究されている。

電力制御用半導体材料としての SiC の性能を物性値から挙げると、まず禁制帯幅が Si に比べ約 3 倍大きいことから、少数キャリアが少ない。このことから少数キャリアの蓄積が少ないためスイッチングの切り替えが速く、また高温環境下においてもオフ時における漏れ電流が少ない。高温動作可能なことに加え

て、熱伝導率が高いことから、大電流の制御により発熱する素子の放熱のために必要な冷却装置の小型化も期待できる。次に一桁高い絶縁破壊強度に起因してオン抵抗の低抵抗化が可能である。Si デバイスと同等の逆方向耐圧が 1/10 の空乏層幅で得られることから、この領域のキャリア濃度を 100 倍にすることが可能である。そのため Si に比べて 1/300 以下に直列抵抗を下げる可以考虑とされる。高耐圧のデバイスでは、ドリフト領域の抵抗がオン抵抗において支配的となるので、SiC を用いることでパワー損失の少ないデバイスが実現されるのである。

SiC 以外にも代表的なワイドギャップ半導体として GaN やダイヤモンドが存在する。しかし SiC は熱酸化による酸化膜形成が可能、p・n 両伝導型の制御が容易などの利点を持つ。これらの理由から SiC はワイドギャップ半導体の中で、最も研究が進められている。

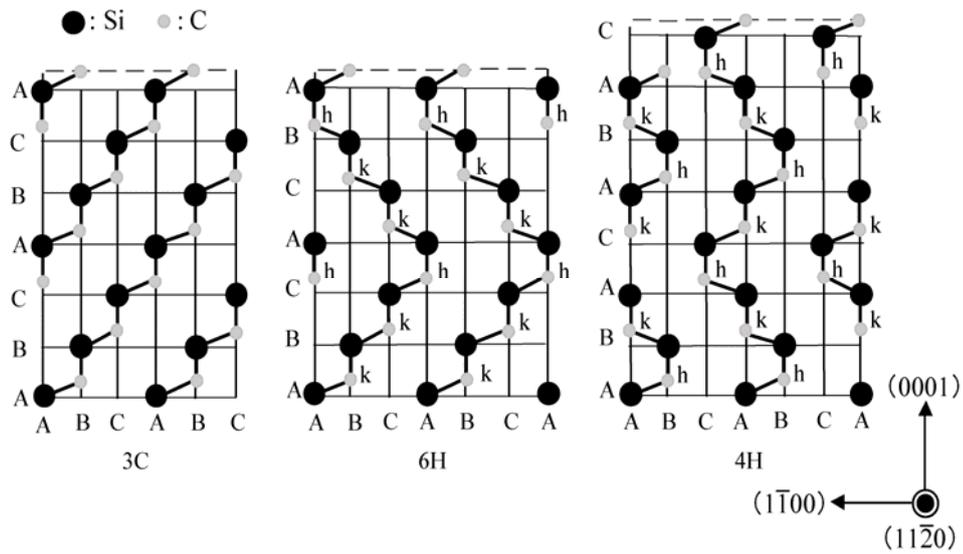


図 1.1 3C-、4H-、6H-SiC の結晶構造

表 1.1 SiC と Si の主な物性値

材料	SiC			Si
結晶構造	3C	6H	4H	Diamond
バンド構造	間接遷移型			
禁制帯幅[eV]	2.23	2.93	3.27	1.11
電子移動度[cm ² /Vs]	1000	450	900	1500
正孔移動度[cm ² /Vs]	50	50	100	600
飽和電子速度[10 ⁷ cm/s]	2.7	2	2.7	1
熱伝導度[W/cm·K]	4.9	4.9	4.9	1.5
絶縁破壊電界[MV/cm]	2	3	3	0.3
比誘電率	9.7	9.7	9.7	11.8

1.3 研究目的

数多くの SiC ポリタイプの中で、現在最もデバイスへの応用に適していると考えられているのは 4H-SiC である。この理由として、電子移動度、禁制帯幅や絶縁破壊電界が大きいこと、電気伝導の異方性が小さいこと、ドナーやアクセプタ準位が比較的浅いこと、良質の単結晶ウェハが入手でき、その上に高品質なエピタキシャル成長層を形成できることなどが挙げられる。

SiC デバイスの作製において電気伝導度制御はイオン注入法によって行われる。イオン注入による SiC への不純物ドーピングは、オーミック電極層のような高不純物濃度層ばかりではなく、MOSFET 中のウェル層²⁾、JTE(Junction Termination Extension)構造形成³⁾、金属/半導体電界効果トランジスタ(MESFET)の活性領域形成⁴⁾など比較的不純物の低い動作層の形成でも行われている。しかしながら、少注入量により形成されたイオン注入不純物ドーピング層の電気特性、不純物活性化過程および欠陥の挙動についての研究例は少ない。

本研究では n 形エピタキシャル SiC 層へ低濃度 N イオン注入を行い、イオン注入層中の不純物活性化および残留欠陥を評価し、イオン注入層上に形成したショットキー電極の作成プロセスを評価した。

2. 実験原理および評価方法 5,6)

2.1. 原子間力顕微鏡 (AFM)

AFMとは探針先端の原子を試料に近づけた際に働く原子間力を利用して、表面構造を観察するプローブ型の顕微鏡である。カンチレバー先端の探針を試料表面に微小な力で接触させ、カンチレバーのたわみ量が一定になるように、探針・試料間の距離を制御しながら操作することで、表面形状を画像化する。本研究ではセイコーインスツルメンツ社製の原子間力顕微鏡(ナノピクス)を用いた。分解能は垂直方向において0.3nmである。カンチレバーには自己検知型シリコンカンチレバーを装備しており、従来の光てこ検出器のような光軸調整が不要である。この自己検知型のカンチレバーにはピエゾ抵抗体が内蔵されており、電流を流して操作すると、試料の凹凸に応じてレバーがたわみ、内蔵した抵抗体の抵抗値が変動する。この抵抗値が一定になるようにフィードバックを行い、フィードバック量から観察画像を取り込むことができる。また、この装置には図2.1に示すような、二つの観察モードがある。

- コンタクトモード:カンチレバーが常時試料表面に微小な力で接触した状態で形状観察を行うモード。
- ダンピングフォースモード(DFM):共振させたカンチレバーの振動振幅が一定になるように探針・試料間の距離を制御しながら走査することにより、表面形状を画像化するモード。樹脂などの柔らかい試料でも、試料を傷つけずに測定が可能である。

この二つのモードを測定試料の材料、測定条件、試料表面の状態により、使い分け、測定を行う。

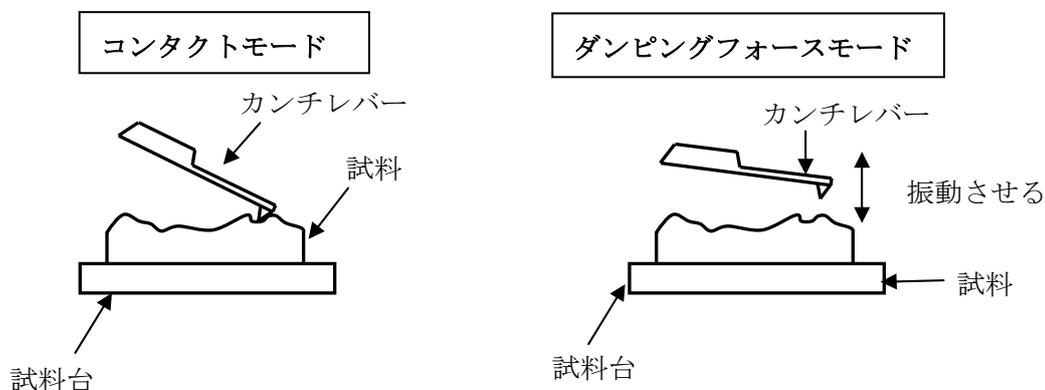


図 2.1 コンタクト、ダンピングフォースモードの観察原理図

2.2. ホール効果測定

2.2.1. ホール効果

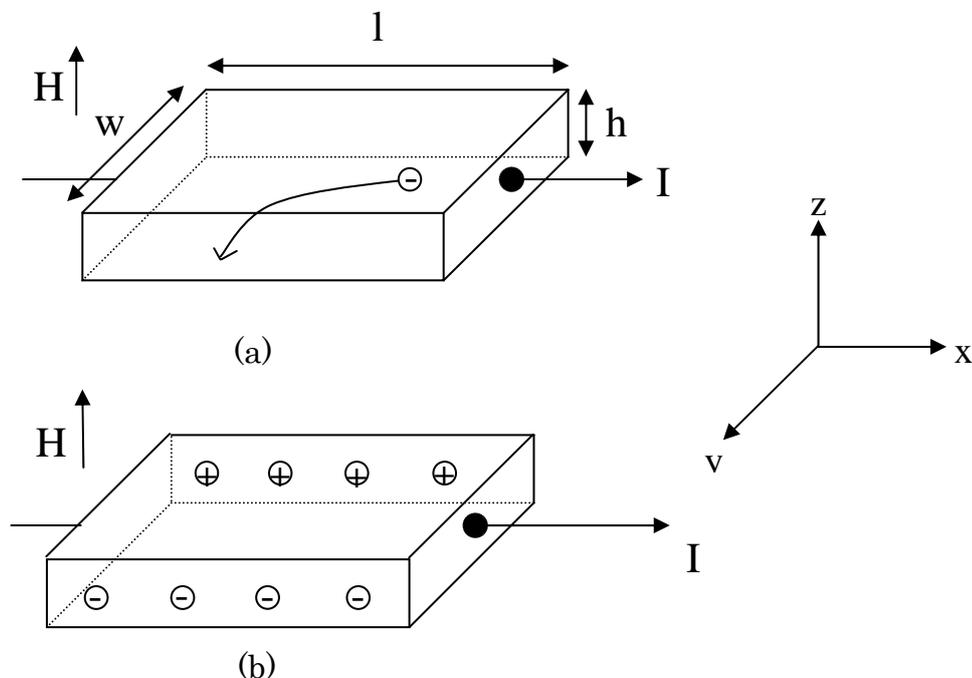


図 2.2.1 ホール効果

半導体の電気特性を正確に求めるためには、ホール効果測定が基本的かつ実用的な方法である。図 2.2.1(a)の様に x 方向に向かう均一な磁界 H_z の中に直方体 (長さ l 、幅 w 、高さ h) の n 型半導体試料を置き、電流 I_x を左から右に流すと、電荷 $(-e)$ をもった電子が半導体中を右から左へと流れる。ここで簡単のために、電子の無秩序な熱運動を無視し、電子はすべて平均ドリフト速度 v_x で流れるものとする。この速度 v_x で磁界 H_z 中を運動する電子(電荷 $-e$)が受けるローレンツ力 F_y は

$$F_y = \left(\frac{-e}{c} (-v_x) H_z \right) \quad (1)$$

ここで c は光速である。この y 方向への電子の運動により、磁界がなければ平均して左から右に流れるはずの電子の経路が y 方向に曲げられ、瞬時に試料内に分極が生じる。この分極によってできた逆電界 E_y による電子の流れ μE_y が、ローレンツ力による流れ $\mu (e/c) v_x H_z$ を打ち消すようになり、やがて定常状態に達する。これがホール効果(Hall effect)である。ここで μ_H は、ホール効果に現

われる移動度であり、ホール移動度とよび、 μ とは区別する。このとき

$$\begin{aligned}\mu_H \left(\frac{-e}{c} (-v_x) H_s \right) + \mu (-e E_y) &= 0 \\ \mu_H \left(\frac{-e}{c} (-v_x) H_s \right) + \mu \left(-e \frac{V_H}{w} \right) &= 0\end{aligned}\quad (2)$$

ここで V_H は、 y 方向に発生した電圧で、ホール電圧とよぶ。このような定常状態での電子の経路は、平均すると再び y 方向を向き、試料が十分に強い n 型で、電流に対する正孔の寄与を無視しうるとすると

$$I_x = n(-e)(-v_x)hw \quad (3)$$

としてよい。ここで n は電子のキャリア密度である。式(2)、式(3)より

$$V_H = \frac{\mu_H}{\mu} \frac{I_x H_s}{cn(-e)h} = \frac{I_x H_s}{ch} R_H \quad (4)$$

となる。ここで R_H は

$$R_H = \frac{\mu_H}{\mu} \frac{1}{n(-e)} \quad (5)$$

であり、ホール係数(Hall coefficient)とよばれる。ホール電圧の大きさが実用単位 V で表されるように式(4)の右辺を 300 倍すると

$$V_H = \frac{10^{-8} R_H I_x H_s}{h} \quad (6)$$

を得る。

半導体が n 型でなく p 型であれば、電流は主として左から右に流れる正孔によって運ばれ、 $-e$ を e 、 $-v_x$ を v_x にすれば良く、この場合ホール電圧は正となり、ホール係数も正となる。従って、ホール電圧が正か負かであるかによって、キャリアの種類、すなわち n 型か p 型かを正確に知ることができる。今簡単のために $\mu_H = \mu$ とすると

$$R_H = \frac{1}{n(-e)} \quad (7)$$

となるから、 R_H からキャリア濃度 n を求めることができる。

$$n = \frac{1}{(-e)R_H} \quad (8)$$

また、

$$\sigma = n(-e)\mu \quad (9)$$

であるから、式(5)、式(9)より

$$\mu_H = n(-e)\mu R_H = \sigma R_H \quad (10)$$

となり、低効率 ($\rho = 1/\sigma$) の測定と合わせることにより、ホール移動度 μ_H を求めることができる。すなわちホール測定により、キャリアの種類、濃度、及び移

動度を知ることができ、低効率の測定とともに半導体の最も基本的な測定手段となっている。

2.2.2. Van der Pauw 法

この方法は、試料の作成が比較的簡単のためよく用いられているもので、サンプルの厚さが一様であれば形状が任意であっても 4 個のオーミック電極を設けることにより、低効率、およびホール係数を測定する方法である。この方法は、小さな試料でも測定可能で、電極間の距離等の幾何学的測定が不要で、しかも幾何学的な位置による誤差を生じないなどの利点がある。

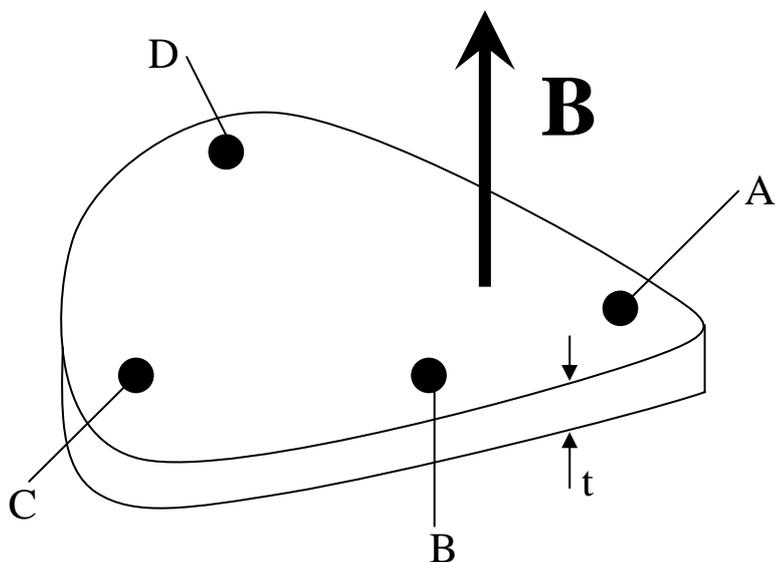


図 2.2.2 van der pauw 法に用いられる試料

今、図 2.2.2 のような、厚さ t の試料を考える。まず、C—D 間に電流 I_{CD} を流し、A—B 端に現われる電圧 V_{AB} を計測する。これらを用いて

$$R_{AB,CD} = \frac{V_{AB}}{I_{CD}} \quad (1)$$

と定義する。同様に

$$R_{BC,DA} = \frac{V_{BC}}{I_{DA}} \quad (2)$$

と定義する。これらを用いると、試料の低効率 ρ は

$$\rho = \frac{\pi t}{\ln 2} \frac{R_{AB,CD} + R_{BC,DA}}{2} f\left(\frac{R_{AB,CD}}{R_{BC,DA}}\right) \quad (3)$$

で与えられる。ここで f は $R_{AB,CD}/R_{BC,DA}$ の関数で、次の関係を満たしている。

$$\frac{R_{AB,CD} - R_{BC,DA}}{R_{AB,CD} + R_{BC,DA}} = \text{farreosh}\left\{\frac{\exp(\ln 2/f)}{2}\right\} \quad (4)$$

次に、A-C 間に電流を流したとき、B-D 端に生ずる電圧を測定し

$$R_{BD,AC} = \frac{V_{BD}}{I_{AC}} \quad (5)$$

と表すと、ホール係数は次のように与えられる。

$$R_H = \frac{t}{H} \Delta R_{BD,AC} \quad (6)$$

ただし、 $\Delta R_{BD,AC}$ は試料に垂直な磁界 B をかけないときと、かけたときの式(5)の変化分である。

$$R_{BD,AC} = R_{BD,AC}(B=B) - R_{BD,AC}(B=0) \quad (7)$$

さらに、ホール移動度は

$$\mu_H = \frac{t}{\rho B} \Delta R_{BD,AC} \quad (8)$$

で与えられる。

実際の測定において、キャリアの濃度、移動度、低効率の深さ方向プロファイルは次のようにして求める。

表面から x の深さにある Δx の厚さの層を考え、その層の平均キャリアの度を $n(x)$ とすると

$$n(x) = \frac{\Delta \sigma_s(x)}{e\mu(x)\Delta x} \quad (9)$$

となる。ここで $\Delta \sigma_s(x)$ は、表面から x および $x + \Delta x$ の深さで測定したシート伝導率の差を表し、 $\mu(x)$ は深さ x での移動度を表す。ここでキャリア濃度 n と移動度 μ の関係がわかっているならば、式(9)の関係から逐次表面層をエッチングする測定により、キャリア濃度の深さ方向分布 $n(x)$ を求めることができる。しかし、イオン打ち込み層のように移動度の値が完全結晶における値とは異なることが予想される場合にはこの方法は使えず、次の方法によって $\mu(x)$ を求める。

$\mu(x)$ は、シートホール係数 R_{HS} の表面から深さ x および $x + \Delta x$ の場所での値の差から、同様の実験によって

$$\mu(x) = \frac{\Delta \{ \rho(x)^2 R_{HS}(x) \}}{\Delta \rho_S(x)} \quad (10)$$

の関係から求められる。ここでシートホール係数 R_{HS} は

$$R_{HS} = \frac{\Delta \int_0^{x_i} n(x) \mu(x)^2 dx}{e \left[\int_0^{x_i} n(x) \mu(x) \right]^2} \quad (11)$$

で表される量を表す。 R_{HS} は式(6)、 ρ_S は式(3)より次のように変形できる。

$$R_{HS} = \frac{1}{B} \Delta R_{BD,AC} \quad (12)$$

$$\rho_S = \frac{\pi}{\ln 2} \frac{R_{AB,CD} + R_{BC,DA}}{2} f \left(\frac{R_{AB,CD}}{R_{BC,DA}} \right) \quad (13)$$

この式(12)、(13)により R_{HS} および ρ_S を層ごとに求め、順次式(10)および式(11)に代入することにより、 $\mu(x)$ および $n(x)$ を求めることができる。つまり、逐次の表面層をエッチングしながら測定し、その都度にこの計算を繰り返せば μ および n の深さプロファイルを求めることができる。

2.3. 金属／半導体接触

半導体デバイスの作製には、電子を半導体へ流入出させるため電極が必要であり、電極材料には主として金属が用いられる。金属を半導体と接触させると、金属／半導体界面に、エネルギー障壁が形成される。図 2.3.1 に金属／n 形半導体における、接触前と接触後のエネルギーバンド図を示す。金属と半導体を接触させた場合、伝導体の自由電子のエネルギーは金属中の電子エネルギーより高準位にあることから、半導体側の電子が金属側に流れ込み、二つの物質のフェルミ準位は一致する。また、真空準位も寸断することなく連ならなければならない。しかし、フェルミ準位から真空準位までエネルギー差を示す仕事関数(金属の場合は $q\phi_m$ 、半導体は $q\phi_s$)は、物質によりそれぞれの値を示す。そのため理想的な金属／半導体界面には、高さ $q\phi_{Bn}$ を持つショットキー障壁と呼ばれるエネルギーバリアーが形成され、その値は金属の仕事関数 ϕ_m と半導体の電子親和力 ϕ_χ の差となる。

$$q\phi_{Bn} = q(\phi_m - \chi) \quad (1)$$

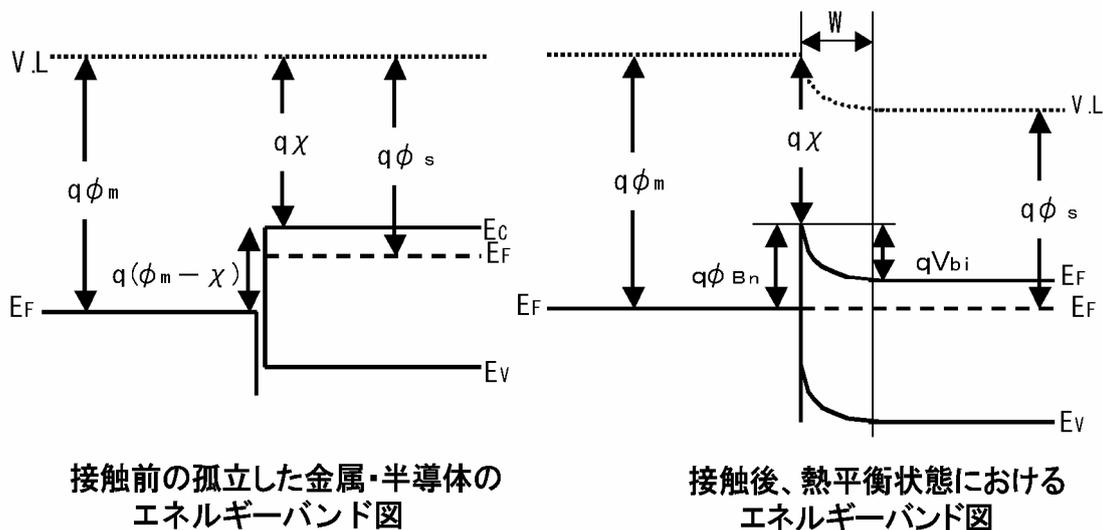


図 2.3.1 金属/半導体接触

p 形半導体の場合についても同様に見積もられる。

$$q\phi_{Bp} = E_g - q(\phi_m - \chi) \quad (2)$$

このエネルギー障壁の形成に伴い、半導体に空乏層と呼ばれるキャリアが枯渇する領域が現れる。空乏層は、 N_D を不純物濃度、 ϵ_s を半導体の誘電率、 V_{bi} を内臓電位、印可電圧 V は順方向に対して正した場合、以下のように導かれる。

$$W = \sqrt{\frac{2\epsilon_s}{qN_D} (V_{bi} - V)} \quad (3)$$

つまり、半導体側のドーピング濃度が少ないほど、またショットキー障壁が高いほど、空乏層幅は大きくなる。

半導体デバイスである MESFET や SBD などは、このショットキー障壁による絶縁性を利用したものであり、逆バイアス印可においては電流が全く流れないものが望まれる。また、デバイスのソース・ドレインへ用いられるオーミック性電極には、逆に電流を損出することなく電子を注入・抽出するために、空乏層の絶縁性を失わせる必要がある。

ドナー濃度が $10^{17}(\text{cm}^3)$ 以下の半導体の場合、その電気特性は整流性を示し、空乏層は絶縁層として振る舞うことから、MESFET のゲート電極・ショットキーバリアーダイオードへと応用することができる。この場合における電子輸送機構は、熱電子放出理論で説明される。界面を横切って流れる電流は、高さ ϕ_B のポテンシャル障壁より大きな運動エネルギーを持つ電子のみが障壁を通過することによる。図 2.3.2 に熱電子放出による電子の輸送を示す。

熱平衡状態では、反対方向のキャリアの流れが打ち消しあい電流密度はゼロとなる。このときに流れる電流密度を飽和電流密度 J_s と呼び、以下のように導かれる。

$$J_s = A^* T^2 \exp\left(-\frac{q\phi_B}{kT}\right) \quad (4)$$

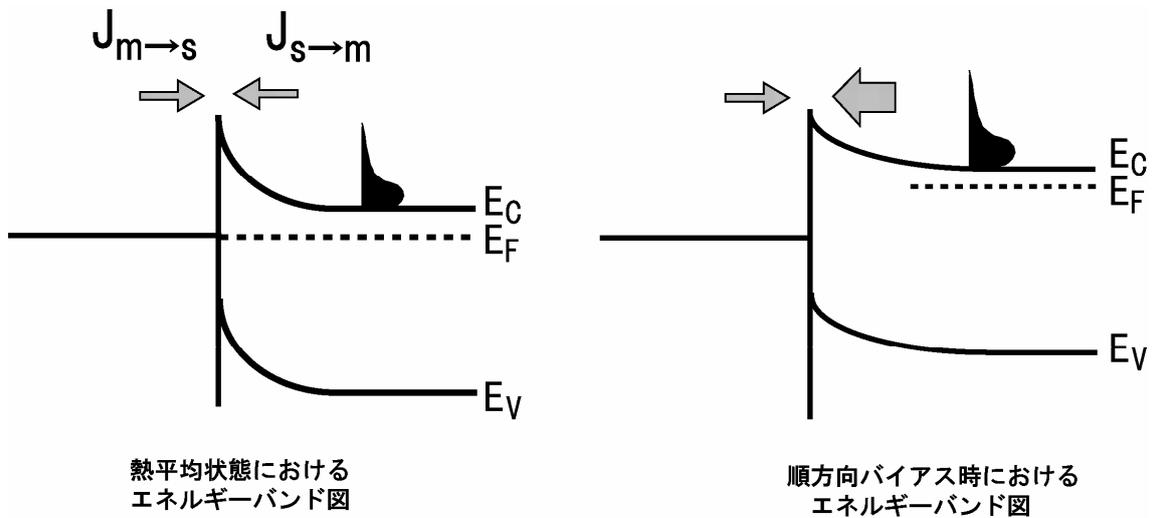


図 2.3.2 熱電子放出による電子の輸送過

ここで A^* はリチャードソン定数であり、 k はボルツマン定数、 T は絶対温度である。またこの熱電子放出理論によって支配される金属/半導体接触の電流は $V > q/kT$ の場合、次のように与えられる。

$$J = J_s \exp\left(\frac{qV}{nkT}\right) \quad (5)$$

ここで n は理想因子を示し、熱電子放出理論に基づいた電流の増加率と実測値からの電流の増加率の比を表す。ピンングなどによるフェルミ準位の固定化、トンネル電流、または鏡像効果によるショットキー障壁の変形によるリーク電流の増加などが生じる場合、 $n \neq 1$ となる。真性の障壁高さを求めるには理想的な界面状態である $n=1$ における障壁高さを導き出す必要がある。

不純物濃度が $10^{18} \sim 10^{19} (\text{cm}^3)$ 程度の場合では、空乏層が狭まり、電子が障壁の薄い部分をトンネルする現象が起きる(図.2.3.3.a)。これを熱電界放出と呼び、オーミック性を示すようになる。この場合の接触抵抗率 ρ_c は

$$\rho_c \propto \exp\left(\frac{2\sqrt{\epsilon_s m^*}}{\hbar} \frac{\phi_B}{\sqrt{N_D} \coth\left(\frac{E_{00}}{kT}\right)}\right) \quad (6)$$

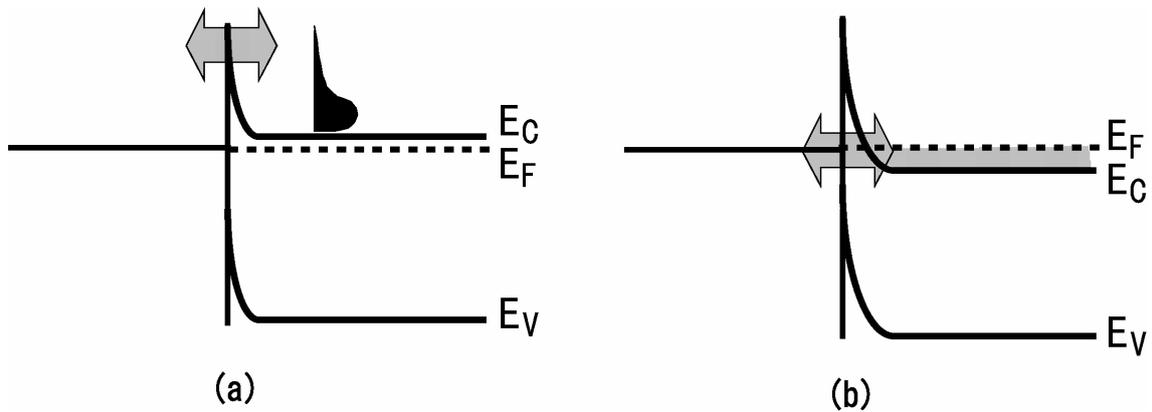


図 2.3.3 (a)熱電界および(b)電界放出による電子の輸送過程

と導かれる。つまり、接触抵抗率は障壁高さ ϕ_B に比例し、不純物濃度 N_D の平方根に反比例して増加することを示す。

さらに不純物濃度が $10^{19}/(\text{cm}^3)$ 以上と高くなると、空乏層はさらに小さくなるとともに、半導体側はフェルミ準位 E_F が伝導帯内にあり、縮退状態になる。このときショットキー障壁をトンネルする電子は、ほぼフェルミ準位近傍のエネルギーを持った電子のみである(図 2.3.3.b)。このようなフェルミエネルギーを持つ電子がトンネルすることによる電子の輸送機構を電界放出と呼ばれ、その接触抵抗率 ρ_C は

$$\rho_C \propto \exp\left(\frac{2\sqrt{\epsilon_S m^*}}{\hbar} \frac{\phi_B}{\sqrt{N_D}}\right) \quad (7)$$

で導かれる。

以上のように、電流を担う電子はこの界面に形成された障壁を横切って、電流が流れなければならず、デバイスの性能は界面構造によって大きく左右される。

2.4. 高周波 C-V 測定

空乏層容量の電圧依存性(C-V 特性)は、比較的簡便にしかも精度よくキャリア濃度を決定できるため、低濃度の不純物の基本的な評価法となっている。空乏層を形成するために、半導体表面に金やアルミニウムなどの金属を真空蒸着したショットキーダイオードが利用されるため、C-V 法のことをショットキー法と呼ぶこともある。対象とする半導体に対するショットキー障壁高さや反応性などを考慮して、金やアルミニウム以外の金属を用いることもある。一方、実際のデバイスかそれに近い形で評価したい場合、あるいは少数キャリアの注入を必要とするときには、pn 接合が用いられる。ただし、キャリア濃度を正確に評価するためには、空乏層が n 側、あるいは p 側のどちらか一方にだけ伸びた p+n 接合か n+p 接合(one-sided junction)を用いる必要がある。また、表面準位や界面準位の測定には、MIS(MOS)ダイオードが用いられる。

□ 空乏層容量

空乏層の振舞いは、ポアソンの方程式を適当な境界条件のもとで解くことによって解析できる。以下では、n 形半導体に対するショットキー接触を考え、空乏層の横方向への 2 次元的な広がり効果は考えないことにする。すなわち接合面に対して、垂直方向に x 軸をとった 1 次元問題として取り扱う。このときポアソンの方程式は次のようになる。

$$d^2\phi/dx^2 = -\rho(x)/\epsilon_0\epsilon_s \quad (1)$$

ここで、 ϕ は静電ポテンシャル、 ϵ_s は半導体の比誘電率、

$$\rho(x) = q[N_d^+(x) - N_a^-(x) + p(x) - n(x)] \quad (2)$$

は空間電荷密度である。ここで、 N_d^+ はイオン化したドナー密度、 N_a^- はイオン化したアクセプタ密度、 $p(x)$ は自由正孔密度、 $n(x)$ は自由電子密度である。まず簡単のため、 $p(x) = n(x) = 0$ (空乏近似)、 $N_d^+(x) - N_a^-(x) = N_d = \text{一定}$ とする。

外部から電圧 V (金属側が正のときプラスになるように符号をとる) を印加すると、境界条件は空乏層の端において次のようになる。

$$\begin{aligned} d\phi/dx|_{x=w} &= 0 \\ \phi|_{x=0} - \phi|_{x=w} &= V - V_{bi} \end{aligned} \quad (3)$$

ここで、 V_{bi} は拡散電位で、障壁高さを ϕ_{Bn} 、伝導体の有効状態密度を N_c とすれば、

$$V_{bi} = \phi_{Bn} - (kT/q) \ln(N_c / N_d) \quad (4)$$

となる。(3)の境界条件から、空乏層の幅 W を求めると、次のようになる。

$$W = [2\epsilon_0\epsilon_s (V_{bi} - V) / qN_d]^{1/2} \quad (5)$$

単位面積当たりの空乏層容量 C は、電圧の微小変化 dV に対する空間電荷の変化 dQ で定義される(微分容量)。

$$C \equiv -dQ / dV = -d(qN_d W) / dV = \epsilon_0\epsilon_s / W \quad (6)$$

この結果から、空乏層容量は、その幅 W が電極間隔であるような平行平板コンデンサとしてみなすことができる。よって、このよう理由から空乏層容量は、直流バイアスに小振幅(数 10mV 以下)の交流電圧を重畳して測定される。測定(交流)周波数としては、通常は 1MHz 程度が用いられる。表面・界面準位やトラップなどの動的パラメータを評価するときには、数 Hz~数 MHz 程度の範囲でアドミタンスの周波数依存性を測定することがある。また、非常に低い周波数に対する容量、ランプ電圧を印加したときに、 C に流れる変位電流を測定する方法がとられる。

キャリア濃度分布

式(5)、(6)から、 N_d が一定のとき、 $C^{-2} - V$ のグラフにおいて、電圧に対する傾きは N_d に反比例することがわかる。次に、 N_d が一定でない場合について考えてみる。印加電圧 V が $V + dV$ からまで変化したとすれば、図 2.4.1 の(b)からも明らかのように、

$$dV \sim -(dQ/\epsilon)W = -qN_d(W)d(W^2) / 2\epsilon_0\epsilon_s \quad (7)$$

となる。したがって、空乏層端におけるドナー濃度 $N_d(W)$ は、次式で与えられる。

$$\begin{aligned}
N_d(W) &= -(2/q\varepsilon_0\varepsilon_s A^2)/[d(C_m^{-2})/dV] \\
&= (C_m^3/q\varepsilon_0\varepsilon_s A^2)/(dC_m/dV) \\
W &= \varepsilon_0\varepsilon_s A/C_m
\end{aligned}
\tag{8}$$

ここで、 $C_m (= A \cdot C)$ 、 A ：接合面積)は実際に測定される空乏層容量の値である。実験データを用いて、式の微分を数値的に行うためには、測定する容量の有効数字として少なくとも 4 桁は必要となる。また前項の議論から空間的な分解能はデバイ距離で決まる。

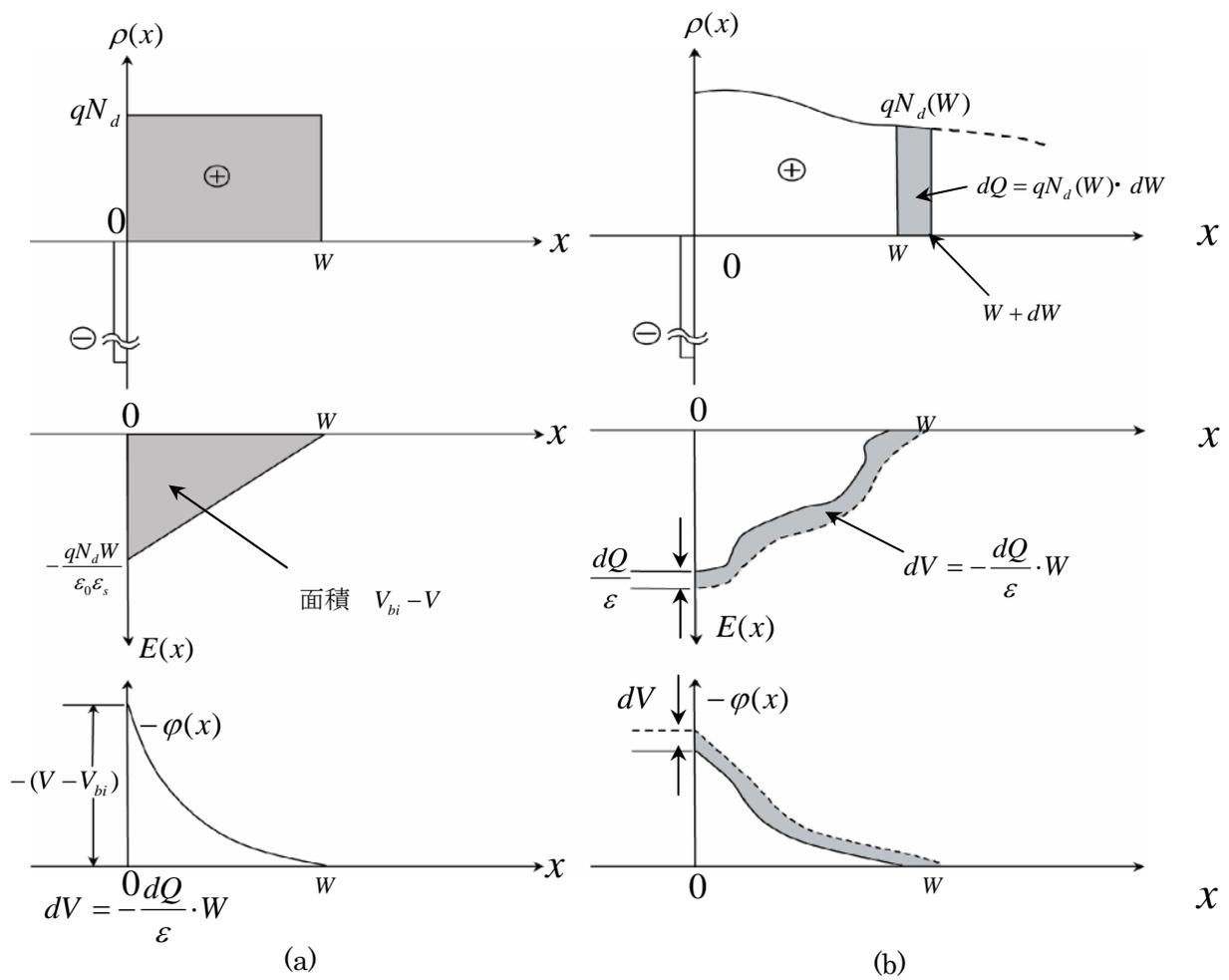


図 2.4.1 空乏層における空間荷電 $\rho(x)$ 、電界強度 $E(x)$ 、および電位 $\phi(x)$ の分布

(a) 不純物密度が一定の場合、(b) 不純物密度が分布をもっている場合

3. 実験結果および考察

3.1. 実験条件

試料基板には、4H-SiC(0001) n 形エピタキシャル基板 ($N_d-Na=4.81 \times 10^{15}/\text{cm}^3$ 、厚さ: $5\mu\text{m}$ 、オフ角: 8°) および半絶縁性基板を用いた。この試料基板へ N イオンを、室温において、注入エネルギーを 75keV 、および注入量を $6 \times 10^{12}/\text{cm}^2$ にて注入した。図 3.1 に上述した条件でイオン注入を行ったときの SRIM ⁷⁾(The Stopping and Range of Ions in Matter)シミュレーション結果を示す。活性化アニールは RF 加熱炉を用いて、 1400°C において 30 分間 Ar 流中において行った。また、犠牲酸化の効果を検討した。犠牲酸化は O_2 流中で、 1150°C において 90 分間行った。イオン注入層上のショットキー電極は、E-GUN 蒸着法により Ni 膜を 200nm の厚さで試料表面に堆積し、リフトオフ工程により直径 $300\mu\text{m}$ の円形電極を作成した。なお、試料裏面のオーミック電極には Ni を用いた。以上のショットキー電極作成手順を図 3.2 に示す。

熱処理後の表面モフォロジーの評価には AFM、イオン注入層の電気特性評価には Van der Pauw 法によるシート抵抗測定と Hall 効果測定を行った。作製した Ni ショットキー電極について、Keithley4200 を用いて、イオン注入不純物および残留欠陥の評価には容量電圧測定(C-V 測定)、ダイオード特性は電流-電圧測定 (I-V 測定)により評価した。

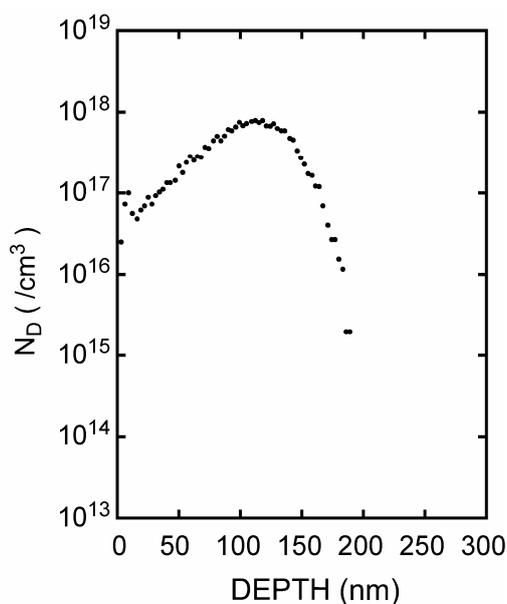


図 3.1 SRIM シミュレーション結果

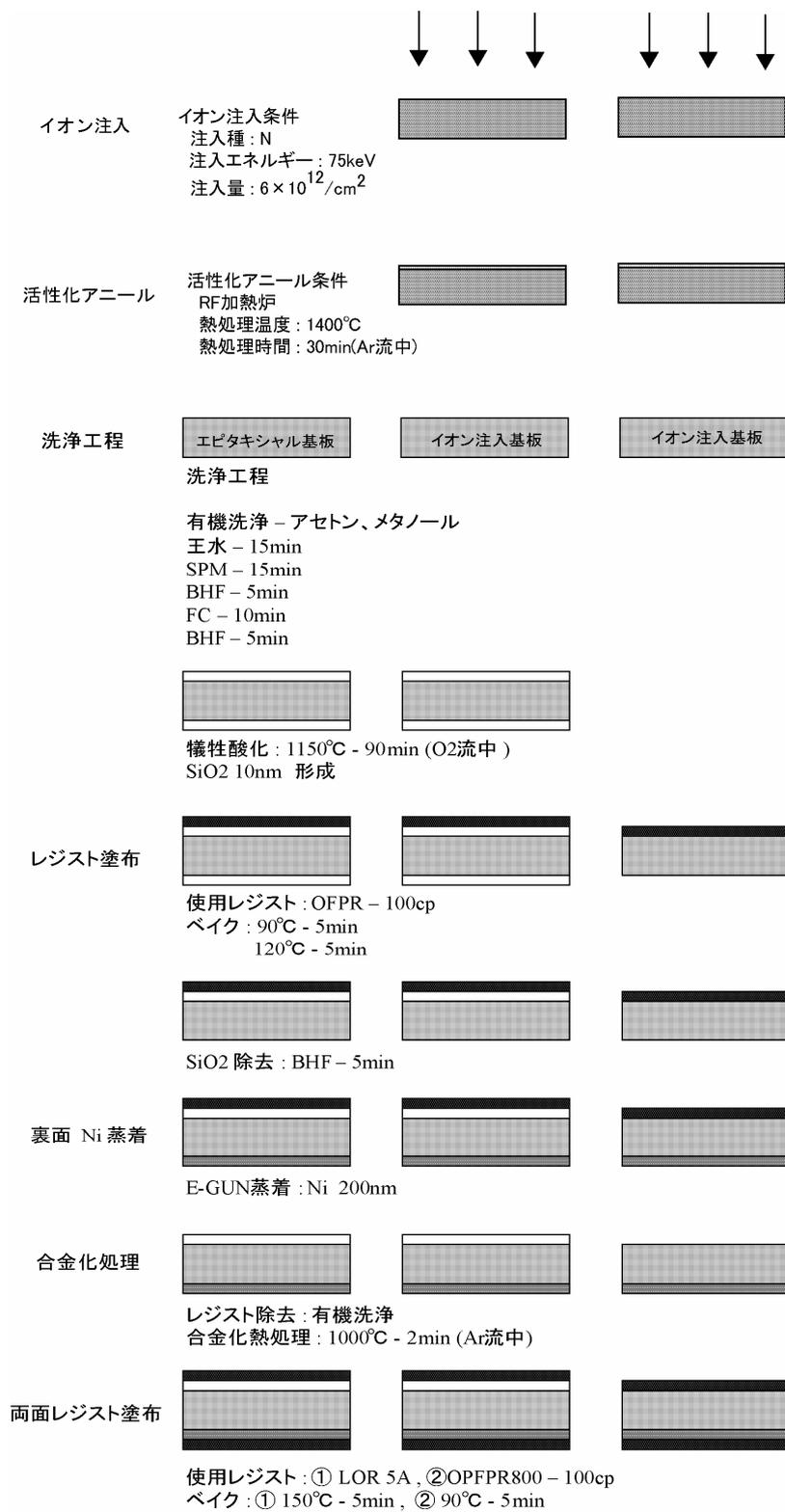


図 3.2 ショットキー電極作成手順 (1)

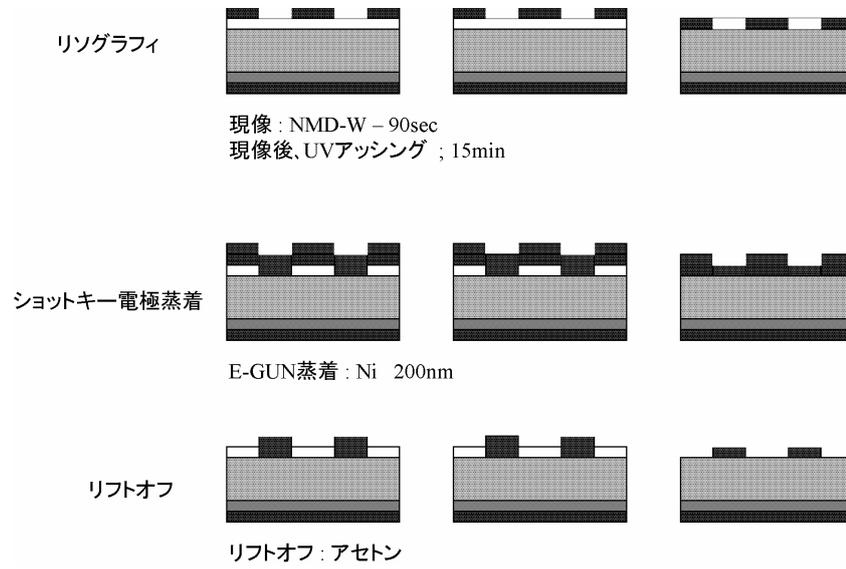
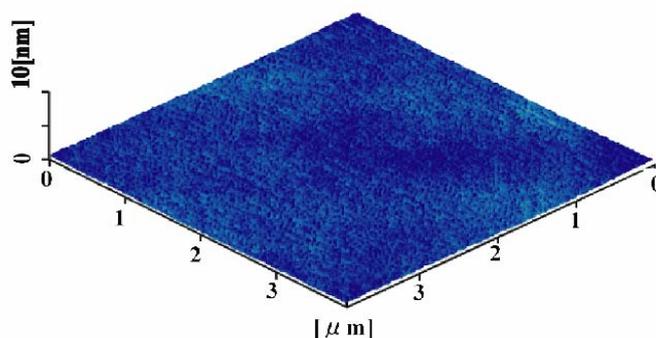


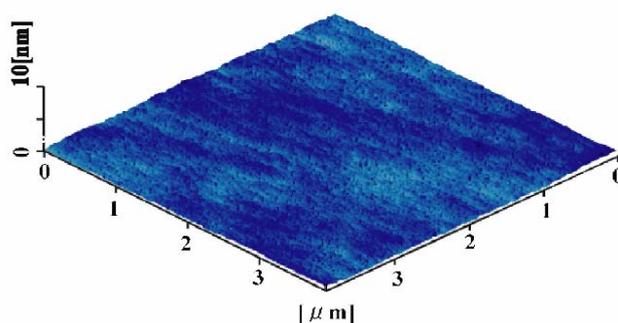
図 3.2 ショットキー電極作成手順 (2)

3.2. 実験結果

図 3.2.1 に N イオン注入直後と 1400°Cにおいて 30 分間のアニールを行った試料から得られた試料表面の AFM 像を示す。N イオン注入直後の表面荒さ (RMS of Surface Roughness)は 0.12nm と非常に平坦な表面状態であった。一方、1400°Cにおいて 30 分間のアニールを行った試料の表面荒さは、0.15nm であり、N イオン注入直後と同等の平坦性を維持していることがわかる。



As Implanted
RMS: 0.12nm



1400°C for 30min
RMS: 0.15nm

図 3.2.1 注入直後およびアニール後の AFM 像

図 3.2.2 に C-V 測定により見積もったドナー濃度の深さ分布を示す。深さが 75~160nm の領域において、ドナーの分布は SRIM(The Stopping and Range of Ions in Matter)シミュレーションの結果とほぼ一致していることがわかる。C-V 測定より見積もった、1400°Cにおいて 30 分間の活性化アニールを行った試料において注入不純物の活性化率は 100%程度であった。

図 3.2.3 にコンダクタンス、キャパシタンスの周波数依存性を示す。測定した周波数で放電するようなトラップがあるとコンダクタンスにピークが生じるが、今回測定した周波数領域ではコンダクタンス、キャパシタンスともに平坦であった。このことから、室温において C-V プロファイルに影響するトラップは観測されないことがわかる。

表 3.2.1 に第 3.1 節で述べたイオン注入条件で半絶縁性基板にイオン注入を行い、1400°Cにおいて 30 分の熱処理を行った試料から得られた Van der Pauw 法によるシート抵抗測定および Hall 効果測定結果を示す。シート抵抗:7.5(k Ω / \square)、シートキャリア移動度:370(cm²/V·s)、シートキャリア濃度:2.3 \times 10¹²(/cm²)、活性化率:37(%)であった。注入された不純物のほとんどが格子点に置換しているが、キャリアとして電気伝導に寄与しているのは 37%であることがわかる。これは注入不純物の順位が 100meV と深いことが起因していると考えられる。

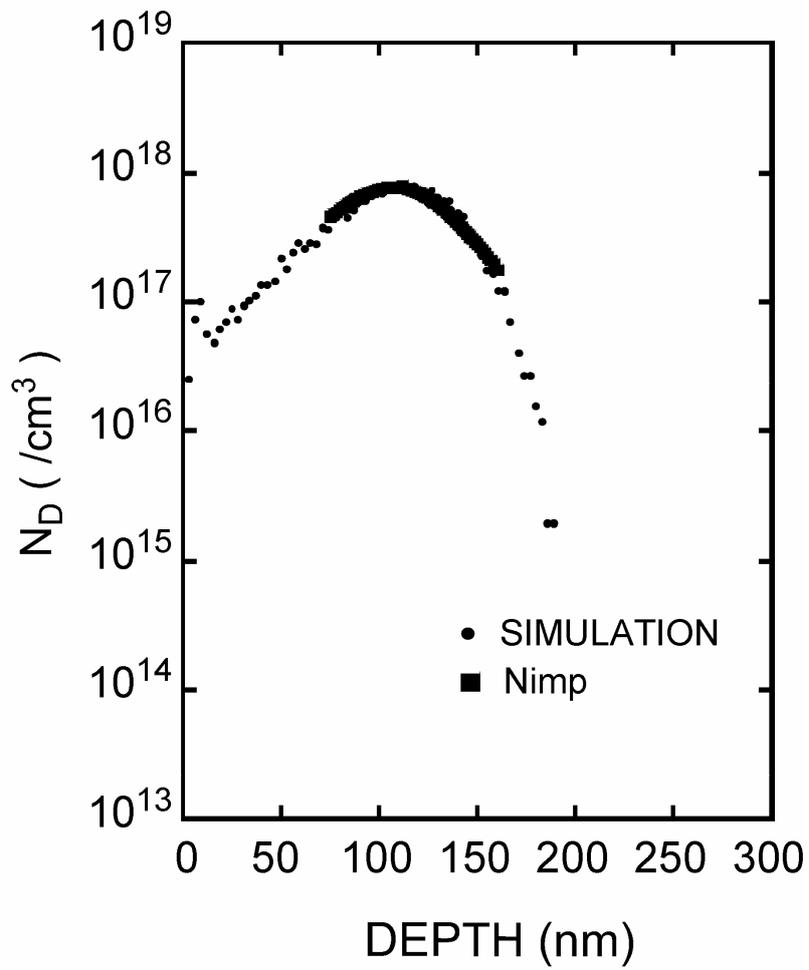


図 3.2.2 C-V 測定より見積もったドナーの深さ分布

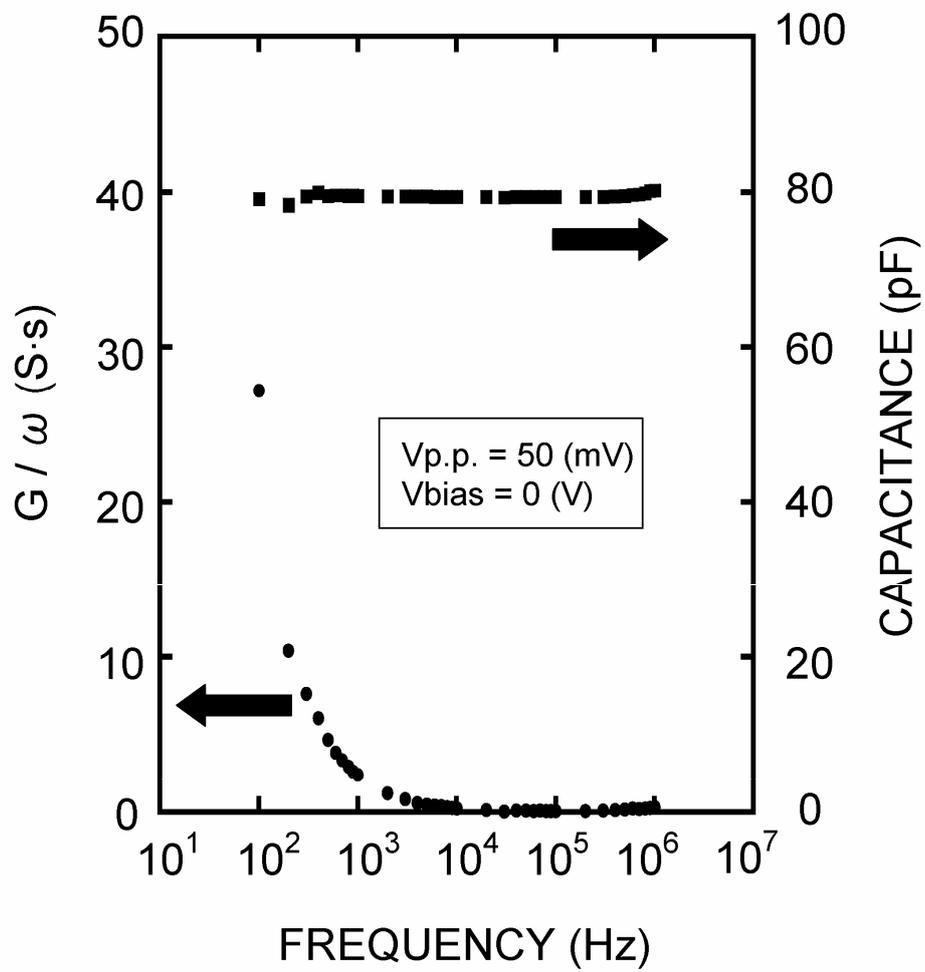


図 3.2.3 コンダクタンス、キャパシタンスの周波数依存性

表 3.2.1 1400℃において 30 分の熱処理を行った試料から得られた Van der Pauw 法によるシート抵抗測定および Hall 効果測定結果

シート抵抗(k Ω / \square)	7.54
シート移動度(cm ² /V·s)	370.3
シートキャリア濃度(/cm ²)	2.31×10^{12}
活性率 (%)	37

図 3.2.4 および図 3.2.5 にエピタキシャル層上（未注入層上）及びイオン注入層上に作成したショットキー電極の I-V 特性($\ln J$ -V 特性)を示す。エピタキシャル層上に作成したショットキー電極は、逆バイアスリーク電流は少なく、50V の逆バイアス印加時の電流密度は $1 \times 10^{-8} \text{A/cm}^2$ 以下であった。順方向特性(0.5~1.0V)からショットキー障壁高さ、n 値を算出したところそれぞれ、1.43eV、1.06 となり、報告されている値と一致した⁸⁾。一方、N イオン注入層上に作成したショットキー電極の逆バイアスリーク電流は、エピタキシャル層上に作成した場合に比べて増大した。また低順バイアス時(0.5~1V)における電流の増加が観測された。逆バイアスリーク電流の増加などのダイオード特性の劣化は、注入プロセスダメージが起因していると考え、薄く表面層の除去を目的として犠牲酸化を行った。

図 3.2.6 に犠牲酸化を行った N イオン注入層上に作成したショットキー電極の I-V 特性を示す。犠牲酸化プロセスを導入することにより、逆バイアスリーク電流と低順バイアスにおける電流密度の減少が観測された。犠牲酸化によって、活性化アニール時に発生したプロセスダメージ層が除去されたためであると考えられる。順方向特性からショットキー障壁高さ、n 値を算出したところ、1.41eV および 1.10 となり、エピタキシャル層上に形成したショットキー電極と同程度の値を示したことがわかる。

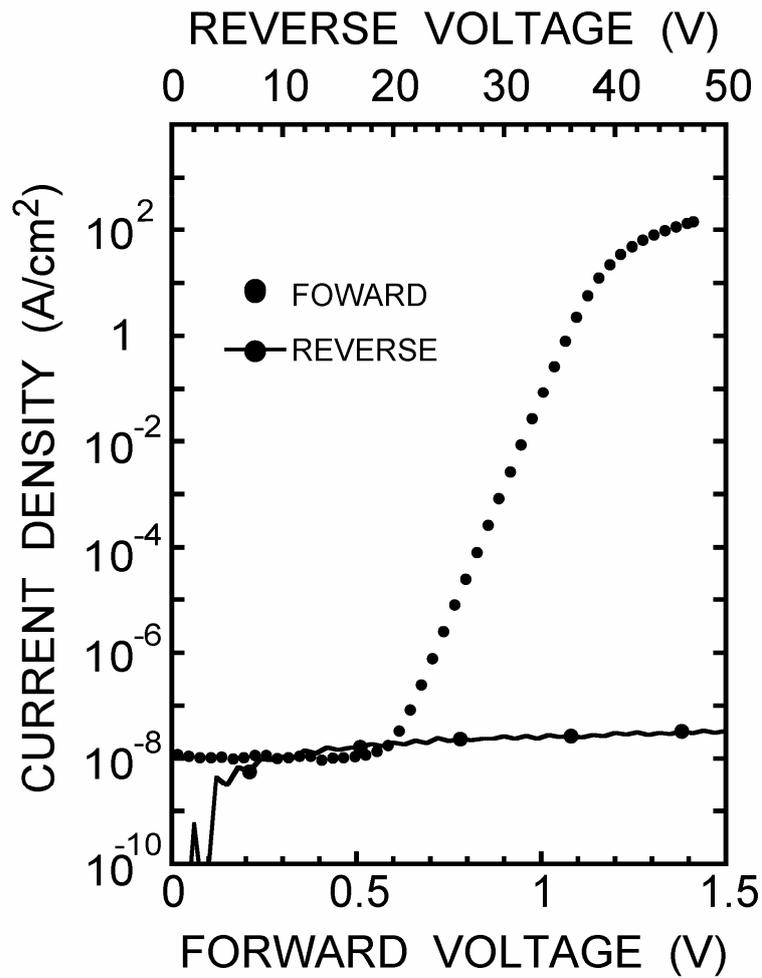


図 3.2.4. エピタキシャル層上に形成したショットキー電極の I-V 特性

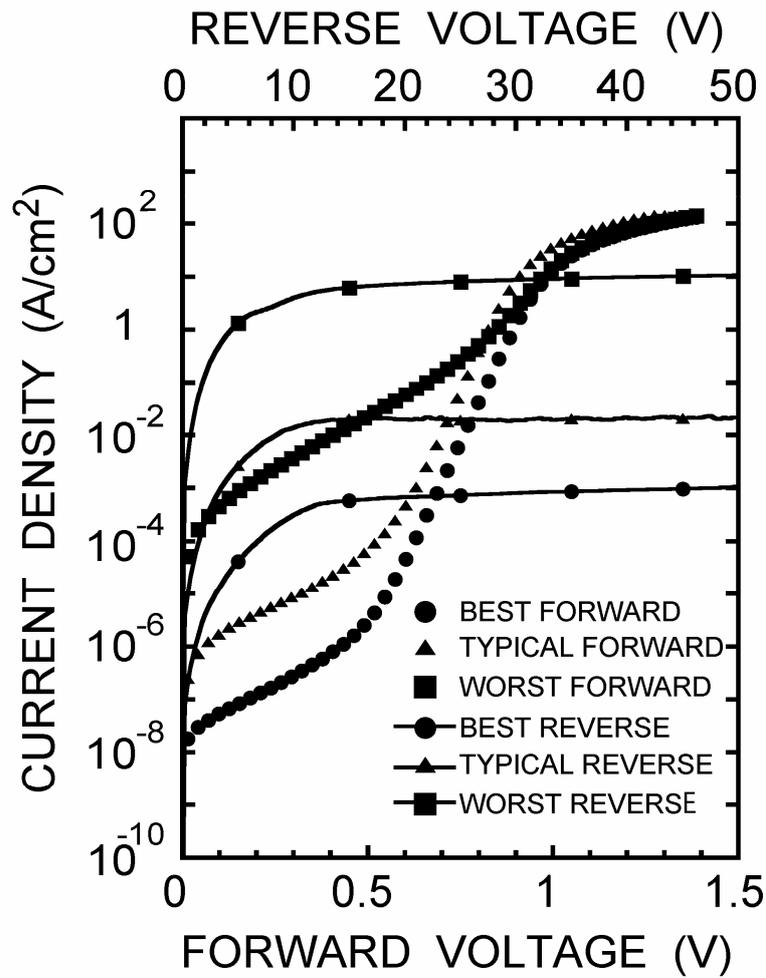


図 3.2.5 N イオン注入層上に形成したショットキー電極の I-V 特性

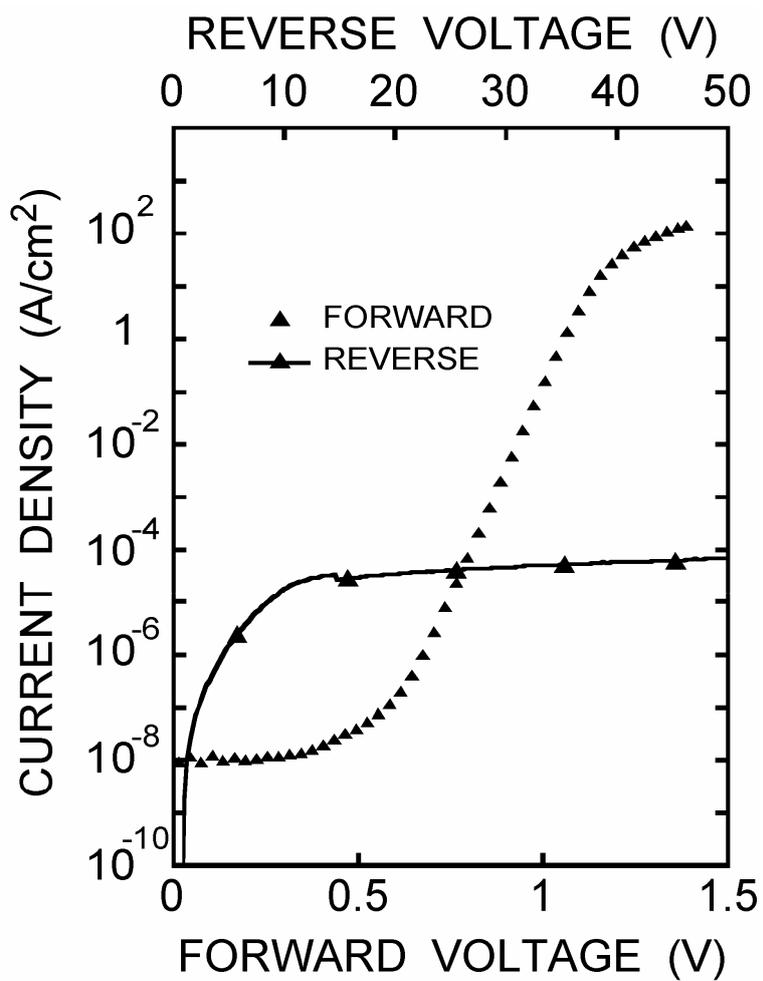


図 3.2.6 N イオン注入層上(犠牲酸化後)に形成したショットキー電極の I-V 特性

4. 結論

本研究では、低濃度 N イオン注入($75\text{keV}-6.0\times 10^{12}/\text{cm}^2$)を行い、イオン注入層中の不純物活性化および残留欠陥、またイオン注入層上に形成したショットキー電極のダイオード特性を評価した。本研究から以下の結論が得られた。

- 低濃度 N イオン注入($75\text{keV}-6.0\times 10^{12}/\text{cm}^2$)を行い、 1400°C において 30 分間の活性化アニールを行った試料の注入不純物の活性化率は 100%であった。また室温において注入欠陥は観測されなかった。
- イオン注入後に試料表面を犠牲酸化することで、イオン注入層上に作成したショットキー電極のダイオード特性のばらつきは低減し、ショットキー障壁高さはエピタキシャル層上に作成した電極と同程度に改善した。

謝辞

本研究を進めるにあたりご指導いただいた、法政大学イオンビーム工学研究所佐藤政孝教授に心から感謝いたします。本研究を行うにあたり試料の提供、的確なアドバイスをいただいた新日本無線株式会社新井学博士、片上崇治に感謝いたします。本研究に対しご協力いただいた鴨下純一氏、田口悦司氏、宮川晋悟氏、八尾典明氏に感謝いたします。また、日頃の研究の準備や研究に対する議論をしていただいた、法政大学情報電気電子工学科佐藤研究室の工藤尚宏氏、鈴木優氏、時田康貴氏、永田翔平氏に感謝いたします。最後に、本研究を遂行するにあたって、研究に対する理解と、惜しみない協力をいただいた私の家族に感謝いたします。

参考文献

- (1) SiC 素子の基礎と応用 荒井和雄・吉田貞史共編 オーム社(2003)
- (2) Y.Shimoida, S.Kaneko, H.Tanaka and M.Hoshi: Materials Science Forum Vols. **389-393** (2002) pp. 1207-1210
- (3) A.B.Horsfall, K.V.Vassilevski , C.M.Jhonson ,N.G. Wright , A.G. O`Neill and R.M.Gwillim: Materials Science Forum Vols. **389-393** (2002) pp. 1149-1152.
- (4) Manabu Arai , Makoto Ogata, Shuji Katakami, Shoichi Ono : Materials Science Forum Vols. **527-529** (2006) pp. 1235-1238.
- (5) 半導体評価技術 河東田隆 日刊工業新聞社(2003)
- (6) S.M.ジュー (南日康夫、川辺光央、長谷川文夫訳) 半導体デバイス 産業図書(2001)
- (7) <http://www.srim.org/>.
- (8) Masataka Satoh, Hiroshi Matsuo : Materials Science Forum Vols. 527-529 (2006) pp. **923-926**

学会発表リスト

- (1) 3C-SiC への Ni オーミックコンタクトの形成
松尾浩、鈴木知之、佐藤政孝
2004年 第 13 回 SiC 及び関連ワイドギャップ半導体研究会
- (2) 金属・3C-SiC接触の電機特性の評価
松尾浩、佐藤政孝
平成 17 年春季 第 52 回応用物理学会学術講演会
- (3) Evaluation of Schottky Barrier Height of Al, Ti, Au, and Ni Contacts to 3C-SiC
M. Satoh, H. Matsuo
International Conference on Silicon Carbide and Related Materials 2005
- (4) Evaluation of Schottky Barrier Height of Al, Ti, Au, and Ni Contacts to 3C-SiC
M. Satoh, H. Matsuo
2005 年 第 24 回法政大学イオンビーム工学研究所シンポジウム
- (5) N イオン注入層上に形成したショットキー電極の評価
松尾浩、佐藤政孝
2006年 第 15 回 SiC 及び関連ワイドギャップ半導体研究会
- (5) 低濃度 N イオン注入 4H-SiC(0001)上に形成したショットキー電極の評価
松尾浩、佐藤政孝
2006 年 第 25 回法政大学イオンビーム工学研究所シンポジウム