

分散耐環境ナノ電子デバイスの研究

中村, 徹 / 安田, 彰 / 早野, 誠治 / 本間, 紀之 / 齊藤, 利通 / 栗山, 一男 / 大竹, 孝平 / 佐藤, 政孝 / 齊藤, 兆古 / 三浦, 孝夫

(出版者 / Publisher)

法政大学マイクロ・ナノテクノロジー研究センター

(雑誌名 / Journal or Publication Title)

法政大学マイクロ・ナノテクノロジー研究センター年報

(巻 / Volume)

2005

(開始ページ / Start Page)

24

(終了ページ / End Page)

45

(発行年 / Year)

2007-03-13

分散耐環境ナノ電子デバイスの研究

法政大学工学部

中村徹 安田彰 本間紀之 斉藤利通 大竹孝平 斎藤兆古 早野誠治 三浦孝夫 栗山一男
佐藤政孝

1. 研究の目的

微細加工技術の進歩により単位機能当たりのコストは大幅に削減されてきたが、ナノテクノロジーの進展とともにより多くの機能を集積したチップをさらに低コストで実現することが可能となる。このような低コスト・高機能チップとナノテクノロジーを応用したMEMSチップとを一体化し複数分散使用することにより高度なシステムを実現することが可能になる。このように一体化したチップを多数個分散させて動作させる分散型ナノ電子デバイスでは、チップ間通信をいかに確立するかが重要な課題となる。近距離の通信では他チップとの干渉低減や、消費電力の点から微少電力無線通信技術の確立が重要となる。また、多数個のチップ間での通信を行うためのピアツウピア通信やアドホック通信を自律的に行う必要もある。

一方、ナノテクノロジーの進展により、より高度な機能を小さなチップに集積することが可能となるが、耐圧の低下や高温動作での特性劣化など解決すべき課題も多い。シリコン半導体材料に比べ広いバンドギャップを有する GaN および SiC 等のワイドギャップ半導体材料は、摂氏 350 度以上の高温動作、50 GHz・100 V 以上の高周波・高電圧動作を可能にする耐環境電子デバイスが製造可能と期待されているが、材料の持つ高い飽和速度等から期待出来る高耐圧・高周波特性を達成するデバイスは未だ提案されていない。その原因の一つは、不純物ドーピングが結晶成長中になされる以外の方法では確立していないためである。

本研究は分散型ナノ電子デバイスを実現するための基礎技術として、1) チップを数 cm 程度の比較的近距離に配置した場合における通信の確立方法を検討、2) 近距離微少電力無線通信に適した通信方式、回路方式、LSI 構成法の研究を行う。更に高温・高周波・高電圧動作させるためにワイドギャップ半導体材料を用いて、3) イオン注入技術により、GaN および SiC 等ワイドギャップ半導体材料への不純物高濃度化技術の開発、4) 高温動作用低抵抗電極の作成と評価、5) 高温・高周波・高電圧動作電子デバイスの作成と動作機構の解析、を行うことを目的とする。

2. 本研究で対象としている分散型耐環境ナノ電子デバイスの課題

ユビキタスシステムと環境については前年度の報告で述べた。将来のユビキタスシステムを実現するためには、情報機器の通信方式や回路方式の基本技術およびそれらを可能にするための電子デバイスの開発が必須である。本研究の課題は以下の通りである。

通信方式、回路方式の課題として、近距離チップ間通信の確立方法と近距離・微少電力無線通信方式が挙げられる。また、これらの方式を実現するために、アナログ・デジタル回路方式、LSI 構成法がある。この様な方式を実現するには、半導体デバイス的高速化と大規模集積化とが必要であるが、高速化、大規模集積化の双方とも従来の延長線上での技術開発には限界が見え

ており新しい概念による電子デバイスの創製が必要である。そのため、ナノ電子デバイスの課題としては、耐環境に適したデバイス すなわち、GaN および SiC 等ワイドギャップ半導体材料を用いた電子デバイス製造の基本技術を確認することにある。さらに、高温動作用低抵抗電極の作成と評価と高温・高周波・高電圧動作電子デバイスの作成と動作機構の解析が挙げられる。

3. 研究内容と研究結果

A. 分散型耐環境ナノ電子デバイス回路・システム

分散電子デバイス回路・システムの実現には、通信技術の確立が不可欠である。特に、数 10cm から数 cm と従来の通信システムに比べ極端に短距離の通信技術が必要となる。通信距離は短い送受信電力は低く抑える必要があり、従来からある通信技術とは異なった新しいシステムをいかに構築するかが技術課題となる。これらの実現には、従来の技術の組み合わせで対応することは困難で、新しい概念によるシステムの構築が必要である。また、このような短距離通信システムを実現するためには、高精度・高速アナログ/デジタル変換回路、デジタル/アナログ変換回路や周波数変換回路などが基礎技術として重要となる。さらに、これらの回路等を実現するためには、Si デバイスおよびパッシブデバイスの高周波特性、直流特性を正確に把握することが設計を行う上で重要である。まず、これらの特性の測定および評価、また、これらの測定されたデータを元に Si デバイスおよびパッシブデバイスのモデル化を行い、基本機能回路ブロックの設計に用いた。

一方、分散耐環境ナノ電子デバイスではアクチュエータを用いて外界とインターフェイスをとるが、このアクチュエータの駆動回路が重要な構成部品となる。デバイスを分散して配置するためには、高精度かつ電力効率の高い駆動回路が必要となる。

高精度 $\Delta \Sigma$ デジタル・アナログ変換器

短距離通信、アクチュエータ駆動には高精度デジタル・アナログ変換器が必要不可欠である。LSI においては、トランジスタの閾値電圧、容量値、抵抗値などの素子値ばらつきが、変換精度を決定する。このため、これら素子値の影響を低減する方法を我々は提案しているが、そのためには大規模な信号処理回路が必要であった。今回、ばらつきの影響を数個のスイッチのみで実現出来る方法を提案した。

デジタル・アナログ変換器には、アナログ連続時間フィルタ (LPF) を後置し、帯域外雑音を抑圧する必要がある。システム LSI では内部にデジタル・アナログ変換器駆動回路に加え、この LPF や駆動回路を LSI 上に混載する必要がある。LPF は C や R で実現する必要があり、十分な減衰量を得るためには、C, R の実現に多くのチップ面積が必要となる。

昨年度、我々は帯域外の減衰量を保ったままハード規模を大幅に削減できるカスケード型 $\Delta \Sigma$ デジタル・アナログ変換器 (図 1) を提案したが、さらにハード規模を削減できる方法を新たに提案した (図 2)。この手法では、必要となる伝達関数をデジタル回路とアナログ回路ブロックに分割させて実現することにより、内部 DAC を構成する部品のばらつきの影響及び利得のばらつきの影響を低減できる。また、チップ面積が大きくなるアナログ回路ブロックのサイズも低減される。帯域外雑音の減衰量を大きくするためにはアナログ FIR フィルタのタップ数を増やす必要がある。その場合、従来の手法ではばらつきの影響が大きくなり、信号精度が劣化する問題点があったが、提案した方法ではタップ数の増大によっても劣化がない。

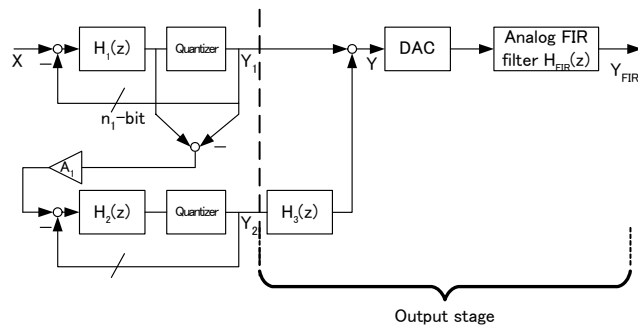


図1 アナログFIRフィルタを用いたカスケード型 $\Delta\Sigma$ デジタル・アナログ変換器

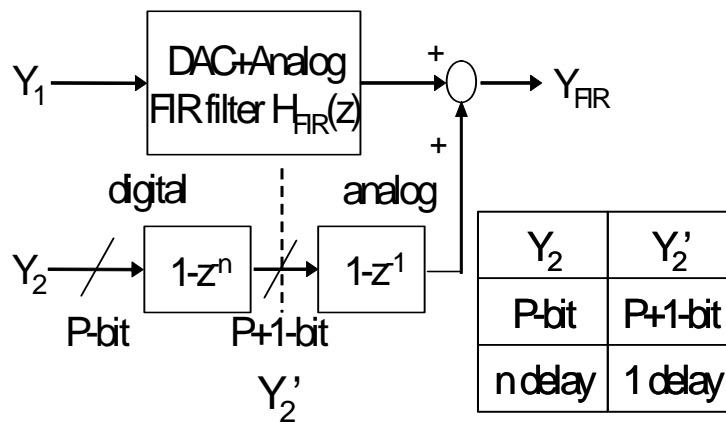


図2 伝達関数をデジタル部とアナログ部に分割し素子精度の影響およびハード規模を低減したカスケード型 $\Delta\Sigma$ 変調器

高精度 $\Delta\Sigma$ アナログ・デジタル変換器

短距離通信の受信部、センサブロックには高精度アナログ・デジタル変換器が必要不可欠である。また、分散ナノ電子システムでは、分散配置された各モジュールに許される消費電力は小さい。したがって、アナログ・デジタル変換器には高精度・低消費電力特性が要求される。一般に精度と消費電力にはトレードオフの関係が存在するため、これらの要求を満たすことは難しい。ここでは、アナログ回路での消費電力に注目し、連続時間 $\Delta\Sigma$ アナログ・デジタル変換の高精度化の手法を提案した。従来の $\Delta\Sigma$ アナログ・デジタル変換器は、離散時間システムであるSC積分器を用いて実現されていた。SC積分器を精度良く動作させるためには、必要とされるサンプリング時間内に演算増幅器の出力をセトリングさせる必要があり、演算増幅器に多くの電流を流す必要があった。SC積分器に換えて連続時間積分器を用いることで消費電流を低減させることが可能であるが、連続時間積分を行うとクロック信号のジッタによって変換特性が著しく劣化する欠点があった。そこで、我々は、図3に示したジッタによる影響を低減する回路構成法を提案した。この手法では、ジッタの影響を大きく受ける内部帰還信号を生成する際に、アナログFIRフィルタを用いて、高域の雑音成分を大幅に低減させている。これにより、 $\Delta\Sigma$ 変調器で最も雑音レベルが高くジッタの影響を受けやすい高域信号が低減され、ジッタが変換精度に与える影響が大幅に低減される。図5に示したように、ジッタ1%の場合、SNRが15dB改善されている。

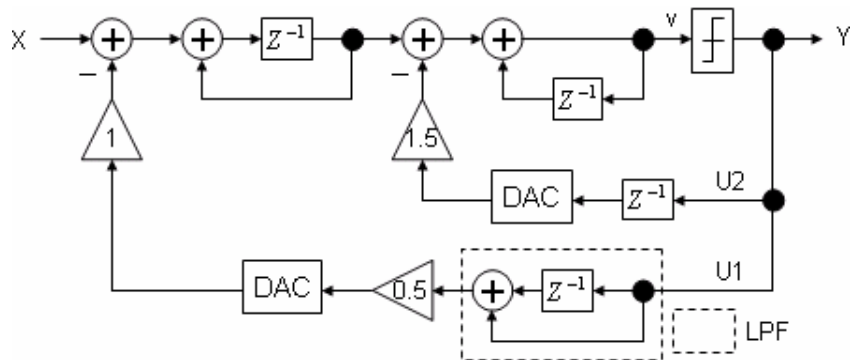


図3 提案した $\Delta\Sigma$ ADC構成図

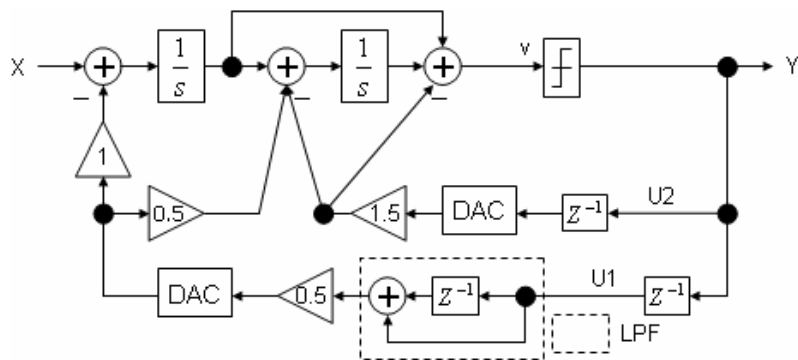


図4 提案した連続時間 $\Delta\Sigma$ ADCのブロック図

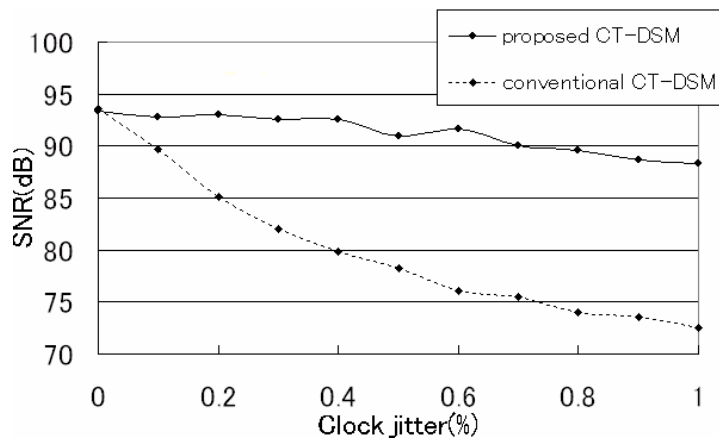


図5 SNR-ジッタ特性

サブサンプリングミキサ

無線通信システムを構成する場合、周波数変換器により RF 信号をベースバンド信号に変換することになる。携帯電話などの従来システムでは、ギルバート回路などの周波数変換器が用いられていたが、回路の再現性や消費電力などの点で短距離の通信器には適していない。一方、ナイキスト

周波数よりも低い周波数でサンプリングを行うサブサンプリングを用いることでも、強制的に信号の周波数の折り返しを発生させ、周波数変換を実現することができる。しかし、この方法では、所望周波数以外からの折り返し雑音が発生し、雑音特性を大きく劣化させてしまう欠点がある。我々は、図6に示した複数のサンプラーホールド(S/H)を用いたサブサンプリングミキサを提案した。この方法では、複数のS/Hおよび積分器によりFIRフィルタを実現することが可能で、このフィルタ特性により不要な折り返し雑音成分を効率よく低減することが出来る。S/Hの内部構成を図7に示す。この回路を用いた場合、図8に示すように不要な帯域に鋭いノッチを配置することができ、信号帯域に折り返す雑音を70dB程度低減することが可能となる。この回路はサブサンプリングミキサでありながら、スーパーヘテロダイン方式に類似した特性を実現することができる。

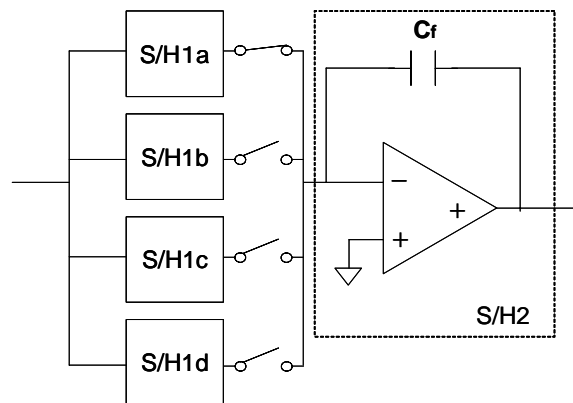


図6 提案したサブサンプリングミキサ

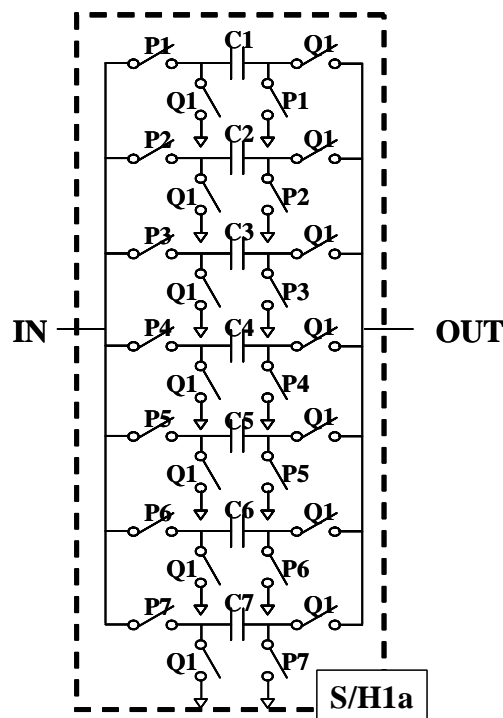


図7 S/H回路

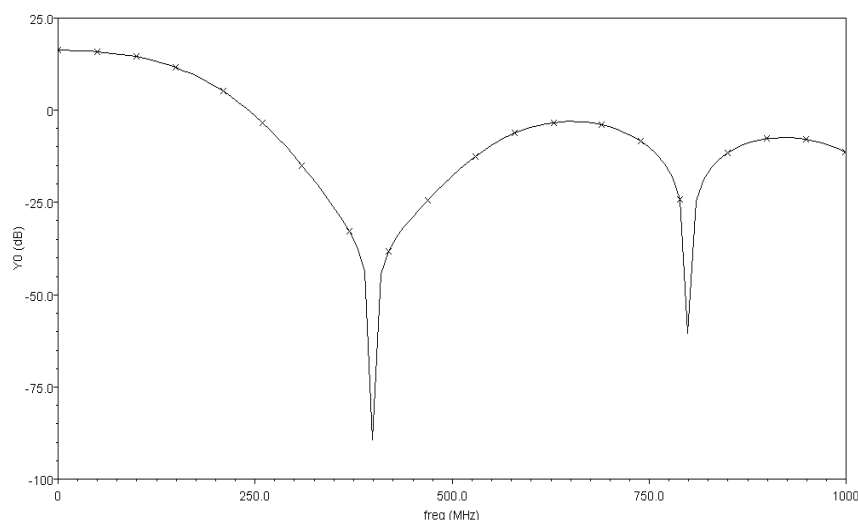


図8 提案したサブサンプリングミキサの折り返し雑音低減特性

スペクトラムシェーピング法を用いた高精度高効率駆動回路

分散耐環境ナノ電子デバイスでは高精度高効率の駆動回路が重要な構成部品となる。高精度信号を LSI 内で生成する方法として $\Delta\Sigma$ 型 DAC があるが、帯域外雑音が大きき問題点がある。DAC 出力を LSI 外へ出力する場合であれば、チップ外に受動部品を用いたフィルタを用いることで帯域外雑音を低減することが可能であるが、外付け部品が増え実装面積が増大する。一方、分散耐環境ナノ電子デバイスを用いたシステムは、多くのサブユニットを配置するため、各サブユニットを小型化する必要がある。したがって、DAC および駆動回路を同一シリコン上に構成し、さらに帯域外雑音を除去するフィルタも内蔵させることが望ましい。

図9にフィルタ機能を内蔵させた高精度高効率駆動回路のブロック図を示す。 $\Delta\Sigma$ DAC にアナログ FIR フィルタを後置しこのフィルタで高域の雑音を低減させ、LSI に内蔵可能な CR フィルタでさらに雑音を低減する。さらに、これらのフィルタで除去できない雑音を、帰還型 D 級増幅器で減衰させる。帰還型 D 級増幅器では、高域の雑音がコンパレータで折り返し雑音となり低周波に周波数変換されるが、この雑音は帰還ループ利得により抑圧される。これにより、帯域外雑音が低減されることになる。さらに、図10に示したバランス構造をとり、前年度提案したスペクトラムシェーピング信号を基準信号とすることにより、駆動信号の高精度化、帯域外雑音レベルを低減が実現された。図11にチップ写真を、図12にこの方式の駆動回路を用いた場合の帯域外輻射を示す。輻射雑音を 15 dB 以上低減出来ることが観測された。

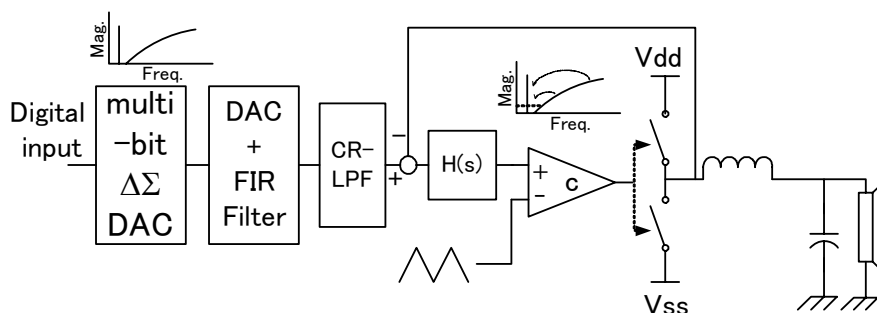


図9 フィルタ機能を内蔵させた高精度高効率駆動回路

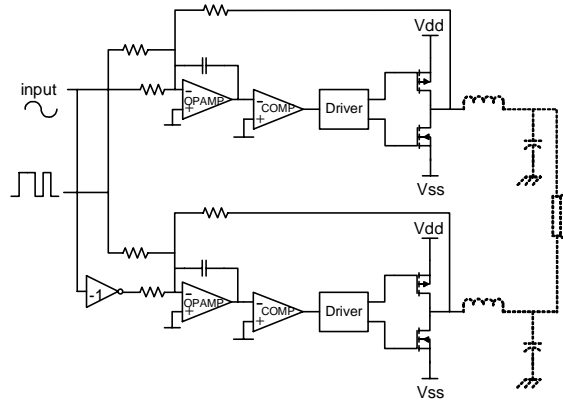


図 1 0 スペクトラムシェーピングを用いたバランス構成 D 級増幅器

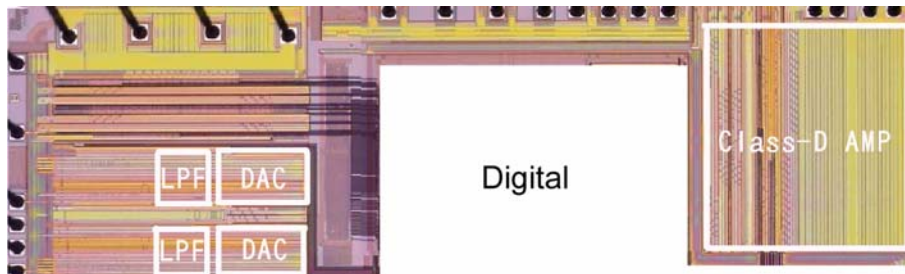


図 1 1 チップ写真

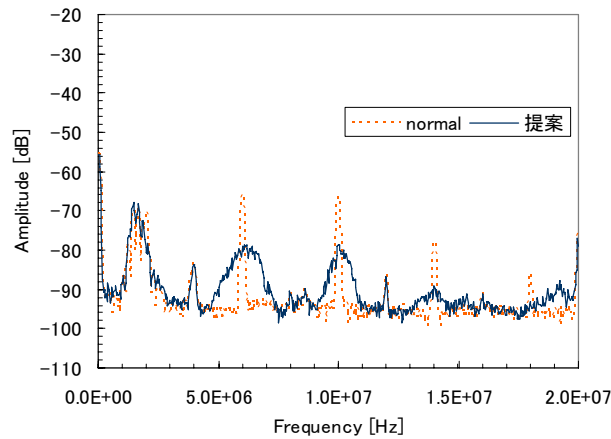


図 1 2 帯域外雑音輻射

B. 分散型耐環境ナノ電子デバイスと半導体デバイス・プロセス

B-1. GaNへのイオン注入の検討

GaN は Si に比べ、高いキャリア移動度、高い絶縁破壊電界強度を有しているため、高出力、高周波電子デバイス用の材料として注目されている。電子デバイスの高性能化にはデバイスの微細化、デバイス構造の改良などがあるが低い接触抵抗を有するオーミック電極の形成は、デバイス特性向上の手段の基本として挙げられる。イオン注入法による不純物ドーピングは基板表面への高濃度不純物層の形成が可能なことから、接触抵抗の低減に有効であると期待できる。しかし、イオン注入

法によって高濃度不純物層を形成した GaN へのオーミック電極の特性に関する検討例は少ない。本研究ではイオン注入を行った GaN 上に形成した Ti/Al オーミック電極の電気特性を評価し、低接触抵抗オーミック電極の形成におけるイオン注入法の有用性を検討した。

本研究ではサファイア基板上に成長したアンドープ GaN (厚さ 2 μm) に、エネルギー 150keV、注入量 5.0×10^{13} 、 8.0×10^{13} 、 1.5×10^{14} 、 3.0×10^{14} 、 $5.0 \times 10^{14} / \text{cm}^2$ で Si イオン注入を行った試料を用いた。シミュレーション (SRIM) を用いて計算した GaN 表面の不純物濃度はそれぞれの Si イオン注入量に対して、 1.0×10^{18} 、 1.7×10^{18} 、 3.3×10^{18} 、 6.5×10^{18} 、 $1.0 \times 10^{19} / \text{cm}^3$ であった。図 1 3 に SRIM シミュレーションによるイオン注入プロファイルを示す。活性化熱処理は窒素雰囲気中で 1200 °C において 2 分間行った。接触抵抗の測定に用いたオーミック電極は、GaN 表面に蒸着した Ti(50nm)/Al(200nm) を、アルゴン雰囲気中で 550~800 °C において 3 分間熱処理して形成した。基板の電気特性の評価にはホール効果測定を、接触抵抗率の測定には C-TLM 法を用いた。

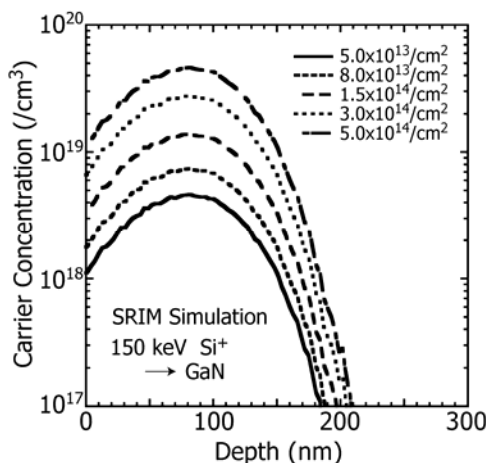


図 1 3 SRIM シミュレーションによるイオン注入プロファイル

図 1 4 にシート抵抗とシートキャリア濃度の注入量依存性を示す。ホール効果測定により測定した活性化熱処理後のシートキャリア濃度は、Si イオン注入量に対してそれぞれ 1.1×10^{13} 、 1.7×10^{13} 、 4.0×10^{13} 、 9.5×10^{13} 、 $2.1 \times 10^{14} / \text{cm}^2$ であり、20~40%程度の活性化率を得た。

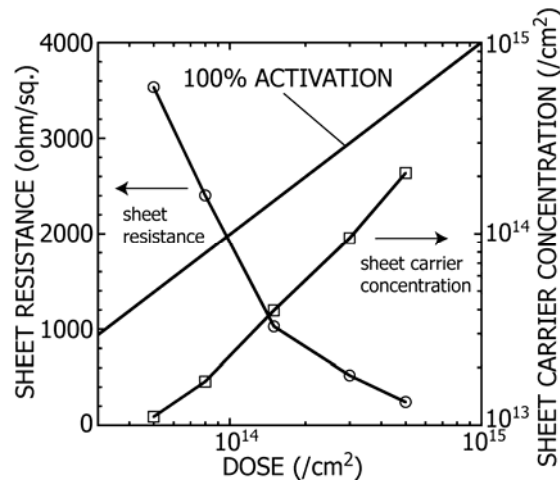


図 1 4 シート抵抗とシートキャリア濃度の注入量依存性

図 1 5 に各熱処理温度における接触抵抗のキャリア濃度依存性を示す。どの注入量において Si イオン注入を行った試料に対しても、600 °C における熱処理によって形成したオーミック電極との接触抵抗率をもっとも小さくなった。5.0 x 10¹³、5.0 x 10¹⁴ /cm² の Si イオン注入を行った基板を用い、蒸着後の熱処理を 600 °C において行った試料の接触抵抗が 2.4 x 10⁻⁶、1.2 x 10⁻⁷ (ohm-cm²) であり、注入量の増加により接触抵抗の大幅な低減が確認できた。

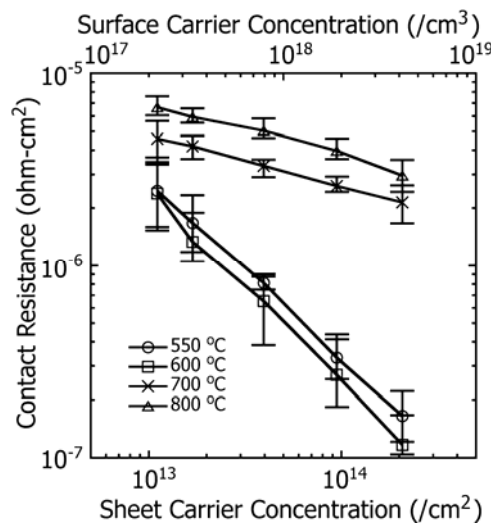


図 1 5 各熱処理温度における接触抵抗のキャリア濃度依存性

GaN/Ti(50nm)/Al(200nm) に 550、600 °C の熱処理を行った試料はキャリア濃度が高くなるにつれ、接触抵抗は大きく低減した。しかし 700 °C 以上の熱処理を行った試料のキャリア濃度の増加による接触抵抗の低減は、550、600 °C の熱処理を行った試料に比べそれほど大きくなかった。これは 700 °C 以上の熱処理では Ti-Al の融解が生じるので、電極の性質が大きく変化し、トンネル電流の割合が減少したためと考えられる。

図 1 6 に GaN/Ti(50nm)/Al(200nm) の 600 °C 熱処理後における接触抵抗の表面キャリア濃度依存性を示す。また、点線は、熱電子放出モデル、熱電子-電界放出モデル、電界放出モデルを加味した

A.Y.C.Yuによって提案されたショットキーバリア高さ 0.27eV のときの理論曲線である。このときの接触抵抗のキャリア濃度依存性の曲線がショットキーバリア高さ 0.27eV のときの理論曲線により一致を示していることがわかる。またこの図より、今回の注入条件でイオン注入を行ったGaNとTi(50nm)/Al(200nm)の金属-半導体接触における電流輸送機構は熱電子-電界放出であることがわかる。

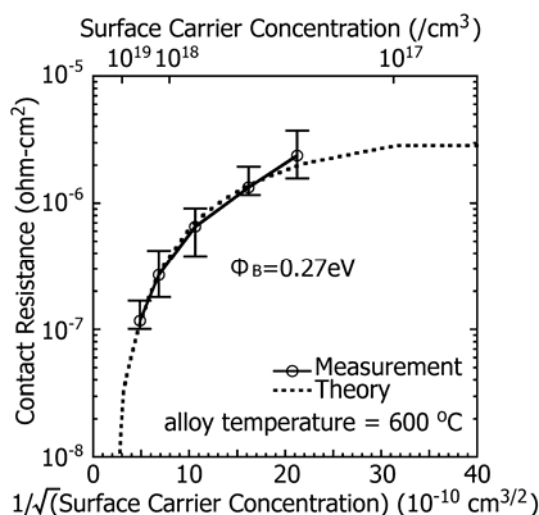


図 1 6 GaN/Ti(50nm)/Al(200nm)の 600 °C熱処理後における接触抵抗の表面キャリア濃度依存性

GaN基板への金属シリサイド電極形成実験結果をまとめると、以下のようなになる。注入エネルギー150keVで注入量 5.0×10^{13} 、 $5.0 \times 10^{14} / \text{cm}^2$ のSiイオン注入を行ったGaN基板を用い、活性化アニールを窒素雰囲気中で1200 °Cにおいて2分間行った後、Ti(50nm)/Al(200nm)を蒸着し、蒸着後の熱処理を600 °Cにおいて3分間行った試料の接触抵抗はそれぞれ 2.4×10^{-6} 、 $1.2 \times 10^{-7} (\text{ohm-cm}^2)$ であり、注入量の増加により接触抵抗の大幅な低減が確認できた。このことからGaN表面へのSiイオン注入による高濃度不純物層の形成が、Ti/Alオーミック電極の接触抵抗の低減に非常に有効であることがわかる。

B-2. SiCへのイオン注入の検討

SiCは低損失電子デバイス用材料として期待されている。SiCによって製造された電子デバイスを低損失化は、電極層の低抵抗化が重要である。ここで、電極層とは高濃度に選択ドーピングされた領域とそれに接触するオーミック電極層からなる。電極層における高濃度選択ドーピング層の形成はSiCではもっぱらイオン注入法が利用される。これについては、以前よりイオン注入条件およびポストアニール条件(温度、雰囲気、加熱方法)を検討している。一方、その上に形成されるオーミック電極に要求されるのは、低い接触抵抗である。これを形成することにより、SiCを利用した低損失電子デバイスの実現が可能となる。そこで、今年度ではイオン注入法による高濃度ドーピングを併用したSiCへの低抵抗オーミック電極形成法について検討した。

一般的に、半導体へオーミック電極を形成する場合、SiCと電極に利用する金属との間に形成されるショットキー障壁高さが重要となる。SiCを電子デバイスに利用する場合は、電子の移動度がホールよりも優れることからN型にドーピングされる。この場合、オーミック電極に用いる金属の

仕事関数が小さいほど、N 型 SiC との間に形成するショットキー障壁高さが小さくなる。オーミック電極の接触抵抗はショットキー障壁の関数であり、ショットキー障壁高さが小さいほど、オーミック電極の接触抵抗は小さくなる。

そこで、本研究では、4 H-SiC および 3 C-SiC と各種金属とが形成するショットキー障壁高さを調査した。図 1 7 は、N 型および P 型 4 H-SiC および 3 C-SiC 上に真空蒸着法により形成した、Al, Ti, Ni, および Au 電極が形成するショットキー障壁を示す。4 H-SiC および 3 C-SiC とともに、Al, Ti, Au および Ni と金属・半導体接触を形成する金属の仕事関数が増加するにつれて、ショットキー障壁高さが増加するのがわかる。

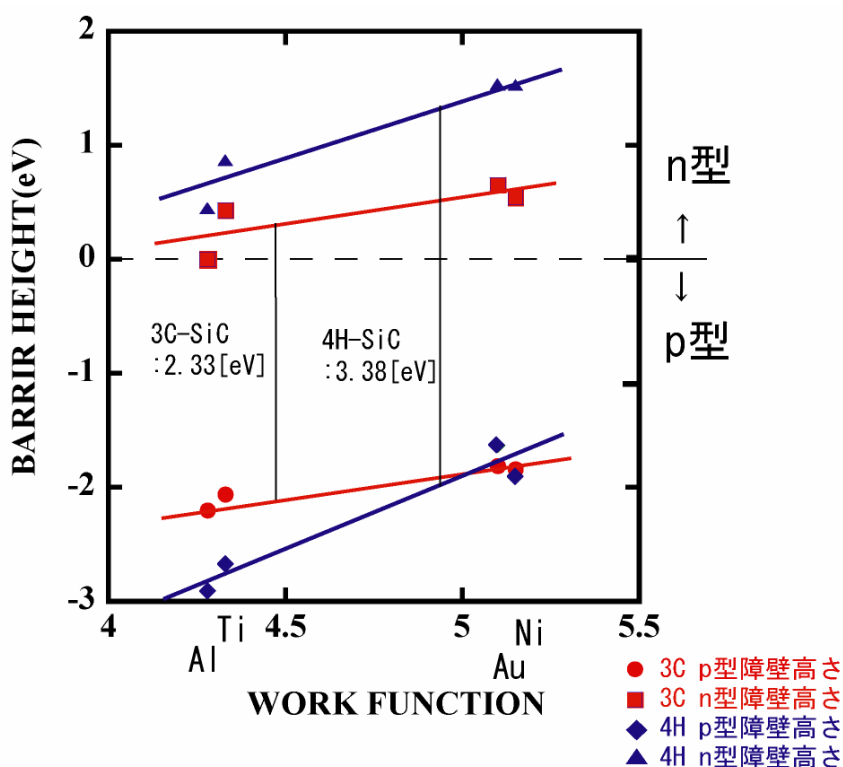


図 1 7 N 型および P 型 4 H-SiC および 3 C-SiC 上に形成した Al, Ti, Au および Ni 電極のショットキー障壁高さ。横軸はそれぞれの金属の仕事関数。

4 H-SiC においては、仕事関数が 1eV 増加するとショットキー障壁高さも同程度増加している。このことから、金属・4 H-SiC 界面ではフェルミ準位のピンニング現象は起らないと考えられる。金属薄膜を半導体上に形成した場合にその金属がオーム性の接触を示すには、ショットキー障壁高さが約 0.4 eV 以下が望ましいことが経験的にわかっている。本研究において調査した金属の場合、もっとも最小のショットキー障壁高さが Al に対して得られており、約 0.4eV であった。このままでは、オーミック電極を形成できても低接触抵抗性の電極を得ることはできない。このような場合はやはり、イオン注入法による電極層の高濃度化（低抵抗化）が必要となる。

一方、3 C-SiC に対するショットキー障壁高さの金属の仕事関数依存性は、4 H-SiC とは幾分異

なる傾向を示している。仕事関数が 1eV 増加してもショット障壁高さの増加は約 0.3eV だけである。ここで使用している 3 C-SiC は(100)面方位を有する結晶であり、4 H-SiC は(0001)面方位を有している。3 C-SiC では、金属・3 C-SiC 界面におけるフェルミ準位のピンニングが発生していると示唆される。また、3 C-SiC は、4 H-SiC よりも 1.0eV だけ小さなバンドギャップを有する。このバンドギャップの変化は、SiC では電子親和力の変化にほぼ等しい。このことから、電子親和力と金属の仕事関数の単純な比較だけでは、金属・3 C-SiC 接触界面の電気特性は、4 H-SiC のそれとは異なると示唆される。3 C-SiC では金属とが形成するショットキー障壁高さが 4 H-SiC よりも低いことから、より低接触抵抗を有するオーミック電極が形成できると期待される。

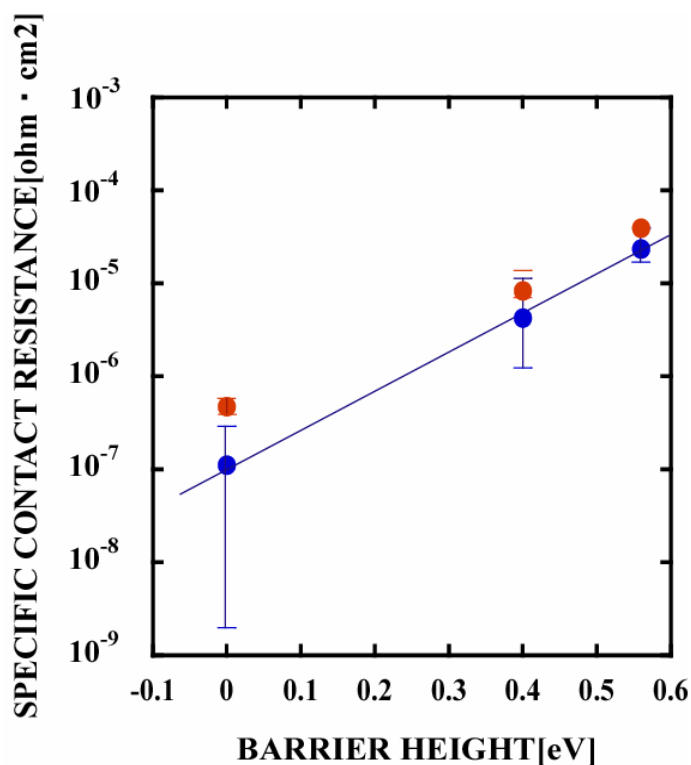


図 1 8 イオン注入 3 C-SiC 上に形成した Al,Ti, Ni 電極の接触抵抗率

図 1 8 は、N不純物を $7.2 \times 10^{14} / \text{cm}^2$ の注入量でイオン注入した 3 C-SiC 上に形成した、Al,Ti,およびNi電極が示す接触抵抗率を示す。ここで、グラフの横軸には上述の実験により求めたショットキー障壁高さを用いている (図 1 7 参照)。なお、イオン注入した 3 C-SiC は、1400°C において熱処理を行い、イオン注入されたN不純物を電気的に活性化している。シート抵抗は約 $120 \Omega / \square$ であった。図に示すように各金属が示す接触抵抗率は、ショットキー障壁高さに比例している。本研究においてもっとも低いショットキー障壁高さを示したAlでは $10^{-7} \Omega \text{cm}^2$ と極めて低い接触抵抗率を示した。一方、約 0.56eV のショットキー障壁高さを示したNiは、 $10^{-5} \Omega \text{cm}^2$ 台の接触抵抗率を示した。

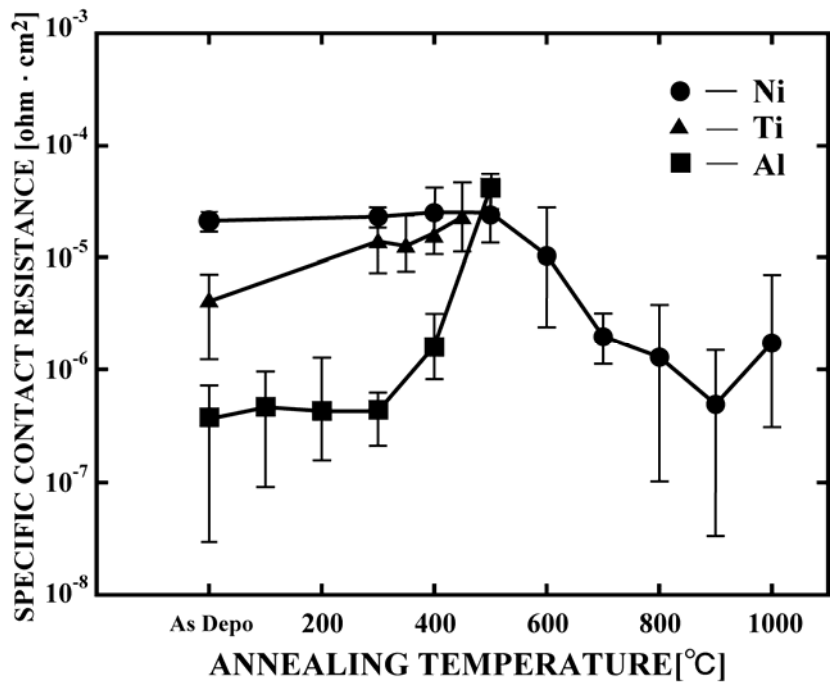


図19 N イオン注入 3C-SiC 上に形成した Al, Ti, および Ni オーミック電極の接触抵抗率の熱処理温度依存性

図19は、3C-SiC 上に形成した Al, Ti, および Ni オーミック電極を熱処理した場合の、接触抵抗の熱処理温度依存性である。堆積直後に比べて、Al および Ti は熱処理温度ともに接触抵抗率が増加することがわかった。イオン散乱法などにより界面反応を調べたが特に Al および Ti が SiC と反応していることはなかった。界面における電子構造の変化が起こり、接触抵抗率が増加したものと考えられる。一方、Ni については約 600 度以上の熱処理によって、堆積直後に比べて接触抵抗率が減少した。イオン散乱により界面反応の有無を調べたところ、Ni が SiC と反応し、Ni シリサイドを形成していることがわかった。Ni と SiC との反応は 4H-SiC でも観察されており、Ni が SiC 中の Si と反応すること形成された Ni シリサイドと SiC との界面におけるショットキー障壁が低下し、接触抵抗率が減少したと考えられる。以上のことから、3C-SiC イオン注入層上に形成するオーミック電極には、熱的耐性が高いことおよびシリサイド化によりショットキー障壁高さを低くできることから、Ni がより適していることがわかった。

5. 今後の課題

本年度は分散型耐環境ナノ電子デバイス回路・システムおよびそれらを実現する電子デバイスと半導体デバイス・プロセスについて検討した。回路・システムにおいては、近距離無線通信に適した通信方式の検討と新方式の考案を行った。また、デバイス・プロセスについては、デバイス試作に必至なワイドバンドギャップ半導体への電極形成についての検討を行った。

来年度以降は以下の課題について検討を進める。分散型耐環境ナノ電子デバイス回路・システムに関しては、

1. 上記通信方式を LSI として実現する際の問題点の明確化
 2. 分散近距離通信に適した通信用集積回路の開発
- また、分散型耐環境ナノ電子デバイス・プロセス技術に関しては
3. ワイドバンドギャップ半導体材料を用いたナノスケールの超微細素子の実現
 4. 超微細素子の高温・高電圧下の耐環境特性の確認

中村 徹

<論文>

- 1) K. Nomoto, N. Ito, T. Tajima, T. Kasai, T. Mishima, T. Inada, M. Satoh and T. Nakamura, "Double Ion Implanted GaN MESFETs with Extremely Low Source/Drain Resistance", Mat. Res. Soc. Symp. Pro., 2005 Materials Research Society, (2005).
- 2) N. Ito, A. Suzuki, M. Kawamura, K. Nomoto, T. Kasai, T. Mishima, T. Inada, M. Satoh and T. Nakamura, "Fabrication and Electrical Characteristics of Ti/Al Ohmic Contact to Si implanted GaN", Mat. Res. Soc. Symp. Pro., 2005 Materials Research Society, (2005).

<学術発表>

- 1) 野本一貴、大坪修治、葛西武、佐藤政孝、中村徹、「Si イオン注入 GaN-MESFET の最大ドレイン電流特性の熱処理温度依存性」、2005 年春季 第 52 回応用物理学関係連合講演会、平成 17 年 4 月、p. 1598、(2005)。
- 2) 野本一貴、田島卓、葛西武、佐藤政孝、中村徹、「Si イオン注入 GaN MESFET のオン抵抗低減化の検討」、2005 年秋季 第 66 回応用物理学会学術講演会、p. 1249、平成 17 年 9 月、(2005)。
- 3) 鈴木 彬、河村 光則、葛西 武、佐藤 政孝、中村 徹、「Si イオン注入 (1-100)、(11-20) GaN の結晶性評価」、2005 年秋季 第 66 回応用物理学会学術講演会、p. 1239、平成 17 年 9 月、(2005)。
- 4) 河村 光則、鈴木 彬、松島 孝典、葛西 武、佐藤 政孝、中村 徹、「GaN へイオン注入された Si の活性化率の注入量依存性」、2005 年秋季 第 66 回応用物理学会学術講演会、平成 17 年 9 月、p. 1240、(2005)。
- 5) 伊藤 伸之、葛西 武、佐藤 政孝、中村 徹、「Si イオン注入 GaN 上への Ti/Al オーミック電極の形成と電気特性」、2005 年秋季 第 66 回応用物理学会学術講演会、p. 1242、平成 17 年 9 月、(2005)。
- 6) 野本一貴、田島卓、葛西武、佐藤政孝、中村徹、「Si イオン注入 AlGaIn/GaN HEMT のオン抵抗低減による特性改善」、平成 18 年春季 第 53 回応用物理学関係連合講演会、p. 1502、平成 18 年 3 月、(2006)。
- 7) 田島卓、野本一貴、葛西武、佐藤政孝、中村徹、「サブミクロン T 型ゲート AlGaIn/GaN HEMT へのイオン注入効果」、平成 18 年春季 第 53 回応用物理学関係連合講演会、p. 1503、平成 18 年 3 月、(2006)。

栗山 一男

<論文>

- 1) T. Ishibashi, A. Mizusawa, M. Nagai, S. Shimizu, K. Sato, N. Togashi, T. Mogi, M. Houchido, H. Sano, and K. Kuriyama, Characterization of epitaxial $(Y, Bi)_3(Fe, Ga)_5O_{12}$ thin films grown by metal-organic decomposition method, J. Appl. Phys. 97, pp. 013516-013520 (2005).
- 2) K. Kuriyama, Y. Mizuki, H. Sano, A. Onoue, M. Hasegawa, and I. Sakamoto, Nuclear reaction analysis of carbon-doped GaN: the interstitial carbon as an origin of yellow luminescence, Solid State Commun. 135, pp. 99-102 (2005).
- 3) K. Kushida, Y. Kaneko, and K. Kuriyama, Optical Band Gap of a New Filled Tetrahedral

- Semiconductor Li_3AlN_2 , Physics of Semiconductors, 27th International Conference on the Physics of Semiconductors, AIP Conference Proceedings, Vol. 772, pp.289-290 (2005).
- 4) K. Kuriyama, T. Ishikawa, and K. Kushida, Raman scattering from the filled tetrahedral semiconductor LiZnAs , Phys. Rev. B 72, pp.233201-3 (2005).
 - 5) K. Kuriyama, M. Ooi, A. Onoue, K. Kushida, M. Okada, and Q. Xu, Thermally stimulated current studies on neutron irradiation induced defects in GaN, Appl. Phys. Lett., 88, pp.132109-1-2 (2006).

斉藤 利通

<論文>

- 1) T. Saito, J. Shimakawa and H. Torikai, D/A Converters and Iterated Function Systems, Nonlinear Dynamics, Springer, 44, pp. 37-43, 2006.
- 2) Y. Kobayashi, H. Nakano and T. Saito, A Simple Chaotic Circuit with Impulsive Switch Depending on Time and State, Nonlinear Dynamics, Springer, 44, pp. 73-79, 2006.
- 3) Y. Kobayashi, H. Nakano and T. Saito, A simple nonautonomous chaotic spiking circuit with a refractory threshold, IEICE Trans. Fundamentals, E88-A, 9, pp. 2464-2467, 2005.
- 4) Y. Kon'no, T. Saito and H. Torikai, Rich dynamics of pulse-coupled spiking neurons with a triangular base signal, Neural Networks, 18, pp. 523-531, 2005.
- 5) H. Shimazu and T. Saito, Analysis of unstable operation in a basic delta modulator for PWM control, IEICE Trans. Fundamentals, E88-A, 8, pp. 2200-2205, 2005.
- 6) T. Saito, S. Tasaki and H. Torikai, Interleaved buck converters based on winner-take-all switching, IEEE Trans. Circuits Syst. I, 52, 8, pp. 1666-1672, 2005.
- 7) Y. Takahashi, H. Nakano and T. Saito, Hyperchaotic spiking oscillators with periodic pulse-train input, IEEE Trans. Circuits Syst. II, 52, 6, pp. 344-348, 2005.

<学術講演>

- 1) Y. Ishikawa, T. Saito, Y. Matsuoka, Rich dynamics of paralleled dc-dc converters, Proc. of International Workshop on Nonlinear Dynamics in Electronic Systems, pp. 61-64, 2006.
- 2) T. Ohtani, Y. Kon'no, H. Torikai, T. Saito, Bifurcation of a spiking neuron with triangular input, Proc. of International Workshop on Nonlinear Dynamics in Electronic Systems, pp. 135-138, 2006.
- 3) T. Inagaki, Y. Matsuoka, T. Saito, H. Torikai, A chaotic spiking circuit with period-2 spike-train input, Proc. of International Workshop on Nonlinear Dynamics in Electronic Systems, pp. 53-56, 2006.
- 4) H. Torikai, Y. Shimizu and T. Saito, Various spike-trains from a digital spiking neuron: analysis of inter-spike intervals and their modulation, Proc. of International Joint Conference on Neural Networks, pp. 7591-7598, 2006.
- 5) T. Yamamichi, T. Saito and H. Torikai, Genetic learning of digital three-layer perceptrons for implementation of binary cellular automata, Proc. of International Conference on Evolutionary Computation, pp. 10309-10314, 2006.

- 6) Y. Matsuoka, T. Saito and H. Torikai, Complicated Superstable Behavior in a Piecewise Constant Circuit with Impulsive Switching, Proc. of IEEE International Symposium on Circuits and Systems, pp. 5523-5526, 2006.
- 7) S. Akatsu, H. Torikai and T. Saito, Current-Mode Instantaneous State Setting Method and its application to H-Bridge Inverter, Proc. of IEEE International Symposium on Circuits and Systems, pp. 1683-1686, 2006.
- 8) A. Tanaka, H. Torikai and T. Saito, A/D and D/A Converters by Spike-Interval Modulation of Simple Spiking Neurons, Proc. of IEEE International Symposium on Circuits and Systems, pp. 3113-3116, 2006.
- 9) T. Ehara and T. Saito, Application of growing self-organizing map to small-world networking, Proc. of International Symposium on Nonlinear Theory and its Applications, pp. 258 - 261, 2005.
- 10) M. Ohki, H. Torikai and T. Saito, A simple radial basis ART network: basic learning characteristics and application to area measurement, Proc. of International Symposium on Nonlinear Theory and its Applications, pp. 262 - 265, 2005.
- 11) Y. Matsuoka, T. Saito and H. Torikai, Complicated superstable periodic behavior in piecewise constant circuits with impulsive excitation, Proc. of International Symposium on Nonlinear Theory and its Applications, pp. 513 - 516, 2005.
- 12) T. Saito, Y. Kon'no and H. Torikai, Rich phenomena of pulse-coupled spiking neurons with triangular waveform input Proc. of International Joint Conference on Neural Networks, pp. 400 - 404, 2005.
- 13) H. Torikai, H. Hamanaka and T. Saito, Novel digital spiking neuron and its pulse-coupled network: spike position coding and multiplex communication, Proc. of International Joint Conference on Neural Networks, pp. 3249 - 3254, 2005.
- 14) T. Yamamichi, T. Saito, K. Taguchi and H. Torikai, Synthesis of binary cellular automata based on binary neural networks, Proc. of International Joint Conference on Neural Networks, pp. 1361 - 1364, 2005.
- 15) Y. Matsuoka, T. Saito and H. Torikai, A piecewise constant switched chaotic circuit with rect-rippling return maps, Proc. of IEEE International Symposium on Circuits and Systems, pp. 3411-3414, 2005.
- 16) M. Naka, T. Saito and A. Tanaka, An analog-to-digital converter with dynamic window for optimal rational number approximation, Proc. of IEEE International Symposium on Circuits and Systems, pp. 2064-2067, 2005.
- 17) Y. Kon'no, T. Saito and H. Torikai, Rich spike-synchronization phenomena of pulse-coupled bifurcating neurons, Proc. of IEEE International Symposium on Circuits and Systems, pp. 1297-1300, 2005.

三浦 孝夫

- 1) Clustering Web Documents Based on Correlation of Hyperlinks (Extended Abstract), International Special Workshop on Databases For Next Generation Researchers in Memoriam

- of Prof. Kambayashi (SWOD2005), pp.20-23, 2005, 東京
共著(高橋 功, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 4 月
- 2) Improving Text Categorization by Synonym and Polysemy, SYSTEMS AND COMPUTERS IN JAPAN, Vol. 36-4, pp.1-8, 2005 April,
共著(上島宏, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 4 月
- 3) Querying on News Stream Using Random Projection, 3rd International Conference on Information Technology and Applications (ICITA' 2005), pp.185-190, 2005, シドニー, オーストラリア
共著(大内 浩仁, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 7 月
- 4) Disjunctive Sequential Patterns on Single Data Sequence and its Anti-Monotonicity, International Conference on Machine Learning and Data Mining (MLDM), pp. 376-383, 2005, Leipzig, ドイツ
共著(清水一宏, 三浦 孝夫), 平成 17 年 (2005) 7 月
- 5) Classifying Melodies by Using EM Algorithm, IEEE Computer Software and Application Conference (COMPSAC), pp.204-210, 2005, エディンバラ, 英国
共著(吉原 幸輝, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 7 月
- 6) Nearest Neighbor Queries on Extensible Grid Files Using Dimensionality Reduction, IEEE Computer Software and Application Conference (COMPSAC), pp. 249-255, 2005, エディンバラ, 英国
共著(三好 涼介, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 7 月
- 7) Combination Clustering for Web Correlation. IEEE Pacific Rim Conference on Communications, Computers and Signal Processing (PACRIM), pp.434 - 437, 2005, Victoria, BC, カナダ
共著(高橋 功, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 8 月
- 8) 記述論理を用いた UML 整合性の検証システムの構成と実現, 日本データベース学会 Letters (DBSJ Letters) Vol. 4, No.1, 2005, pp.1-4
共著(中西啓之, 三浦孝夫, 塩谷勇), 平成 17 年(2005) 8 月
- 9) Abstracting Temporal Clusters, Internet Technologies and Applications (ITA 05), 2005, Wrexham, North East Wales, 英国
共著(森 正輝, 三浦 孝夫, 塩谷勇), 平成 17 年 (2005) 9 月
- 10) Document Retrieval using Projection by Frequency Distribution, IEEE International Conference on Tools with Artificial Intelligence (ICTAI), pp.356-361, 2005, 香港
共著(大内 浩仁, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005) 11 月
- 11) Estimating Timestamp From Incomplete News Corpus, Journal of Communications in Information and Systems : Special Issue on Computational Informatics in Data Mining and Information Retrieval, Vol.4-4, International Press, pp.273-288 , 2005
共著(上島 宏, 三浦 孝夫, 塩谷 勇), 平成 17 年 (2005)
- 12) 選言パターン抽出のオンライン分析, 日本データベース学会 Letters (DBSJ Letters) Vol.4, No. 3, pp.9-12, 2005
共著(清水一宏, 三浦孝夫), 平成 17 年(2005) 12 月

齊藤 兆古

<論文>

1. Hisashi End, Toshiyuki Takagi and Yoshifuru SAITO, "Magnetic Currents Representating Magnetomotive Force for Magnetic Field Computation, IEEE Transaction on Magnetics, Vol. 41, No. 5, MAY 2005, pp.1532-1534.
2. Hisashi Endol, Toshiyuki Takagil, IEEE, and Yoshifuru Saito, "A New Current Dipole Model Satisfying Current Continuity for Inverse Magnetic Field Source Problems," IEEE TRANSACTIONS ON MAGNETICS, VOL. 41, NO. 5, MAY 2005, pp.1748-1751.
3. 井波真弓 (白百合女子大), 齋藤兆古 (法政大), 堀井清之 (白百合女子大), "文学作品の暗黙知情報の可視化 -離散値系ウェーブレット多重解像度解析-", 可視化情報学会誌(特集記事) Vol. 25 No. 99、(2005年10月) 4-9
4. 齋藤兆古 (法政大), 遠藤久 (東北大学), "知的可視化情報処理 -動画像処理とその応用-", 可視化情報学会誌(特集記事) Vol. 25 No. 99、(2005年10月)10-15

<学術発表>

- 1) 井波真弓 (白百合女子大), 岩崎晴美 (法政大), 宮沢賢治, 土屋宏之 (白百合女子大), 齋藤兆古 (法政大), 堀井清之 (白百合女子大), 深代千之 (東大) "『ファウスト』における宗教-離散値系ウェーブレット多重解像度解析-", 第33回可視化情報シンポジウムB 104 工学院大学2005年7月25日
- 2) 河村憲作, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "等価固有値法によるライン信号処理" 第33回可視化情報シンポジウム B 105 工学院大学2005年7月25日
- 3) 小杉山格, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "可視化画像の幾何学的複雑さ抽出の試み", 第33回可視化情報シンポジウム B 106 工学院大学2005年7月25日
- 4) 山下達也, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "速度・加速度ベクトルの可視化とその応用," 第33回可視化情報シンポジウム B 107 工学院大学2005年7月25日
- 5) 寺西正晃, 丸山和夫, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "自然界の画像が持つ1/f周波数成分の可視化," 第33回可視化情報シンポジウム B 108 工学院大学2005年7月25日
- 6) 臼田優, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "電子回路基板の赤外線可視化画像モーダルウェーブレット解析," 第33回可視化情報シンポジウム B 203 工学院大学2005年7月26日
- 7) 木村祐二, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "波動方程式による動体の可視化," 第33回可視化情報シンポジウム B 204 工学院大学2005年7月26日
- 8) 遠藤久, 阿部利彦, 内一哲哉, 高木敏行 (東北大), ハ島芳信 (日本素材株式会社), 齋藤兆古 (法政大), "三角形ループ電流モデルを用いた励磁電流の可視化と励磁コイルの概念設計," 第33回可視化情報シンポジウム B 205 学院大学2005年7月26日
- 9) 穴吹幸彦, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "GVSPM法による3次元電流分布の可視化," 第33回可視化情報シンポジウム B 206 工学院大学2005年7月26日
- 10) 儘田保弘, 早野誠治, 齋藤兆古 (法政大院), 堀井清之 (白百合女子大), "電力線の可視化,"

第33回可視化情報シンポジウム B 207 工学院大学7月26日

- 11) 田中祐司(法政大院), 遠藤久(東北大), 早野誠治, 齋藤兆古(法政大院), 堀井清之(白百合女子大), "電気回路における非線形系現象の可視化," 第33回可視化情報シンポジウムB 208 工学院大学2005年7月26日
- 12) 佐藤庸平, 早野誠治, 齋藤兆古(法政大院), 堀井清之(白百合女子大), "三相交流磁気センサーの高度化と薄板状金属の欠損可視化," 第33回可視化情報シンポジウム B 210 工学院大学2005年7月26日
- 13) 藤咲忠晴, 早野誠治, 齋藤兆古(法政大院), 堀井清之(白百合女子大), "ピッター法による可視化磁区画像から磁化特性の抽出," 第33回可視化情報シンポジウム B 211 工学院大学2005年7月26日
- 14) 藤枝直樹, 早野誠治, 齋藤兆古(法政大院), 堀井清之(白百合女子大), "可視化磁界ベクトル場の基準座標系に関する研究," 第33回可視化情報シンポジウム B 212 工学院大学2005年7月26日
- 15) 音川英一, 早野誠治, 齋藤兆古(法政大院), 堀井清之(白百合女子大), "電気インピーダンス法におけるSensitivity行列法と電気双極子法の実験的検証," 第33回可視化情報シンポジウム B213 工学院大学2005年7月26日
- 16) 河村憲作, 早野誠治, 齋藤兆古, "インテリジェント差動磁気センサー," 電気学会マグネティックス研究会MAG-06-8、2006年3月
- 17) 田中祐二, 早野誠治, 齋藤兆古, "鉄共振現象とカオス的振る舞いに関する解析," 電気学会マグネティックス研究会MAG-06-9、2006年3月
- 18) 藤咲忠晴, 早野誠治, 齋藤兆古, "ピッター法による磁区画像から磁化特性の評価," 電気学会マグネティックス研究会MAG-06-10、2006年3月

安田 彰

<論文>

- 1) Akira Yasuda, Akinori Ohkubo, Katsuya Ogata, and Hajime Ueno, Takeshi Anzai, Takashi Kimura, Koichiro Ochiai, and Toshihiko Hamasaki, A Single-chip Audio System with Delta-Sigma DAC and Class-D Amplifier, IEEE ISCAS2006, pp. 5740-pp. 5743, May, 2006.
- 2) Koichiro Sato, Akira Yasuda, A second-order continuous-time sigma-delta modulator with Jitter tolerance, IEEJ AVLSIWS2005, Data Converters, Oct. 2005.
- 3) Tomoharu Ogihara, Hideto Kondo, Akira Yasuda, A Background Timing Mismatch Compensation Method for Time-interleaved ADC, IEEJ AVLSIWS2005, Data Converters, Oct. 2005.
- 4) Takahiro Otsuka, Akira Yasuda, A 900-MHz Front-end Subsampling Mixer using a Halfband FIR filter, IEEJ AVLSIWS2005, Radio Frequency I, Oct. 2005.
- 5) kinori Ohkubo, Akira Yasuda, A class-D amplifier using second-order noise shaping, IEEJ AVLSIWS2005, Amplifiers, Oct. 2005.
- 6) Masanori Shibata, Akira Yasuda, Koichiro Sato, Tsuyoshi Soga, A CASCADED DELTA-SIGMA DAC WITH AN ANALOG FIR FILTER REDUCING MISMATCH-EFFECTS, IEEE MWSCAS2005, Aug. 2005
- 7) Yoshimasa Serizawa, Jun Tayama, Akira Yasuda, A NEW BACKGROUND CALIBRATION METHOD FOR PRECISE MISMATCH DETECTION OF A PIPELINED ADC, IEEE MWSCAS2005, Aug. 2005

<学術講演>

- 1) 全 真生, 柴田 政範, 常見 卓也, 安田 彰, ミスマッチの影響を低減したミックスモードカスケード $\Delta\Sigma$ DAC, 電子情報通信学会 回路とシステム (軽井沢) ワークショップ 2006, Apr. 2006.
- 2) 若山大樹, 全 真生, 寺田洋介, 山中洋介, 安田 彰, $\Delta\Sigma$ 変調器を用いた位相比較器の提案, 電子回路研究会 ECT-06-20, pp. 49-54, Jan. 2006.
- 3) 大久保明範, 緒方克哉, 榎本洋一, 安田 彰, 2次ノイズシェーピングを利用するD級増幅器のSNR改善に関する検討, 電子回路研究会 ECT-06-21, pp. 55-60, Jan. 2006.
- 4) 曾我 剛, 上野 創, 安田 彰, “デジタル直接駆動型スピーカに関する検討,” 日本音響学会秋季大会, 1-2-26, Sep., 2005.
- 5) 緒方克哉, 安田 彰, 木村 隆, 落合興一郎, 濱崎利彦, “スペクトラムシェーピング法を用いたD級増幅器の放射雑音測定,” 電子情報通信学会 ソサエティ大会, C-12-20, Sep, 2005.
- 6) 安田 彰, 柴田 政範, 佐藤 航一郎, 曾我 剛, バンドパス・ミスマッチ・シェーピング機能を持ったカスケード型バンドパス $\Delta\Sigma$ -DAC, 電子情報通信学会 回路とシステム軽井沢ワークショップ, pp. 379 - 384, Apr. 2005.

佐藤 政孝

<論文>

- 1) K. Nomoto, N. Ito, T. Tajima, T. Kasai, T. Mishima, T. Inada, M. Satoh and T. Nakamura, “Double Ion Implanted GaN MESFETs with Extremely Low Source/Drain Resistance”, Mat. Res. Soc. Symp Pro., 2005 Materials Research Society, (2005).
- 2) N. Ito, A. Suzuki, M. Kawamura, K. Nomoto, T. Kasai, T. Mishima, T. Inada, M. Satoh and T. Nakamura, “Fabrication and Electrical Characteristics of Ti/Al Ohmic Contact to Si implanted GaN”, Mat. Res. Soc. Symp Pro., 2005 Materials Research Society, (2005).
- 3) M. Satoh, T. Hitomi, and T. Suzuki, “Recrystallization process of phosphorus ion implanted 4H-SiC(112-0)”, Nucl. Instr. Method B242, pp. 627-629 (2006).

<学術発表>

- 1) 野本一貴, 大坪修治, 葛西武, 佐藤政孝, 中村徹, 「Si イオン注入 GaN-MESFET の最大ドレイン電流特性の熱処理温度依存性」, 2005 年春季 第 52 回応用物理学関係連合講演会、平成 17 年 4 月、p. 1598、(2005)。
- 2) 野本一貴, 田島卓, 葛西武, 佐藤政孝, 中村徹, 「Si イオン注入 GaN MESFET のオン抵抗低減化の検討」, 2005 年秋季 第 66 回応用物理学会学術講演会、p. 1249、平成 17 年 9 月、(2005)。
- 3) 鈴木 彬, 河村 光則, 葛西 武, 佐藤 政孝, 中村 徹, 「Si イオン注入 (1-100)、(11-20) GaN の結晶性評価」, 2005 年秋季 第 66 回応用物理学会学術講演会、p. 1239、平成 17 年 9 月、(2005)。
- 4) 河村 光則, 鈴木 彬, 松島 孝典, 葛西 武, 佐藤 政孝, 中村 徹, 「GaN へイオン注入された Si の活性化率の注入量依存性」, 2005 年秋季 第 66 回応用物理学会学術講演会、平成 17 年 9 月、p. 1240、(2005)。
- 5) 伊藤 伸之, 葛西 武, 佐藤 政孝, 中村 徹, 「Si イオン注入 GaN 上への Ti/Al オーミック電極の

- 形成と電気特性」、2005年秋季 第66回応用物理学会学術講演会、p. 1242、平成17年9月、(2005)。
- 6) 野本一貴、田島卓、葛西武、佐藤政孝、中村徹、「Si イオン注入 AlGa_N/Ga_N HEMT のオン抵抗低減による特性改善」、平成18年春季 第53回応用物理学関係連合講演会、p. 1502、平成18年3月、(2006)。
 - 7) 田島卓、野本一貴、葛西武、佐藤政孝、中村徹、「サブミクロンT型ゲート AlGa_N/Ga_N HEMT へのイオン注入効果」、平成18年春季 第53回応用物理学関係連合講演会、p. 1503、平成18年3月、(2006)。