

分散耐環境ナノ電子デバイスの研究

中村, 徹 / 安田, 彰 / 星野, 誠治 / 本間, 紀之 / 齊藤, 利通 / 栗山, 一男 / 大竹, 孝平 / 佐藤, 政孝 / 齊藤, 兆古 / 三浦, 孝夫

(出版者 / Publisher)

法政大学マイクロ・ナノテクノロジー研究センター

(雑誌名 / Journal or Publication Title)

法政大学マイクロ・ナノテクノロジー研究センター年報

(巻 / Volume)

2003

(開始ページ / Start Page)

45

(終了ページ / End Page)

52

(発行年 / Year)

2004-12-24

分散耐環境ナノ電子デバイスの研究

法政大学工学部

中村徹 安田彰 本間紀之 斉藤利通 大竹孝平 斎藤兆古 早野誠治 三浦孝夫 栗山一男 佐藤政孝

1. 研究の目的

微細加工技術の進歩により単位機能当たりのコストは大幅に削減されてきたが、ナノテクノロジーの進展とともにより多くの機能を集積したチップをさらに低コストで実現することが可能となる。このような低コスト・高機能チップとナノテクノロジーを応用したMEMSチップとを一体化し複数分散使用することにより高度なシステムを実現することが可能になる。このように一体化したチップを多数個分散させて動作させる分散型ナノ電子デバイスでは、チップ間通信をいかに確立するかが重要な課題となる。近距離の通信では他チップとの干渉低減や、消費電力の点から微少電力無線通信技術の確立が重要となる。また、多数個のチップ間での通信を行うためのピアツウピア通信やアドホック通信を自律的に行う必要もある。

一方、ナノテクノロジーの進展により、より高度な機能を小さなチップに集積することが可能となるが、耐圧の低下や高温動作での特性劣化など解決すべき課題も多い。シリコン半導体材料に比べ広いバンドギャップを有する GaN および SiC 等のワイドギャップ半導体材料は、摂氏 350 度以上の高温動作、50 GHz・100 V 以上の高周波・高電圧動作を可能にする耐環境電子デバイスが製造可能と期待されているが、材料の持つ高い飽和速度等から期待出来る高耐圧・高周波特性を達成するデバイスは未だ提案されていない。その原因の一つは、不純物ドーピングが結晶成長中になされる以外の方法では確立していないためである。

本研究は分散型ナノ電子デバイスを実現するための基礎技術として、1) チップを数 cm 程度の比較的近距離に配置した場合における通信の確立方法を検討、2) 近距離微少電力無線通信に適した通信方式、回路方式、LSI 構成法の研究を行う。更に高温・高周波・高電圧動作させるためにワイドギャップ半導体材料を用いて、3) イオン注入技術により、GaN および SiC 等ワイドギャップ半導体材料への不純物高濃度化技術の開発、4) 高温動作用低抵抗電極の作成と評価、5) 高温・高周波・高電圧動作電子デバイスの作成と動作機構の解析、を行うことを目的とする。

2. ユビキタスシステムと環境

高度情報化社会では大量の情報を高速かつ経済的に処理できる技術基盤を構築することが前提であり、通信とコンピュータの高度化がその根幹である。将来の高度情報化社会では、「ユビキタス」社会で代表されるように至る所にコンピュータが存在しそれらが協調して動作することによって種々のサービスが実現できることが可能になる。本研究では、このような高度情報化社会のシステムに必須な基本技術を確立すること、ユビキタ

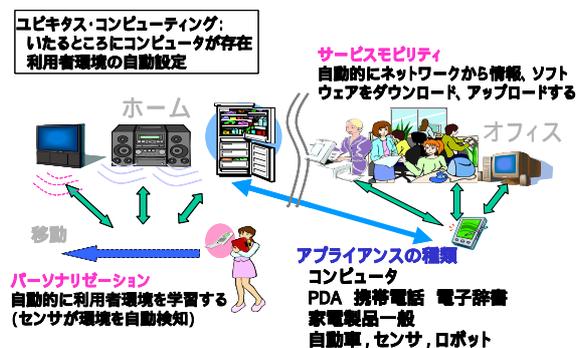


図 1. ユビキタスシステム

ス環境を実現するハードウェアの基本技術を確認すること、またこれらの環境を実現するためナノテクノロジーを用いた電子デバイスを開発することである。図1は、日常生活を例としたユビキタスシステムを表したものである。一般的にユビキタスはユビキタスネットワーク、ユビキタスコンピューティングとして用いられる。図に示すようなあらゆる機器にコンピュータが内蔵されていると、利用者環境の自動設定が可能となる。具体的には、利用者個人情報に応じた種々のデータが自動的にネットワークダウンロード、アップロードされ、環境が整えられることになる。利用者個人情報はアプライアンスと呼ばれる学習型携帯端末で設定されており、アプライアンスの移動に従ってその度ごとに環境設定される。これらのシステムを構築するには、通信、コンピュータ等の基本技術の確立が必須である。

図2は、アプライアンスの例を示したものである。アプライアンスは、ディスプレイ、センサ類の入出力部分のほかに、通信、コンピューティングの機能が整えられており、それらを通して利用者への種々サービスが決定される。アプライアンスの動作は、種々センサによる周囲環境の測定信号をコンピュータで処理・演算し、周囲の機器に信号を送受信することである。これらを動作させるシステムについても図示した。

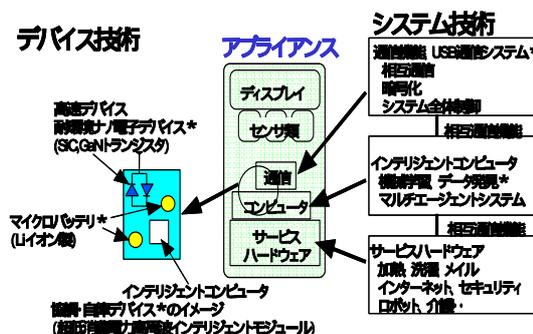


図2 . アプライアンスの例

アプライアンスを構成するシステムは、シリコン半導体基板上的の大規模集積回路で構成されるコンピュータや化合物半導体などの基板上に作られるセンサ類は材料の持つ物理的限界と製造技術のために1チップでは構成できず、多数チップ構成で、それらを一体化したものとなる。このように一体化したチップを多数個分散させて動作させるためには、チップ間通信をいかに確立するかが重要な課題となる。近距離の通信では他チップとの干渉低減や、消費電力の点から微少電力無線通信技術の確立が重要となる。また、多数個のチップ間での通信を行うためのピアツウピア通信やアドホック通信を自律的に行う必要もある。

また、内蔵コンピュータおよびその周辺デバイスには高温から極低温まで動作可能な耐環境ナノ電子デバイスと長時間動作可能な微細電池が必要になると考えられる。GaN および SiC 等のワイドギャップ半導体材料は、シリコン半導体よりも摂氏350度以上の高温動作、また高周波・高電圧動作も可能で、耐環境電子デバイスとして期待されている。このような半導体材料を用いた電子デバイスが使用されれば、アプライアンスだけでなく他の電子機器への応用が可能となりユビキタス社会への貢献度も大きい。

3 . 本研究で対象としている分散型耐環境ナノ電子デバイスの課題

ユビキタスシステムと環境についてアプライアンスを例として述べたが、このシステムを実現するためには、情報機器の通信方式や回路方式の基本技術およびそれらを実現するための電子デバイスの開発が必須である。本研究の課題は以下の通りである。

通信方式、回路方式の課題として、近距離チップ間通信の確立方法と近距離・微少電力無線通信方式が挙げられる。また、これらの方式を実現するために、アナログ・デジタル回路方式、LSI構成法がある。このような方式を実現するには、半導体デバイスの高速化と大規模集積化とが必要であるが、高速化、大規模集積化の双方とも従来の延長線上での技術開発には限界が見えており新しい概念による電子デバイスの創製が必要である。そのため、ナノ電子デバイスの課題としては、耐環境に適したデバイ

す すなわち、GaN および SiC 等ワイドギャップ半導体材料を用いた電子デバイス製造の基本技術を確立することにある。そのためには、高温動作用低抵抗電極の作成と評価と高温・高周波・高電圧動作電子デバイスの作成と動作機構の解析が挙げられる。

4. 研究内容と研究結果

A. 分散型耐環境ナノ電子デバイス回路・システム

数センチ程度の分散近距離無線通信に適した通信方式の基礎検討として、変調方式、キャリア周波数、帯域幅、伝送レート、接続形態等の比較検討を行い、最適な通信方法の探求を行った。ハードウェアとして実現する際の問題点の整理し、解決方法を検討した。センサとのインターフェイスやチップ間通信等の実現には高精度 AD、DA 変換器が必須である。高精度 AD、DA 変換用集積回路では、しきい値電圧、容量値、抵抗値などがバラツキ、これが AD、DA 変換の変換精度を決定するが、この素子精度を超える変換精度を実現する技術を提案した。すなわち、バラツキにより発生する雑音に、任意の周波数特性を持たせるノイズシェーピング・ダイナミック・エレメント・マッチング法およびこの高性能化を検討した。図3に、検討した高精度 AD / DA 変換技術を示す。ノイズフロアが低減し、また、ダイナミックレンジも大幅に改善していることが分かる。また、分散型耐環境ナノ電子デバイス回路・システムでは、センサ、AD、DA 変換、通信等で高精度基準信号が必要となる。図4は、高精度基準信号発生回路である。技術を応用した高精度周波数、位相検出回路を提案し、これを用いたフェーズ・ロックド・ループ (PLL) シンセサイザ実現性の検討を行った。

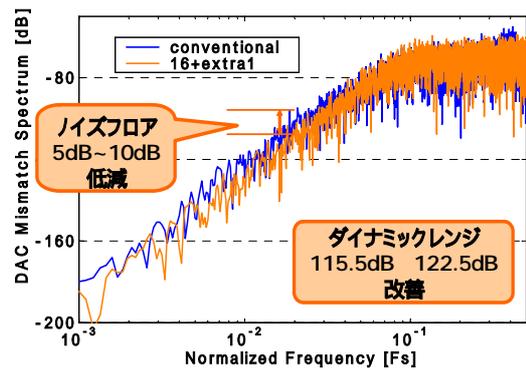
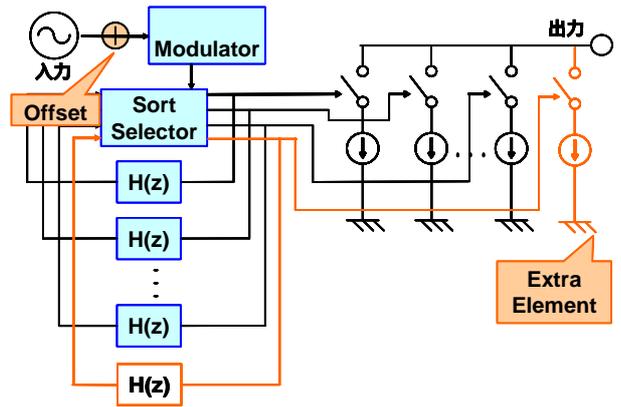


図3 高精度 AD, DA 変換技術

図4は、高精度基準信号発生回路である。技術を応用した高精度周波数、位相検出回路を提案し、これを用いたフェーズ・ロックド・ループ (PLL) シンセサイザ実現性の検討を行った。

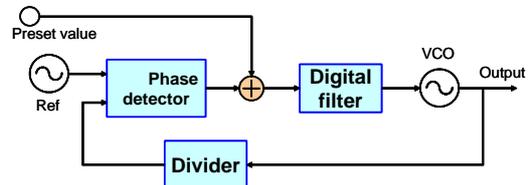


図4 . 高精度基準信号発生技術

B. 分散型耐環境ナノ電子デバイスと半導体デバイス・プロセス

図5 . は GaN および SiC 等のワイドギャップ半導体を用いた縦型および横型電子デバイスの一例である。これらのデバイスを実現するためのプロセス技術を検討した。特にイオン注入法による不純物ドーピング技術は電子デバイスの製作に重要であり、各種不純物に関して注入エネルギー、注入量および熱処理条件をパラメータとして場合のイオン注入された不純物の活性化に関する検討を行った。



図5 . ワイドギャップ半導体電子デバイス

図6に SiC へ Al 不純物をイオン注入によってドーピングした場合の 1500 °C の熱処理における活性

化率の不純物濃度依存性を示す。注入された Al アクセプタの活性化率は、4H-SiC(0001)では深さが 230 ~ 260nm の領域において、4H-SiC(1120)では深さが 250 ~ 290nm の領域において高周波 C-V 測定から求めたアクセプタ濃度と SRIM シミュレーションの結果から評価した(図 7, 8 参照)。不純物濃度が $2 \times 10^{17}/\text{cm}^3$ において、活性化率は 4H-SiC(0001)で 100%、4H-SiC(1120)で 95.2% となり、共に 90%以上の活性化率を示した。不純物濃度が $1 \times 10^{18}/\text{cm}^3$ の場合で活性化率は 4H-SiC(0001)で 79.7%、4H-SiC(1120)で 62.7%となった。4H-SiC(0001)および(1120)共に、不純物濃度の増加に伴い、活性化率が低下している。不純物濃度が $1 \times 10^{18}/\text{cm}^3$ 程度の場合、さらに Al アクセプタを活性化させるためには 1500 以上の熱処理が必要であると考えられる。

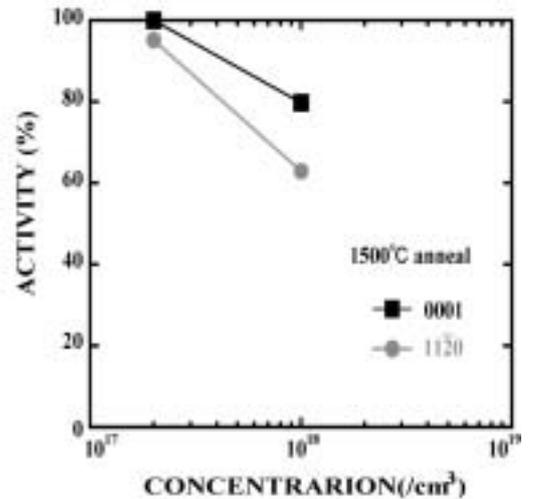


図 7 に Al 不純物濃度が $2 \times 10^{17}/\text{cm}^3$ である試料の 1500 熱処理後におけるアクセプタ濃度分布を示す。実線は SRIM シミュレーションの結果である。深さが 300nm 以上の深い領域ではドライエッチングおよび熱酸化によって、イオン注入層を除去しながらアクセプタ濃度分布を導出した。表面から 600nm 程度の深さまでは 4H-SiC(1120)および(0001)共に、アクセプタ濃度分布は SRIM シミュレーションの結果に沿って、平坦な分布を示し、活性化率も 90%以上の値が得られた。一方、600nm よりも深い領域において、4H-SiC(1120)および(0001)共に、シミュレーションの分布とは異なり、アクセプタ濃度が徐々に低下する分布が得られた。Si へのイオン注入において、高濃度のアモルファス化を伴うイオン注入では熱処理によって転位欠陥が発生することが報告されている。SiC においても、飛程端付近でのアクセプタ濃度の低下は多くの欠陥が残留しているためと考えられる。図 8 に Al 不純物濃度が $1 \times 10^{18}/\text{cm}^3$ である試料の 1500 熱処理後のアクセプタ濃度分布を示す。4H-SiC(1120)、(0001)共に、平坦なアクセプタ濃度分布が所々に得られているが、活性化率は 50% ~ 80%と大きなばらつきを示した。

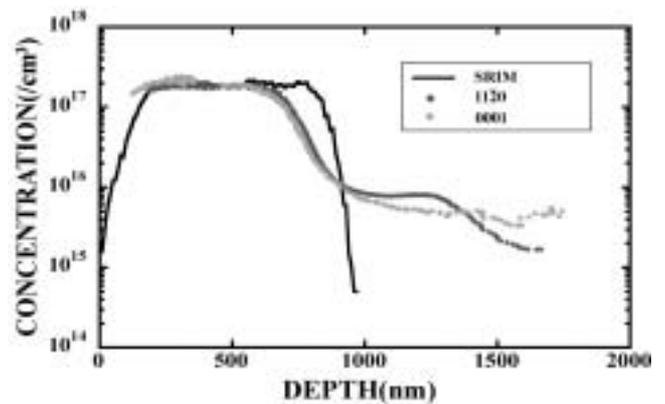


図 7 SiC へイオン注入された Al アクセプタ不純物の分布 (濃度: $2 \times 10^{17}/\text{cm}^3$)

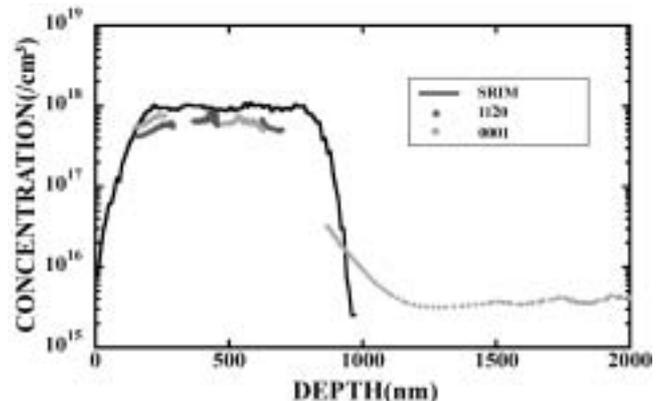


図 8 SiC へイオン注入された Al アクセプタ不純物の分布 (濃度: $1 \times 10^{18}/\text{cm}^3$)

イオン注入された不純物の活性化に関する検討は GaN 基板へも検討を行っている。

5. 今後の課題

本年度は分散型耐環境ナノ電子デバイス回路・システムおよびそれらを実現する電子デバイスと半導体デバイス・プロセスについて検討した。来年度以降は以下の課題について検討を進める。分散型耐環境ナノ電子デバイス回路・システムに関しては、

1. 近距離無線通信に適した通信方式の検討と新方式の考案
2. 上記通信方式をLSIとして実現する際の問題点の明確化
3. 分散近距離通信に適した通信用集積回路の開発

また、分散型耐環境ナノ電子デバイス・プロセス技術に関しては

4. ワイトギャップ半導体にイオン注入した不純物の活性化率向上
5. ワイトギャップ半導体材料を用いたナノスケールの超微細素子の実現
6. 超微細素子の高温・高電圧下の耐環境特性の確認

6. 分散型耐環境ナノ電子デバイスの研究プロジェクト研究課題と担当者

プロジェクトリーダー 中村 徹

研究課題	担当者
耐環境ナノ電子デバイス構造の開発	工学部・教授 中村 徹
協調動作可能な分散型ナノ電子デバイスの集積回路方式の開発	工学部・教授 本間紀之
	工学部・教授 斉藤利通
	工学部・助教授 安田 彰
分散型ナノ電子デバイス間の通信方式およびエネルギー伝達方式の開発	工学部・教授 大竹孝平
	工学部・教授 斉藤兆古
	工学部・助教授 早野誠治
分散型ナノ電子デバイスの協調動作達成のためのソフトウェア方式の開発	工学部・教授 三浦孝夫
耐環境ナノ電子デバイス用プロセス技術の開発	工学部・教授 栗山一男
	イオンビーム工学研究所・教授 佐藤政孝

2003年度業績リスト(分散型耐環境ナノ電子デバイスの研究)

中村 徹

論文

- 1) Y. Fukasawa, T. Nakamura, T. Nakamura, "Ti/Al-GaN Reaction Mechanism Forming Low Contact Resistivity", Mat. Res. Soc. Symp Pro., Vol. 743, pp. 795-799, 2003 Materials Research Society, (2003).
- 2) T. Nakamura, M. Hase, K. Ohnishi, R. Tuchiya and T. Onai, "1/f noise characteristics of sub-0.1micron CMOS for high-speed analog ULSI", Physics of Semiconductor Devices II, pp. 774-778, 2004 Narosa Publishing House, (2003).

著書

- 1) 中村徹、三島友義、電子情報レクチャーシリーズ D-18「超高速エレクトロニクス」、コロナ社、2003年11月(2003)

学術講演

- 1) A. Ohsawa, T. Nakamura, M. Satoh, T. Nakamura and J. Hata, "Direct Measurement of Heat Emission from a Semiconductor Equipment", The International Semiconductor Environment, Safety and Health(ISESH) conference 2003, (2003).
- 2) A. Ohsawa, Tohru Nakamura, M. Satoh, T. Nakamura, J. Hata, Y. Kobayashi, T. Miyashita, M. Takahashi, M. Ohtani, "Measurement of heat radiation from semiconductor equipment", SEMI Global Environment Symposium, Dec. 2003, (2003).
- 3) T. Nakamura, M. Hase, K. Ohnishi, R. Tuchiya and T. Onai, "1/f noise characteristics of sub-0.1micron CMOS for high-speed analog ULSI", 20th International Conference on Physics of Semiconductor Devices, (2003)

栗山一男

論文

- 1) K. Kushida, T. Koba and K. Kuriyama, Band Gap and Cathode and Photoluminescences from LiInO₂ films, JAP, vol 93, No.5, pp.2691-2695, 2003.
- 2) K. Kuriyama, J. Tajagasum M. Okada, M Uchida, Thermally Stimulated Current Study of Electron-Irradiation Induced Defects in Semi-Insulating InP Obtained by Multiple-Step Wafer Annealing, Solid State Comm. 126, pp. 309-313, 2003.
- 3) N. Hayashi I Sakamoto, T. Toriyama, H Wakabayashi, T. Okada, K. Kuriyama, Embedded Iron Nano-Clusters Prepared by Fe Ion Implantation into MgO Crystals, Surface and Coatings Technology 169-170, pp.540-543, 2003.

斉藤利通

論文

- 1) H. Torikai and T. Saito, Synchronization phenomena in pulse-coupled networks driven by spike-train inputs, IEEE Trans. Neural Networks, 15, 2, pp. 337-347 (2004-3)
- 2) H. Torikai, M. Shimazaki and T. Saito, Master-slave synchronization of pulse-coupled bifurcating neurons, IEICE Trans. Fundamentals, E87-A, 3, pp.740-747 (2004-3)
- 3) T. Saito, H. Imamura and M. Naka, A basic A/D converter with trapping window, IEICE Trans. Fundamentals, E85-A, 12, pp. 3314-3317 (2003-12)
- 4) H. Nakano and T. Saito, Analysis of responses of three-dimensional spiking oscillators to pulse-train inputs, WSEAS Trans. on Math., 2, 4, pp.290-294 (2003-10)
- 5) K. Miyachi, H. Nakano and T. Saito, Response of a simple dependent switched capacitor circuit to a pulse-train input, IEEE Trans. Circuits Syst. I, 50, 9, pp. 1180-1187 (2003-9)
- 6) K. Ogata and T. Saito, Coexisting chaotic attractors in an oscillator with 2-port hysteresis VCCS, IEICE Trans. Fundamentals, E85-A, pp. 1550-1553 (2003-6)

学術講演

- 1) H. Shimazu, T. Saito and H. Torikai, Analysis of conventional/improved delta modulators as switched dynamical systems, Proc. IEEE/IECON, pp. 1814-1817 (2003-11)
- 2) T. Saito, S. Tasaki and H. Torikai, WTA-Based Interleaved Buck Converters for Low-Voltage High-Current Applications, Proc. IEEE/IECON, pp. 640-643 (2003-11)
- 3) H. Nakano and T. Saito, Classification functions of chaotic pulse-coupled networks, Proc. ECCTD, II, pp. 418-421 (2003-9)
- 4) H. Torikai and T. Saito, On a pulse-coupled network of spiking neurons having quantized state, Proc. of IJCNN, Portland, pp. 1391-1395 (2003-7)
- 5) M. Shimazaki, H. Torikai and T. Saito, Synchronization Phenomena of a Mutually Pulse-Coupled Network of Integrate-and-Fire Circuits, Proc. Of IJCNN, Portland, pp. 2569-2573 (2003-7)
- 6) H. Sasamura and T. Saito, A Simple Learning Algorithm for Growing Self-Organizing Maps and Its Application to the Skeletonization, Proc. Of IJCNN, Portland, pp. 787-790 (2003-7)
- 7) T. Saito and H. Imamura, Analysis of a simple A/D converter with a trapping window, Proc. of IEEE/ISCAS, III, pp. 626-629 (2003-5)
- 8) J. Shimakawa and T. Saito, Synchronization of a network of intermittently coupled capacitor circuits, Proc. of IEEE/ISCAS, III, pp. 212-215 (2003-5)
- 9) Y. Takahashi, H. Nakano and T. Saito, A Hyperchaotic circuit family including a dependent switched capacitor, Proc. of IEEE/ISCAS, III, pp.72-75 (2003-5)
- 10) H. Nakano and T. Saito, A simple nonautonomous chaotic circuit with a periodic pulse-train input, Proc. of IEEE/ISCAS, III, pp. 104-107 (2003-5)
- 11) T. Saito, H. Nakano and K. Miyachi, A chaotic spiking oscillator with nonperiodic input, Proc. NDES, pp. 221-224 (2003-5)
- 12) Y. Kobayashi, H. Nakano and T. Saito, Bifurcation of chaotic spiking oscillators, Proc. NDES, pp. 125-128 (2003-5)
- 13) M. Naka and T. Saito, A simple A/D converter and switched dynamical systems, Proc. NDES, pp. 169-172 (2003-5)
- 14) H. Hamanaka, H. Torikai and T. Saito Rich dynamics of pulse-coupled bifurcating neurons, Proc. NDES, pp. 101-104 (2003-5)

斎藤兆古、早野誠治

論文

- 1) H. Endo, I. Marinova, T. Takagi, S. Hayano, and Y. Saito, Dynamics on Ferroresonant Circuit Exhibiting Chaotic Phenomenon, IEEE TRANSACTIONS ON MAGNETICS, VOL. 40, NO. 2, MARCH, p. 868, 2004
- 2) Iliana Marinova, Hisashi Endo, Seiji Hayano, and Yoshifuru Saito, Inverse Electromagnetic Problems by Field Visualization IEEE TRANSACTIONS ON MAGNETICS, VOL. 40, NO. 2, MARCH, p. 1088, 2004
- 3) SAWA MATSUYAMA, SHIHO MATSUYAMA, YOSHIFURU SAITO, SOLUTION FOR A PROBLEM OF THE DISCRETE WAVELETS AND HANDLING VECTOR FIELD ANIMATION, July 21, 2003 11:20 WSPC/WS-IJWIP matsuyama1 International Journal of Wavelets, Multiresolution and Information Processing
- 4) Masahiro Takei 1 and Yoshifuru Saito, Application of the generalized vector sampled pattern matching method to reconstruction of electrical capacitance CT images Meas. Sci. Technol. 15 (2004) 1371 1381 PII: S0957-0233(04)73409-8

安田 彰

学術講演

- 1) 籠島 亮、安田 彰 高次ミスマッチシェーパーのノイズ低減法
2003 年電子情報通信学会基礎・境界ソサイエティ大会, p12、2003 年 9 月
- 2) セミナー報告書
超高速デバイスと回路技術 2003 年 11 月 20 日

佐藤政孝

論文

1) T. Nakamura, H. Tanabe, T. Hitomi, and M. Satoh Electrical properties of the regrown implantation-induced amorphous layer on (11-00)- and (112-0)-oriented 6H-SiC Nucl. Instr. Methods B 206, pp. 956-959.

学術講演

1) 片上崇治、須藤陽平、人見剛史、中村智宣、佐藤政孝 第64回応用物理学会学術講演会 1p-B-14, 予稿集 p.353, 2003年9月2日

2) M. Satoh, T. Hitomi, S. Katagami, and T. Nakamura, STUDY OF PHOSPHORUS IMPLANTED 4H-SiC(1120) International conference of silicon carbide and related materials 2003, TuP2-11 (2003.10)

3) 堀部竜信、田辺匡史、小林寛之、佐藤政孝 PtSi/4H-SiCショットキーダイオードの評価 応用物理学会SiC及びワイドギャップ半導体研究会第12回講演会 P-23, 予稿集 p.54, 2003年11月6日

4) 佐藤政孝、柳原佐知子、説田和俊 02 プラズマ酸化 SiC の POA 効果 応用物理学会 SiC 及びワイドギャップ半導体研究会第12回講演会 P-31, 予稿集 p.64, 2003年11月6日

5) 片上崇治、須藤陽平、人見剛史、佐藤政孝 Al イオン注入 4H-SiC の評価 応用物理学会 SiC 及びワイドギャップ半導体研究会第12回講演会 P-58, 予稿集 p.107, 2003年11月7日